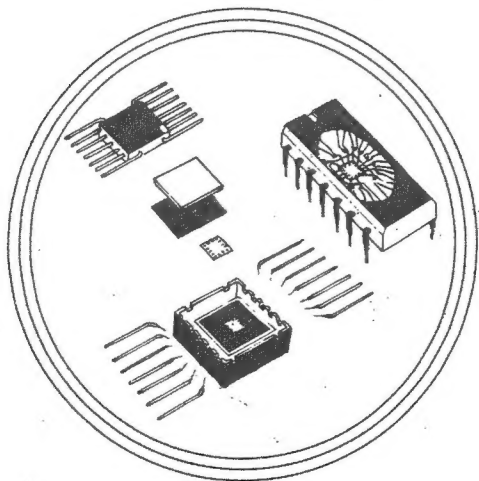




جامعة حضرموت

للعلوم والتكنولوجيا

# الدوائر المتكاملة



إعداد وتأليف

عبد الهادي أحمد عبيد

عدنان رحمان عبدالله

الدكتور فارس يعقوب بهنام



الدَّوَائِرُ الْمُتَكَمِّلَةُ

---



# الدَّوَاءُ الْمُتَكَامِلَةُ

إعداد وتأليف

عبدالحادي أحمد عبيد  
مدرس

الدكتور فارس يعقوب بهنام  
مدرس

عبدان محمد عبد الله  
مدرس مساعد



## المحتويات

المادة	الصفحة
الفصل الأول : تصنيع الدوائر المتكاملة	١٣
1-1 مقدمة	١٣
1-2 ما الدائرة المتكاملة ؟	١٣
1-3 خواص الدوائر المتكاملة	١٤
1-4 تقنيات تصنيع الدوائر المتكاملة	١٨
1-4-1 تقنية الدوائر المتكاملة ذات القطعة الواحدة	١٨
1-4-2 تقنيات الغشاء السميك	٢٢
1-4-3 تقنيات الغشاء الرقيق	٢٤
1-4-4 تقنيات الدوائر المتكاملة الهجينة	٢٤
1-4-5 موازنة بين تقنيات تصنيع الدوائر المتكاملة	٢٤
1-4-6 تغليف الدوائر المتكاملة	٢٦
1-5 المقاومات المتكاملة	٢٨
1-6 المتسعات المتكاملة	٣٢
1-7 ترانزستورات ثنائية القطبية المتكاملة	٣٤
1-8 ترانزستورات تأثير المجال ذات الاوكسيد المعدني	٣٧
1-9 الثنائيات المتكاملة	٣٨
1-10 عوائل الدوائر المتكاملة	٤٣
1-10-1 عائلة منطق الربط المباشر للترانزستور	٤٣
1-10-2 عائلة منطق المقاومة - الترانزستور	٤٤
1-10-3 عائلة منطق الثنائي - الترانزستور	٤٥
1-10-4 عائلة منطق الترانزستور - الترانزستور	٤٦
1-10-5 عائلة منطق ربط الباعث	٥٠
1-10-6 عائلة منطق شبه الموصل المعدني	٥٢
1-10-7 عائلة منطق شبه الموصل المتمم	٥٣
اسئلة	٥٥
الفصل الثاني : مكبر العمليات	٥٧

٥٧	1- المقدمة
٥٨	2- مكبر العمليات المثالي
٦٠	2- 3 المكبر العاكس
٦٤	2- 4 مكبر العمليات بوصفه مكبرا غير عاكس
٦٧	2- 5 الضائف
٦٨	2- 6 المقارن
٧١	2- 7 المكبر التفاضلي
٧٢	2- 8 المكامل
٧٣	2- 9 الضائف - المكامل
٧٤	2- 10 المفاضل
٧٧	2- 11 مولد الاشكال الموجية (الموجة المثلثة وموجة سن المنشار)
٨١	2- 12 مكبر الأجهزة
٨٢	2- 13 الحاسبة التناظرية
٨٦	2- 14 حماية مكبر العمليات

٨٨	اسئلة
----	-------

٩١	الفصل الثالث : العدادات الرقمية
٩١	3- 1 المقدمة
٩١	3- 2 العداد العشري - الدائرة المتكاملة (7490)
٩٩	3- 3 عداد مقسم على 12 الدائرة المتكاملة (7492)
١٠٦	3- 4 المراز احادي الاستقرار - الدائرة المتكاملة (74121)
١١١	3- 5 العداد العشري المبرمج - الدائرة المتكاملة (74196)
١١٦	اسئلة

١١٩	الفصل الرابع : موقت 555
١١٩	4- 1 مقدمة
١١٩	4- 2 الدائرة المتكاملة 555
١٢٤	4- 3 موقت 555



١٢٤ . . . . .	4-3-1 المراز احادي الاستقرار
١٢٦ . . . . .	4-3-2 موقت احادي الاستقرار القابل اعادة تهيئته
١٢٧ . . . . .	4-3-3 الموقت احادي الاستقرار القابل اعادة قلدحه
١٢٨ . . . . .	4-4 استخدام الموقت 555 موقتا غير مستقر.
١٣٣ . . . . .	4-5 صعوبات عمل الموقت 555 وحلولها
١٤١ . . . . .	4-6 تصميم دائرة الموقت باستخدام دائرة احادي الاستقرار
١٤٤ . . . . .	اسئلة

## ١٤٥ . . . . . الفصل الخامس : حلقة الطور المقفول

١٤٥ . . . . .	5-1 مقدمة
١٤٦ . . . . .	5-2 مكونات حلقة الطور المقفول
١٤٦ . . . . .	5-2-1 مذبذب تحكم جهد
١٤٦ . . . . .	5-2-2 مقارن الطور
١٤٧ . . . . .	5-2-3 مرشح المرور الواطئي
١٤٧ . . . . .	5-3 خاصية انتقاء الموجة الداخلة
١٤٧ . . . . .	5-4 اساس فكرة حلقة الطور المقفول
١٤٧ . . . . .	5-4-1 المجال الترددي للقفل أو المسك
١٤٨ . . . . .	5-4-2 المجال الترددي للسحب
١٤٩ . . . . .	5-5 التطبيقات العملية لحلقة الطور المقفول.
١٤٩ . . . . .	5-5-1 الكشف عن الموجة المحملة في التضمين الترددي
١٥١ . . . . .	5-5-2 التزامن الترددي
١٥٢ . . . . .	5-5-3 الكشف عن الوجه المحملة في التضمين السعوي
١٥٣ . . . . .	5-5-4 تقسيم التردد ومضاعفته
١٥٤ . . . . .	5-5-5 استخدامات اخرى لحلقة الطور المقفول.
١٥٨ . . . . .	اسئلة

## ١٥٩ . . . . . الفصل السادس : التحويل من الرقمي الى التناظري وبالعكس

١٥٩ . . . . .	6-1 مقدمة
١٦٠ . . . . .	6-2 التحويل الرقمي الى التناظري

١١٠	١- تحويل D/A نوع الشبكة ذات المقاومة الموزونة . . . . .
١٦٥	٦- 2- 2 محول D/A نوع السلم الثاني . . . . .
١٦٨	٦- 2- 3 الدقة والوضوح . . . . .
١٦٩	٦- 2- 4 امثلة عملية لمحولات D/A . . . . .
١٧٠	٦- 3 التحويل التناظري الى الرقمي . . . . .
١٧١	٦- 3- 1 محول A/D الآتي . . . . .
١٧٥	٦- 3- 2 محول A/D طريقة العداد . . . . .
١٨١	٦- 3- 3 محول A/D ذو النوع المستمر . . . . .
١٨٤	٦- 3- 4 محول A/D نوع التقريب المتعاقب . . . . .
١٨٦	٦- 3- 5 انواع المحولات A/D . . . . .
١٨٧	٦- 3- 6 الفولتيتر الرقمي . . . . .
١٩٠	استلثة . . . . .

١٩١	الفصل السابع : الدوائر التراكيبية المنطقية المتكاملة . . . . .
١٩١	٦- 1 المقدمة . . . . .
١٩٢	٦- 2 التكامل الصغير والمتوسط والكبير المدى . . . . .
١٩٢	٦- 3 المعدادات الرقمية . . . . .
١٩٣	٦- 3- 1 معدد ثنائي المدخل . . . . .
١٩٦	٦- 3- 2 أربع معددات ثنائية الادخال - الدائرة المتكاملة (74157) . . . . .
١٩٧	٦- 3- 3 المعدادات الرباعية الادخال . . . . .
٢٠٠	٦- 3- 4 المعدادات الثمانية الادخال . . . . .
٢٠٢	٦- 3- 5 المعدد ذو الستة عشر ادخالاً - الدائرة المتكاملة 74150 . . . . .
٢٠٧	٦- 4- 1 كاشف التعدد (موزع البيانات) . . . . .
٢٠٧	٦- 4- 2 موزع البيانات خط واحد الى 4 خطوط . . . . .
٢٠٩	٦- 4- 3 موزع البيانات خط واحد الى 8 خطوط . . . . .
٢١٠	٦- 5 مولد / فاحص التكافؤ . . . . .
٢١٠	٦- 5- 1 التكافؤ . . . . .
٢١١	٦- 5- 2 مولد / فاحص التكافؤ . . . . .
٢١٦	٦- 6 تحويل الجفرات . . . . .

٢١٦ . . . . .	٦ - 1 محول جفرة العشري المجفر بالتنائي الى الجفرة الثنائية
٢٢٢ . . . . .	٦ - 2 محول جفرة التنائي الى جفرة العشري المجفر بالتنائي
٢٢٧ . . . . .	7 - وحدة الحساب والمنطق
٢٣٢ . . . . .	اسئلة

٢٣٥ . . . . .	الفصل الثامن : تطبيقات ذاكرة اشباه الموصلات <sup>٨</sup>
٢٣٥ . . . . .	8 - 1 مقدمة
٢٣٦ . . . . .	8 - 2 الهيكله والتشغيل لذاكرة اشباه الموصلات
٢٤١ . . . . .	8 - 3 ذاكرة الوصول العشوائي
٢٤٧ . . . . .	8 - 4 ذاكرة القراءة فقط
٢٤٩ . . . . .	8 - 5 ذاكرة القراءة القابلة للبرمجة
٢٥١ . . . . .	8 - 6 الذاكرة التتابعية
٢٥٤ . . . . .	8 - 7 التوسعات في أحجام الذاكرة
٢٦٠ . . . . .	اسئلة

٢٦١ . . . . .	الفصل التاسع : مفاتيح التجفير واعادة حل الجفرات
٢٦١ . . . . .	9 - 1 مقدمة
٢٦١ . . . . .	9 - 2 التجفير وحل الجفرات
٢٦١ . . . . .	9 - 3 استخدام الجفرات
٢٦٢ . . . . .	9 - 4 قواعد التجفير وانواع الجفرات
٢٦٩ . . . . .	9 - 5 لوحة المفاتيح
٢٧٠ . . . . .	9 - 6 مفاتيح حل التجفير
٢٧٠ . . . . .	9 - 6 - 1 انواع مفاتيح حل التجفير
٢٧١ . . . . .	9 - 6 - 2 مفتاح حل التجفير 74155
٢٧٤ . . . . .	9 - 6 - 3 تطبيقات اخرى لمفاتيح حل التجفير
٢٧٨ . . . . .	9 - 7 مفاتيح التجفير
٢٨٠ . . . . .	اسئلة

٨١ . . . . .	معجم المصطلحات العلمية
٨٨ . . . . .	المراجع



ان تقدم تقنية الدوائر المتكاملة غير كثيرا في اسلوب تصميم الدوائر الالكترونية وتنفيذها وكيفية التعامل معها . روعي في تأليف هذا الكتاب لتعريف الطالب على الدوائر المتكاملة وطرق تصنيعها ، فضلا عن استخدامها في المجال التطبيقي .

تم تنظيم محتويات الكتاب ليلائم بشكل خاص طلبة المعاهد الفنية للمرحلة النهائية من اقسام الالكترونيات وتقنية الحاسبات ، وقد حرصنا أن نعرف الطالب على الدوائر المتكاملة الأكثر استخداما حيث تعمقتا في دراستها وتحليلها لكي يستوعب وظيفتها واستخدامها في مختلف الأجهزة الالكترونية الحديثة . يحتوي الكتاب على تسعة فصول ، يتناول الفصل الأول دراسة عوائل الدوائر المتكاملة وطرق تصنيعها بينما تشمل الفصول الثاني والثالث والرابع دراسة الدوائر المتكاملة (مكبر العمليات ، والعدادات والمؤقتات) ، أما الفصل الخامس فيتضمن دراسة حلقة الطور المغلق مع جوانبها التطبيقية ، وتشمل الفصول من السادس والسابع والثامن والتاسع الدوائر المتكاملة التي تستخدم مع الحاسب الدقيق وأجهزة الأطراف المرتبطة به ابتداء من دوائر التحويل من الرقمي الى النظيري وبالعكس ودوائر مضاعفة القنوات وكذلك طرق التوسيع في احجام ذاكرة الحاسب وانتهاءً بمفاتيح التجفير واعادة حل الرموز .

نأمل أن نكون قد وفقنا بمجهودنا المتواضع بغية افادة الطالب من المواضيع العلمية التي يحتويها الكتاب والله ولي التوفيق .

المؤلفون

١٩٨٩/١٠/١



## تصنيع الدوائر المتكاملة

### Integrated Circuits Fabrication

#### 1 - 1 المقدمة Introduction

لقد أدى التطور الكبير لتقنيات تصنيع الدوائر المتكاملة منذ عام 1961 وحتى الان دورا كبيرا في تقدم صناعة الالكترونيات والحاسبات ، حتى عرفت هذه الفترة بعصر الحاسبات الالكترونية ، حيث دخلت الحاسبات والاجهزة الالكترونية والتي تعد الدوائر المتكاملة مكوناتها الاساسية ، كافة ميادين الحياة كالأجهزة المنزلية والاجهزة الطبية والساعات الالكترونية ووسائل الاتصالات بما فيها الأقمار الصناعية . كذلك قدمت الدوائر المتكاملة خدمات فائقة في السيطرة والتحكم المباشر للعمليات الصناعية الدقيقة .

#### 1 - 2 ما الدوائر المتكاملة ؟ What is Integrated Circuit?

من الممكن تعريف الدائرة المتكاملة Integrated Circuit واختصارها (IC) بانها مجموعة من المكونات الالكترونية كالترانزستورات والثنائيات بالإضافة الى مقاومات ومتسعات مبربوطة بعضها مع بعض داخليا وتقع ضمن غلاف واحد بحيث تظهر قطعة واحدة لها اطراف خارجية للدخال والاخراج والتزود بالقدر المستمرة (غالبا يكون عدد الاطراف 14 أو 16 وربما أكثر أو أقل) ، وهي تقوم مقام دائرة الكترونية لها نفس الربط من مكونات الكترونية مستقلة (منفصلة) discrete components .

للدوائر المتكاملة مزايا عديدة موازنة بالدوائر الالكترونية ذات المكونات المنفصلة لعل من اهمها مايلي :

- 1- صغر حجمها وخفة وزنها ، 2- جدارتها العالية في الاداء ، 3- كلفتها المنخفضة ،
- 4- سهولة استعمالها ، 5- استهلاكها القليل للقدر ، 6- مناعتها ضد الضوضاء .

بالنسبة لطبيعة استعمال الدوائر المتكاملة (حسب نوع الإشارة التي تتعامل معها) تقسم الى نوعين : الاول ، الدوائر المتكاملة التناظرية Analogue Ic's والتي تشمل في العادة دوائر التكبير. والثاني ، الدوائر المتكاملة الرقمية Digital Ic's والتي تشمل دوائر التحويل (التوصيل أو اللاتوصيل) ، حيث يعد التحكم من اهم تطبيقات هذا النوع من الدوائر المتكاملة ، فضلا عن تشغيل المعلومات وتخزينها في النظم الرقمية مثل الحاسبات الكبيرة والدقيقة وحاسبات الجيب واجهزة قياس الترددات.

### 3-1 خواص الدوائر Integrated Circuits Characteristics

تشارك الدوائر المتكاملة بخواص مشتركة من أبرزها ما يأتي :

أ. زمن الانتشار  $t_p$  Propagation time :

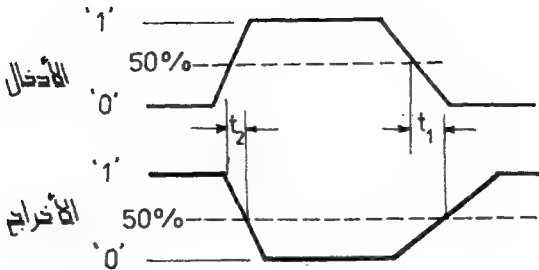
وهو الوقت الذي تحتاج اليه الإشارة للوصول الى اخراج البوابة المنطقية من الادخال (البوابة المنطقية Logic gate تمثل جزء من الدائرة المتكاملة الرقمية) ، ويعد زمن الانتشار مقياسا لسرعة تشغيل الدائرة المتكاملة. يكون زمن الانتشار غير مهم في حالة الاجهزة التي ليس للزمن دور مهم فيها حيث يكون زمن انتشار قدره (1ms) مقبولا كما هو الحال بالنسبة لنظم التحكم في العمليات الصناعية. لكن الحاسبات الرقمية الحديثة تتطلب زمن انتشار في حدود (1ns) ويتراوح زمن الانتشار في معظم انواع الدوائر المتكاملة المتوفرة الان بين (2ns) و (100 ns) من الشكل (1-1) يمكن حساب زمن الانتشار من المعادلة (1-1)

$$t_p = \frac{t_{PLH} + t_{PHL}}{2} \quad \dots (1-1)$$

حيث :  $t_p$  هو زمن انتشار  
 $t_{PLH}$  هو زمن الانقلاب من 0 إلى 1 لإشارة الاخراج  
 $t_{PHL}$  هو زمن الانقلاب من 1 إلى 0 لإشارة الاخراج

تؤثر السعات الشاردة Stray capacitance والمتصلة باخراج البوابة تأثيرا ملموسا على الانتشار. والازمنة التي سبق ذكرها تفترض وجود مكثفات في الاخراج تتراوح بين (15 PF) و (30 PF) .

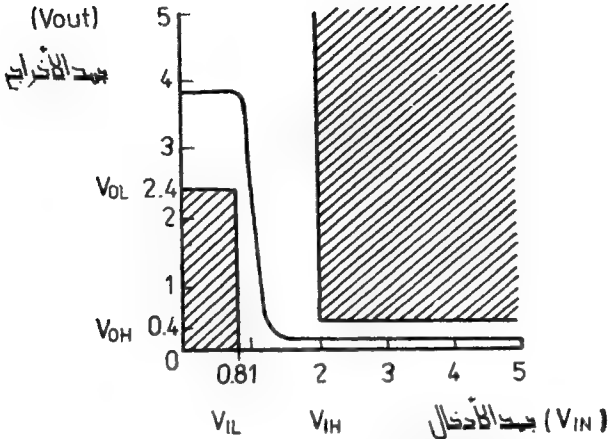




الشكل (1-1) زمن الانتشار في بوابة عاكسة (NOT)

#### ب. المناعة ضد الضوضاء Noise immunity :

الضوضاء هي الجهود العشوائية التي تتولد في مسارات الاشارات. ومن الممكن أن يتسبب ظهور الضوضاء في تحويل خاطئ للدوائر الرقمية. وتتولد عادة ايضا ضوضاء داخل الانظمة الالكترونية بسبب الشوشرة المتبادلة بين خطوط سير الاشارات ويراعي في تصميم البوابات المنطقية ان تكون لها مناعة ذاتية ضد هذا النوع من الضوضاء، وتعرف هذه المناعة بتوصيف مستويات حدية للاشارات. فثلا يعرف حد الضوضاء المنخفض بأنه الفرق بين  $V_{OH}$  (أعلى قيمة في منطق 1 لأشارة الاخراج) و  $V_{IL}$  (أصفر قيمة في منطق 1 لأشارة الادخال). كما يعرف حد الضوضاء المرتفع بأنه الفرق بين  $V_{OL}$  (أصفر قيمة في منطق 1 لأشارة الاخراج) و  $V_{IH}$  (أعلى قيمة في منطق 0 لأشارة الادخال) وغالبا مايكتب اصفر الحدين في المواصفات بوصفة حدا للمناعة ضد الضوضاء. ولهذا يمكن تعريف المناعة ضد الضوضاء بأنها: درجة تحمل البوابة لحدوث تغيرات في مستويات أشارة الادخال بدون حدوث تغيير ملحوظ في اشارة الاخراج. يبين الشكل (2-1) العلاقة بين جهد الاخراج وجهد الادخال بالنسبة لبوابة NAND من نوع TTL حيث تمثل المساحات المضللة قima للجهود من المفروض أن لاتصل جهود الادخال والاخراج لها. ويمكن الاستنتاج بأن جهد الاخراج لهذه البوابة سيكون أقل من 0.4 فولت في حالة المنطق 0 ويكون أعلى من 2.4 فولت في حالة المنطق 1 تبعا لمواصفات البوابة، كما تكون حدود الانتقال بين 0.8V, 2.0V.



الشكل (2-1) العلاقة بين جهد الإدخال وجهد المخرج لجوابة NAND نوع TTL

وبذلك يمكن حساب حد الأمان ضد الضوضاء للشكل (2-1) كما يأتي :  
حد الأمان ضد الضوضاء في حالة المنطق 0 :

$$0.8 - 0.4 = 0.4V$$

حد الأمان ضد الضوضاء في حالة المنطق 1

$$2.4 - 2 = 0.4V$$

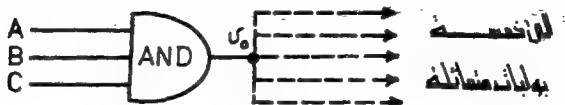
إذن حد الأمان المضمون في المواصفات ضد الضوضاء مساوٍ لـ (0.4V) أي (400 mV) .

ج. معامل التحميل (Fan-in) ومعامل التحميل (Fan-out):

أكبر عدد من إشارات الإدخال المختلفة التي يمكن توصيلها على البوابة المنطقية يعرف بمعامل التحميل (fan-in). وأقصى عدد من المداخل للبوابة يتحدد عادة بزمان انتشار الإشارة خلال البوابة ، على الرغم من وجود دوائر خاصة (تدعى Expander) تستخدم لزيادة عدد إشارات الإدخال .

ويعرف معامل التحميل (fan-out) بأنه أكبر عدد من البوابات التي يمكن إمدادها بالإشارة المتولدة على إخراج البوابة بدون أن يتسبب ذلك في تغيير قيمة جهد الإخراج عن المواصفات .

بين الشكل (3-1) بوابة AND ذات ثلاث اشارات ادخال A,B,C أي أن معامل التحميل (fan-in) يساوي 3 وتقوم بالتأثير على خمس بوابات متتالية أي ان معامل التحميل (fan-out) يساوي 5 .



الشكل (3-1) بوابة AND لها معامل تحميل (fan-in) يساوي 3 ومعامل تحميل (fan out) يساوي 5

#### د- استهلاك القدرة (Power consumption) :

تحدد احتياجات الدوائر المنطقية من التيار الكهربائي بمواصفات استهلاكها للقدرة . وتتغير قيمة التيار الذي تسحبه البوابة من مصدر تجهيز القدرة تبعاً للحالة المنطقية لأخراج البوابة ، فتسحب البوابة تياراً معيناً عندما يكون الإخراج في منطق 1 وتياراً آخر في منطق 0 ، ويكتب عادة في المواصفات متوسط قيمة هذين التيارين . تستهلك الدوائر المتكاملة ذات الاستجابة السريعة كمية أكبر من القدرة لكون المقاومات المستخدمة في تصميمها عادة أصغر قيمة من الدوائر الاعتيادية . علاوة على ذلك فإن السعات الشاردة تسحب تيارات أعلى خلال عمليات التحويل الأسرع . ويعمل معظم أنواع الدوائر المتكاملة بجهد تغذية (5V) وتستهلك قدرة في حدود (1 mw) إلى (100mw) لكل بوابة .

#### هـ - مدى درجات حرارة الاشتغال (Operating temperature range) :

ان المقصود بمدى درجات حرارة الاشتغال هو درجات حرارة الجو المحيط بالدائرة المتكاملة والتي يمكن ان تعمل فيها بكفاية وفي حدود مواصفاتها وهناك عادة نطاقان لدرجات حرارة الدوائر المتكاملة ، أولهما نطاق درجات الحرارة للاستخدامات العسكرية (من 55°C إلى 125°C) والآخر يسمى نطاق درجات الحرارة للاستخدامات التجارية (من 0°C إلى 70°C) وتصنع الدوائر المتكاملة للعمل في أحد هذين النطاقين ، الا ان ذلك لا يمنع من وجود بعض الأنواع مصممة للعمل في نطاقات محددة أخرى من درجات الحرارة .

#### 4-1 تقنيات تصنيع الدوائر المتكاملة

##### Integrated Circuits Fabrication Technologies

تدعى التقنيات المرتبطة بتصنيع الدوائر المتكاملة بـ (الالكترونيات الدقيقة microelectronics) وتوجد عدة تقنيات سيتم إستعراضها كما هو مبين فيما يأتي ، وهي :  
تقنية القطعة الواحدة ، وتقنية الغشاء الرقيق ، وتقنية الغشاء المسبك ، والتقنية المختلطة

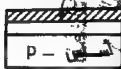
##### 1-4-1 تقنية الدوائر المتكاملة ذات القطعة الواحدة

##### Monolithic IC's Technology

وتسمى أيضاً أحادية البلورة والكلمة monolithic مشتقة من اللغة الاغريقية بمعنى الحجر الواحد ، وهي كلمة مناسبة لان المكونات جزء في رقاقة واحدة . وتعد هذه التقنية من أكثر التقنيات استخداماً ويمكن بواسطتها الحصول على دوائر متكاملة تعمل بكفاءة في ترددات عالية جداً تصل الى عدة ملايين الهرتز . وقد تم إنتاج دائرة متكاملة تحتوي على أكثر من 450000 ترانزستور تجارياً باستخدام هذه التقنية .

يتم في البداية إنتاج بلورة من شبه الموصل نوع (P) إسطوانية الشكل طولها عدة سنتيمترات وقطرها (5 cm) ، تقطع هذه البلورة الى شرائح wafers كثيرة بحيث يكون سمك الشريحة الواحدة (0.03 cm) ، ثم يصفل أحد وجهي الشريحة حتى يصبح سطحها أملس لامعاً (وذلك لتخلص السطح من الغيوب) حيث يقل سمكها الى (0.01 cm) . وتشكل هذه الشريحة طبق الاساس substrate P وتستخدم هيكلاً أساسياً chasis لأجزاء الدائرة المختلفة . بعد ذلك توضع الشريحة في فرن تتجاوز درجة حرارته (1000 °C) ويُسَلَط عليها بخار من مزيج من ذرات السليكون وذرات نحاسية التكايف (ذرات عطاء donors) وعندئذ تتكون طبقة خفيفة شبه موصلة نوع (n) على السطح العلوي لطبقة الاساس P . تسمى هذه الطبقة الخفيفة بالطبقة الغريبة epitaxial layer (المصطلح epitaxial كلمة يونانية تعني مكوناً أو مرتباً على) ويكون سمكها من (1 mil) الى (1 mil) (حيث 1 mil = 25 µm) . ولتنتج طبقات الطبقة الغريبة يفتح أوغ على سطحها وتكون طبقة غازلة من ثاني أوكسيد السليكون (SiO<sub>2</sub>) وهي ويحمى السطح كي يمنع أي تفاعل كيميائي آخر ، وتسمى عملية الختم شبه بالتهديد Passivation وبين الشكل (4-1) المراحل أفضة التكرار

طبقة العازل



(د)

طبقة موضوعة



(ج)

طبقة الأسلاك - P



(ب)

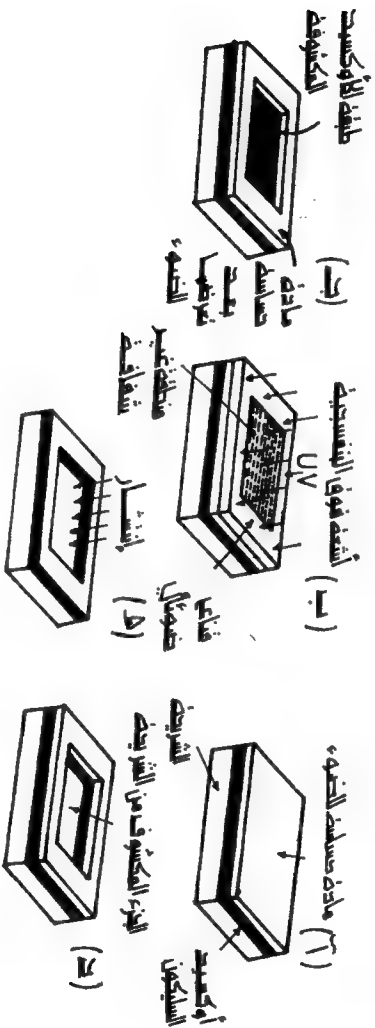
5cm



(أ)

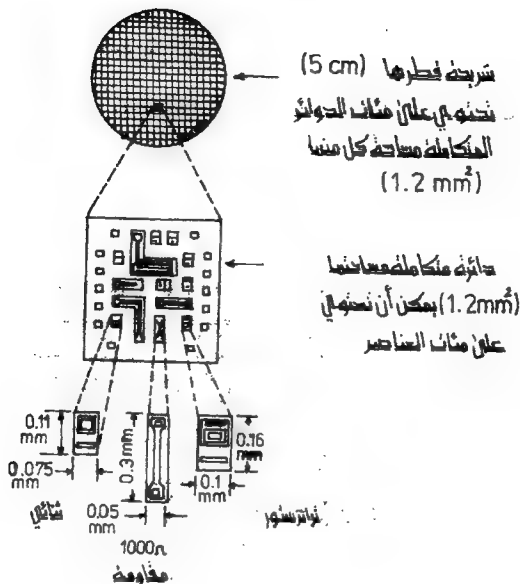
الشكل (4-1) بلورة نوع P، ب شريحة، ج - الطبقة العازلة، د - الطبقة المازلة.

بعد عملية الأكسدة يتم فتح (حفر) شيايك (كما هو موضح في الشكل (5-1) عبر طبقة الأكسيد باستخدام قناع ضوئي حيث يجري إنشار العزل isolation diffusion والذي ينهائه يمكننا الحصول على مناطق معزولة (جزر) من شبه الموصل n تكون معزولة كهربائياً بعضها عن البعض وهي معزولة عن طبقة الأسلاك العازل ولإتمام إنشار العازل نعاد عملية الأكسدة حيث تغلق الشرائح (شيايك). ولإستخدام القناع الضوئي المبين في الشكل (5-1) يتم حفر فتحات جديدة لإنشار القاعدة نوع R base diffusion لاعطاء مناطق القاعدة للترانزستورات والمقاومات الكبيرة والأقطاب الموجبة للشائيات. ويتبع إنشار الباعث نوع emitter diffusion لتكوين مناطق الباعث للترانزستورات والمقاومات القليلة والأقطاب السلبية للمتسعرات حيث يتكون كل منها من منطقة  $n^+$  ضمن الجزيرة المعزولة. بعد إنشار الباعث وإعادة الأكسدة، تستخدم طريقة القناع الضوئي كذلك لحفر فتحات من أجل التوصيلات الكهربائية لكل من القاعدة والباعث والجامع والانود والكاثود والنهايات المقاومات والأقطاب السلبية للمتسعرات. ويتم تكتيف بخار الألمنيوم في إناء مفرغ على السطح، حيث تتكون وصلات كهربائية، بحيث يكون السليكون في مناطق الفتحات. تبقى الطبقة المعدية هذه لتشكل الأقطاب العلوية للمتسعرات، كما أنها تسمح بالتوصيل الكهربائي إلى الدائرة الكاملة. ولإستخدام الغطاء المعدني تجري إزالة الألمنيوم من المناطق غير المرغوب فيها وهذا يتم تشكيل نموذج التوصيل المعدني. ويكمل الأسلاك النحاسي من طريق إظهار الرقائق chips وهي لاتزال ضمن الشريحة وبعد ذلك يتم تقطيع الشريحة إلى أجزاء مستقلة متشابهة يصل عددها إلى (1000) دائرة متكاملة (رقاقة chip). وتوضع كل رقاقة على قلعة مصنوعة من سيراميك معدن، وتوصل مناطق التوصيل في القطعة بأسلاك دقيقة ثم تغلف الرقاقة



النمط (5-1) عوارض مغطاة بـ شباك (ممر زجاجي) في طبقة الأوكسيد بإسقاط القناع الضوئي. أ- طلاء طبقة الأوكسيد بالطلاء؛ المساحة للضوء. ب- ترميز المسطح المساس للأشعة فوق البنفسجية UV ج- إزالة الجزء الذي لم يتعرض للضوء؛ المساحة د- ممر الأوكسيد. هـ- إكمال قناع الشباك بإظهار عملية إتمام.





الشكل (7-1) شريحة تحتوي على مئات من الرقائق كل منها تحتوي على مئات العناصر.

#### 1-4-2 تقنية الغشاء السميك Thick Film Technology :

تتميز تقنية الغشاء السميك بأنها أسهل في التصنيع وقليلة الكلفة ويكون الجزء الاساسي (السفلي العازل) عادة مكونا من سيراميك أو أكسيد الألمنيوم الحاوي على كميات صغيرة من الأكاسيد الأخرى. وتكون أبعاد الجزء الاساسي عادة 1x0.1 cm ويستخدم أسلوب طبع الشاشة Screen Printing لوضع العناصر غير الفعالة (مقاومات، ومتسعات...) على الجزء الاساسي، والشاشة هي عبارة عن شبكة من أسلاك الفولاذ غير القابل للصدأ (تشبه إلى حد ما من حيث الشكل شبكة الأسلاك المستخدمة في



حماية الشبائيك من الذباب) تحتوي على 100 مشبك meshes للستمر المربع الواحد وتكون مطلية بطلاء حساس للضوء.

اصلوب طبع الشاشة : تستخدم انساب ضوئية تشبه تلك المستخدمة في عمليات العزل في طرق الانتشار السطحي الالفة الذكر في عملية فتح الشباك ، من اجل تكوين نماذج على الشاشة ، حيث تكون هذه النماذج مساحات ضمن المشبك . وتوضع للشاشة فوق الجزء الاساسي بحيث يبق فراغ قليل بينها . ويجرى وضع حبر ناقل على الشاشة بواسطة ممسحة مطاطية . وتنتقل الشفرة المطاطية على الشاشة بضغط كاف لضغط مناطق الشبكة التي تقع تحت هذه الشفرة بحيث تلامس الجزء الاساسي . ويجرى دفع الحبر عبر فتحات المشبك . وتستمر الممسحة المطاطية بالحركة ، بحيث تترك بعض الحبر على الجزء الاساسي . ويخفف غشاء الحبر السميك بعد ذلك في فرن تبلغ درجة حرارته  $125^{\circ}\text{C}$  ويمكن تكرار اجراء الشاشة هذا لاضافة عناصر جديدة للدائرة . ويجرى استخدام انواع مختلفة من الحبر لتشكيل خطوط التوصيل والمقاومات والمكثفات والعوازل الكهربائية .

ويمكن لاجراء صناعي معناد أن يتضمن طبعا متسلسلا للأقطاب السفلية للمكثفات ، والعوازل ، والأقطاب العلوية ، ونموذج التوصيل (النقل) ، والعتبات ، ونموذج المقاومة 1 ، ونموذج المقاومة 2 ، وفي فترات زمنية متقطعة ثم يوضع الجزء الاساسي في درجة حرارة عالية . ويؤدي هذا الى ايجاد خواص فيزيائية وكهربائية في الغشاء الذي يبلغ سمكه حوالي (0.001 cm) ويتبع الاجراءات السابقة عملية تشذيب trimming فائدتها ضبط القيم المحددة للمقاومات والمتسعات . ويجري تقليل قيمة المقاومة بالتشذيب عن طريق ازالة بعض الحبر حتى يتم الوصول الى القيمة المطلوبة . ويمكن زيادة قيمة المتسعة بالتشذيب في ازالة اجزاء من أحد الاقطاب . وبعد التشذيب يتم طبع طلاء كامل على السطح وتسخينه في فرن درجة حرارته تصل الى ( $500^{\circ}\text{C}$ ) ويجري بعد ذلك اضافة عناصر فعالة وغير فعالة ، ثم اختبار الدائرة المتكاملة الناتجة .

#### 1-4-3 تقنية الغشاء الرقيق Thin Film Technology :

يجرى تصنيع الدوائر المتكاملة ذات الغشاء الرقيق في جو مفرغ من الهواء ، وبعد ذلك من مساوئ هذه التقنية لانها تحتاج الى اجهزة عالية الثمن . وتوجد طريقتان أساسيتان لوضع الاغشية الرقيقة على الجزء الاساسي من أجل تشكيل خطوط التوصيل والمقاومات والعوازل الكهربائية . الاولى ، وطريقة التبخير المفرغ Vacuum evaporation وفيها تسخن المادة

المراد وضعها حتى تبدأ بالتبخير، حيث تبدأ الذرات بالصعود وفق خطوط مستقيمة، وتعمل الذرات المصطدمة بالقرب من الجزء الاساسي أو السفلي على تشكيل طبقة رقيقة. والثانية، طريقة الفرقة Sputtering حيث يتم فيها فصل ذرات المواد المطلوبة عن طريق قذفها بواسطة ايونات أو شوارد غازية عالية الطاقة، وتستخدم بعض الذرات المفصولة قرب الجزء السفلي مشكلة غشاء رقيقا. ويمكن تحديد النموذج المطلوب على الجزء الاساسي بواسطة وضع فاصل فوق الجزء السفلي قبل وضع الغشاء حيث يقوم الفاصل بالسماح بتكوين الغشاء في المناطق المفتوحة فقط. ويمكن ايضا استخدام اسلوب اخر لهذه الغاية وفيه يسمح بتغطية السطح كليا بواسطة طبقة حساسة للضوء بحيث يمكن بعد ذلك اجراء الحفر فيها وفق النموذج المطلوب. ويكون الغشاء المشكل رقيق للغاية يبلغ سمكه  $(10^{-3} \text{ cm})$ .

وغالبا ما تكون الاجزاء الاساسية مكونة من الزجاج أو من اوكسيد الألمنيوم المصقول. وفي الحقيقة يمكن وضع الغشاء الرقيق على طبقة الاوكسيد لجزء سفلي من السليكون مع تشكيل العناصر الفعالة ضمن السليكون. ومن محاسن ذلك ان مقاومات الغشاء الرقيق تكون افضل نوعيا من تلك المصنعة ضمن السليكون. ولكون الاجزاء الاساسية للسليكون غالبية الثمن، يفضل استخدام الاجزاء الاساسية غير الفعالة مع اضافة العناصر الفعالة كقطع مستقلة. وتصلح معادن الذهب والتتاليوم والألمنيوم الأغشية المكونة لخطوط التوصيل ويستخدم التتاليوم مع مواد اخرى للمقاومات. ويمكن تصنيع عدد من الدوائر المتكاملة ذات الغشاء الرقيق في وقت واحد على جزء سفلي مساحته عددة سنتيمترات مربعة، ويمكن بعد ذلك تقطيعها بعد اخر عملية مفرغة.

#### 1-4-4 تقنية الدوائر المتكاملة الهجينة Hybrid IC's Technology

وتستخدم هذه التقنية مزيجاً من التقنيات التي ذكرت في الفقرات السابقة فهي تضم دائرتين أو أكثر من دوائر احادية البلورة المتكاملة مع دوائر الاغشية الرقيقة والسميكة.

#### 1-4-5 موازنة بين تقنيات تصنيع الدوائر المتكاملة

##### Comparison between IC's Fabrication Technologies

من خلال استعراض تقنيات تصنيع الدوائر المتكاملة، يبدو واضحاً وجود بعض المحاسن والمساوئ في كل منها. وبصورة عامة تعتبر الدوائر المتكاملة احادية البلورة (ذات القطعة الواحدة) هي الافضل من ناحية انخفاض الكلفة في مجال الانتاج الموسع،

وكذلك صغر الحجم وكونها مناسبة للشبكات الرقيقة وذلك بسبب حاجتها الى عدد كبير من العناصر الفعالة (كالترازميتورات والثلاثيات باتواعها) وإلى عدد قليل من العناصر غير الفعالة (كالمقاومات والمكثفات). وعلى ذلك تشهد دوائر القطعة الواحدة استخداما اوسع من استخدام الانواع الاخرى، كما ان استخدامها هذا يتزايد بسرعة. بالرغم من ذلك فان الاغشية الرقيقة والسبكية والمختلطة مهمة ايضا ولها استخدامات كثيرة في بعض التطبيقات المتخصصة.

تكون كلفة دوائر الاغشية الرقيقة اقل من كلفة دوائر القطعة الواحدة في مجال الانتاج الضيق. كما تكون مفضلة في الدوائر التي تحتاج الى عناصر فعالة قليلة وعناصر غير فعالة عديدة، وتكون مقاومات الغشاء الرقيق ( موازنة مع مقاومات الانتشار المستخدمة في دوائر القطعة الواحدة) ذات نوعية جيدة، وامكانية سماح جيدة، واتزان حراري ممتاز، وسعة شroud منخفضة وتشويش (ضوضاء) منخفض، كما يمكن تصنيعها بكم مختلفة وضمن مدى واسع. وتعد دوائر الغشاء المختلطة الممتازة من حيث عملها في حالة وجود جهد عال وطاقة عالية فالتركيب الهندسي لهذه الدوائر والفقد المنخفض للجزء الاساسي فيها يجعلها مناسبة لمجال الترددات الميكروية microwave range ما بين الترددات فوق العالية Ultra high Frequency وإلى العنبد من الكيكا هرتز GHZ حيث ان لها تطبيقات واسعة. ويمتاز الدوائر المختلطة بمرونة ودقة عاليتين، لذلك فهي مناسبة للدوائر الخطية ذات الاداء العالي.

تكون كلفة دوائر الغشاء السبكية المختلط هي الاقل وبفروق كبيرة في مجال الانتاج الضيق. لهذا النوع من الدوائر المتكاملة مدى قيم المقاومات أكبر، ولا تقل نوعية العناصر غير الفعالة فيه عن مستوى دوائر الغشاء الرقيق. ولذلك تصلح لتصنيع الدوائر التي تحتاج الى العديد من العناصر غير الفعالة والقليل من العناصر الفعالة ويكون عمل هذا النوع من الدوائر المتكاملة ممتازا في مجال الجهود والطاقت العالية، ومفيدا في مجال الترددات التي تصل الى عدة كيكا هرتز. تستخدم تقنية الغشاء السبكي كثيرا من الدوائر التناظرية ذات الاغراض المتعددة.

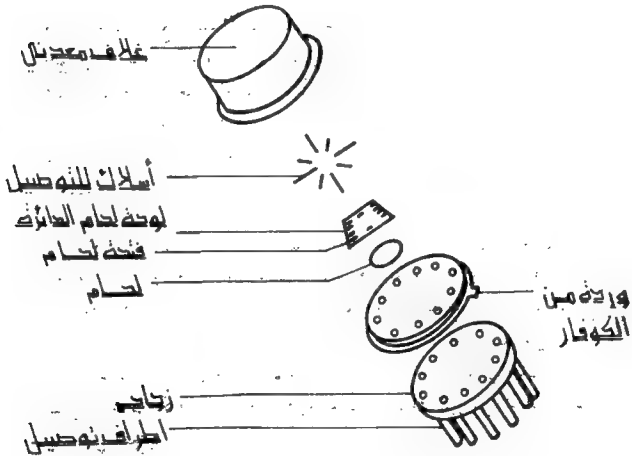
ونظرا لكون دوائر الاغشية الرقيقة والسبكية المتوفرة تجاريا هي مجاميع من المكونات المتكاملة (العناصر غير الفعالة) والمفصلة (العناصر الفعالة)، فانها تكون اكبر من دوائر القطعة الواحدة لكنها اصغر من الدوائر المفصلة.

# 1-4-6 تغليف الدوائر المتكاملة Integrated Circuits Packaging :

تعتبر عملية تغليف الدوائر المتكاملة ذات القطعة الواحدة من الامور المهمة وخاصة من ناحية الكلفة إذ في كثير من الاحيان يكون التغليف اعلى من محتويات الدائرة نفسها .  
توجد ثلاثة انواع رئيسية من طرق التغليف وهي :-

## أ- تغليف TO-5

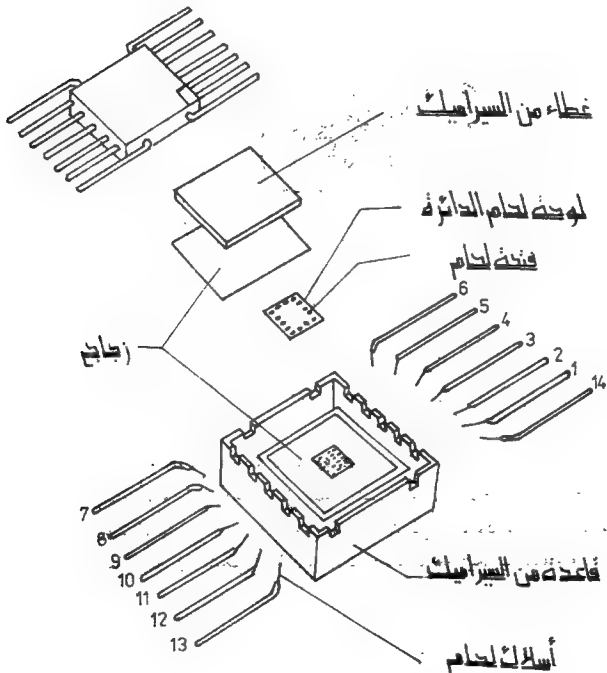
وهذه تشبه تغليف الترانزستورات المفضل الشائعة والمسماة بنفس الاسم ولكن سمك التغليف أصغر . توجد دوائر لها 8 أو 10 اطراف بهذه التغليف كما موضح في الشكل (8-1) .



الشكل (8-1) مكونات الغلاف ذي عشرة أطراف لتغليف نوع TO-5

ب- التغليف المسطحة flat Package ذات 14 طرف :

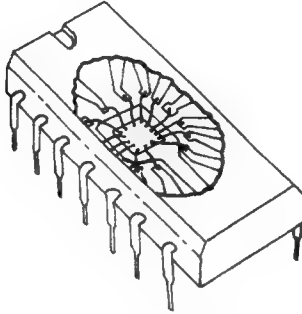
صممت هذه التغليفية بحيث يتم لحامها الى لوحات الدوائر المطبوعة Printed Circuit boards وبذلك زالت الحاجة الى وصلات اللحام غير المضمونة ( أي قابليتها على التوصل غير الجيدة ) . فضلا عن ذلك فإن زيادة الحاجة الى عدد اكبر من اطراف التوصيل الخارجي للدائرة ادت الى ظهور هذا النوع المبين في الشكل (1-9) وانتشاره .



الشكل (1-9) التغليف المسطحة ذات 14 طرف

### ج - تغليفة DIL البلاستيك Dual - In - Line Package :

تتميز هذه التغليفة ذات الخططين المتوازيين برخص تكاليف تصنيعها وتعدد اطراف التوصيل كما هو موضح في الشكل (1-10). توجد عدة اشكال لهذه التغليفة تحتوي 14, 16, 20, 24, 32, 40 طرف توصيل وتعد هذه التغليفة من اكثر الانواع انتشارا في الوقت الحاضر.



الشكل (1-10) تغليفة DIL ذات الخططين المتوازيين.

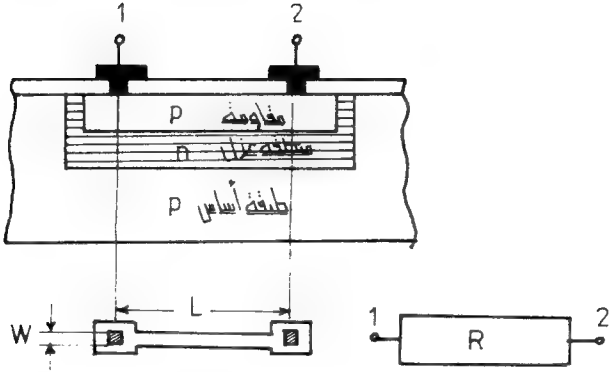
### 5-1 المقاومات المتكاملة Integrated Resistors :

هناك عدة أنواع من المقاومات التي تصنع بتقنيات الدوائر المتكاملة ، من أهمها :  
أولا : مقاومات الانتشار diffusion resistors والتي تشكل عادة بطريقة انتشار القاعدة نوع P كما هو موضح في الشكل (1-11) ، ويمكن إيجاد القيمة التقريبية للمقاومة R من المعادلة (1-2) .

$$R = R_o \frac{L}{W} \quad \dots (2-1)$$

حيث  $R_o$  مقاومة اللوحة للمادة وتقاس بوحدة الاوم لكل مربع / ohms Square

L طول المقاومة  
W عرض المقاومة  
(ابعاد المربع 1milx 1mil)



الشكل (11-1) مقاومة انتشار

تتراوح القيم العملية لمقاومات الانتشار بين (  $50\Omega$  ) الى (  $20\text{ k}\Omega$  ) يستعمل انتشار القاعدة ( حيث تكون  $R_0 = 200\Omega \text{ square}$  ) في المقاومات عالية القيمة بينما يستعمل انتشار الباعث emitter diffusion ( حيث تكون  $R_0 = 2\Omega \text{ square}$  ) في مدى المقاومات القليلة . من مساوئ هذا النوع من المقاومات سماحيتها الكبيرة ( حوالي 20% الى 50% ) مما يحدد من استخداماتها .

ثانياً : مقاومات الغشاء الرقيق thin film resistors التي تصنع بطريقة الترسيب بالتبخير المفرغ deposited vacuum evaporation ويكون النكروم أو التتاليوم من بين مواد الغشاء الذي يستخدم في تصنيع هذه المقاومات ، وتتراوح مقاومة اللوحة لهذه المواد بين (  $10\Omega$  ) الى (  $10\text{K}\Omega$  ) . ويبين الشكل (12-1) طريقة تصنيع مقاومات الغشاء الرقيق .



الشكل (12-1) طريقة تصنيع أغشية الرقيقة

ويمكن إيجاد قيمة المقاومة  $R$  التقريبية من المعادلتين (3-1)، (4-1).

$$R = R_0 \frac{LW}{w(s+w)} \quad \dots (3-1) \quad s \ll w \quad \text{في حالة}$$

$$R = R_0 \frac{LW}{2w^2} \quad \dots (4-1) \quad s = w \quad \text{في حالة}$$

حيث  $s$  و  $w$  و  $L$  و  $W$  كما موضحة في الشكل (12-1) وتكون مقاومات هذا النوع ذات سماحية قليلة ومعامل حراري واطفي مما يجعلها ذات استخدامات واسعة.

مثال (1-1) :

كم هي ابعاد مقاومة الانتشار التي قيمتها  $(2K\Omega)$  لها مقاومة اللوحة  $(2000\Omega)$  في رقاقة لها عامل تصغير 125 مرة؟

الحل :

بالرجوع الى الشكل (11-1) الذي يمثل مقاومة الانتشار وعلاقة المقاومة التابعة للشكل يمكننا القول بأن :

$$R = R_0 \frac{L}{W}$$

$$2 \times 1000 = 200 \frac{L}{W}$$

$$\frac{L}{W} = 10$$



إذا فرضنا ان  $W = 0.125 \text{ inch}$  وبما ان عامل التصغير هو 125 مرة فان عرض المقاومة في الرقاقة =

$$1 \text{ mil} = 0.001" = \frac{0.125'}{125}$$

لذلك  $L = 10 \text{ mils}$  (حيث  $1 = 1000 \text{ mils}$ )

ومذا يعني ان ابعاد المقاومة هي  $(10 \times 1 \text{ mils})$

مثال (2-1) :

يراد تصنيع مقاومة ذات  $(5k\Omega)$  و  $2 \text{ watt}$  باستخدام غشاء من مادة النيكروم سمكه  $500 \text{ Å}$  له  $(R_0 = 25\Omega)$  وقد القدرة  $40 \text{ watt/inch}^2$  ، اذا كانت  $s = w$  فاحسب الابعاد  $W, L$ .

الحل :

$$2 \text{ watt} = 40 \frac{\text{watt}}{\text{inch}^2} LW$$

$$LW = 0.05 \text{ inch}^2 \quad \text{عليه}$$

$$R = 5 \times 10^3 = 25 \times \frac{LW}{2w^2} = \frac{25 \times 0.05}{2w^2}$$

$$w = 11.2 \text{ mils} \quad \text{عليه}$$

$$(L = 1000 \text{ mils})$$

إذا فرضنا  $W = 50 \text{ mils}$  فسوف يكون الطول هذا يعني ان :

$$L = 1000 \text{ mils}$$

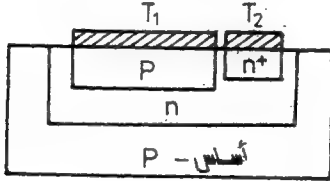
$$W = 50 \text{ mils}$$

$$w = 11.2 \text{ mils}$$

$$S = 11.2 \text{ mils}$$

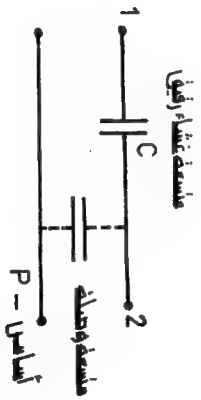
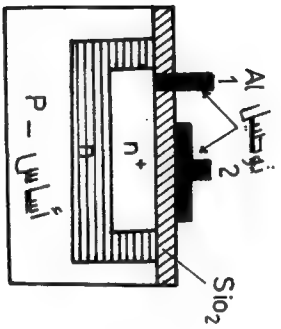
## 6-1 المتسعات المتكاملة IC Capacitors :

توجد عدة انواع من المتسعات المصنعة بتقنيات الدوائر المتكاملة ، منها  
اولا : متسعات الوصلة junction capacitors التي تعد من اسهل انواع المتسعات  
المتكاملة تصنيعيا ، وتكون عادة من نوع للمتسعات القطبية التي تعتمد على قيمة الجهد  
وتستعمل للفصل والامرار. ان قيم الاعتيادية لهذه المتسعات  $300\text{PF}/\text{mm}^2$  بعامل تفاوت  
(سماح)  $(\pm 30\%)$  أو اكبر ولهذا لا تصلح هذه الطريقة لتصنيع متسعات عالية القيمة  
بدقة جيدة ، اذ انها تحجز مساحات كبيرة من الدائرة المتكاملة أكبر بكثير من تلك  
المساحات المحجوزة للترانستورات والثنائيات. فعلى سبيل المثال في دائرة مكبر العمليات  
نوع 741 تشغل المتسعة الوحيدة في الدائرة (التي قيمتها 30 PF) حوالي 1/8 مساحة  
الرقاقة من بين 18 عنصرا من مكونات الدائرة. يبين الشكل (13-1) طريقة تصنيع هذا  
النوع من المتسعات.



الشكل (13-1) متسعة وصل بين  $T_1$  و  $T_2$

ثانيا : متسعات الغشاء الرقيق thin film capacitors ، تتكون هذه المتسعات من  
لوحين متوازيين الاول تمثله منطقة  $n^+$  للباعث وللوح الثاني هو غشاء رقيق معدني وتفصل  
بين اللوحين طبقة من ثاني اوكسيد السليكون. وبسبب وجود طبقة الاوكسيد المعدني  
وطبقة شبه الموصل ، فان هذه المتسعات تدعى اختصارا MOS. ان قيمة متسعات  
اللوحين المتوازيين تناسب طرديا مع مساحتها وعكسيا مع سمك طبقة الاوكسيد. تتراوح  
قيم هذه المتسعات عادة بين 300PF و 600PF لكل مليمترا مربع. تكون متسعات  
الغشاء الرقيق غير قطبية ولا تعتمد على الجهد (أي انها ثابتة القيمة). يبين الشكل  
(14-1) متسعة الغشاء الرقيق.



الشكل (14-1) تركيب منطقة القناة الرقن والمادة المتكاملة

مثال (3-1) :

أحسب المساحة التي تحتاج إليها متسعة غشاء رقيق سعنها 10PF .

الحل :

ان العلاقة التي تحكم السعة في هذه الانواع من المتسعات هي المعادلة

$$C = \frac{\epsilon_0 K A}{d} \quad \text{---(5-1)}$$

حيث

$\epsilon_0$  : ثابت النفاذية للهواء ويساوي  $8.85 \times 10^{-12} \text{ F/m}$

K : ثابت العزل لثاني اوكسيد السليكون  $\text{SiO}_2$  ويساوي (3.9)

d : سمك طبقة العازل ويساوي  $500 \text{ \AA} = 500 \times 10^{-10} \text{ m}$

A : مساحة المتسعة بوحدات m (متر مربع)

C : سعة المتسعة بوحدات F (فاراد) .

$$A = \frac{10 \times 10^{-12} \times 500 \times 10^{-10}}{8.85 \times 10^{-12} \times 3.9} \quad \text{ويتطبيق هذه العلاقة نحصل على}$$

$$= 1.45 \times 10^{-8} \text{ m}^2$$

$$= 0.224 \times 10^{-4} \text{ inch}^2$$

$$= 22.4 \text{ mils}^2$$

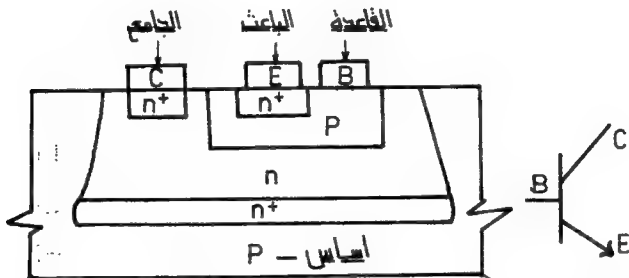
## 7-1 ترانزستورات ثنائية القطبية المتكاملة Bipolar Integrated Transistors :

ويرمز لها BJT وتعد من العناصر الفعالة التي تصنع بتقنية القطعة الواحدة.

لا تحتاج من مساحة الرقاقة الى اكثر من  $3 \text{ mils} \times 5 \text{ mils}$  . تكون هذه الترانزستورات

نوعين PnP, npn ، وبسبب الانتاج والكلفة يفضل تصنيع ترانزستور نوع npn في الدوائر المتكاملة ، كما ان حاملات الالكترونات تكون اكثر من حاملات الفجوات وهذا يجعل ترانزستورات npn مرغوباً فيها اكثر للعمل في نطاق الترددات العالية ، وبما يجعلها مرغوباً فيها اكثر كونها ملائمة للعمل مع الدوائر المتكاملة من نوع NMOS . ان سمك طبقة

القاعدة في الترانزستورات المتكاملة يكون محدود ( $0.5 \mu m$ ) ، ولهذا يصل تردد القطع الى حدود الكيكا هرتز GHz ويمكن انتاج ترانزستورات ذات  $\beta$  فائقة يجعل سمك طبقة القاعدة ( $0.2 \mu m$ ) تقريبا . يبين الشكل (15-1) ترانزستورا متكاملا بتقنية القطعة الواحدة من نوع npn للاستخدامات العامة .



الشكل (15-1) مقطع عرضي في ترانزستور BJT متكامل بتقنية القطعة الواحدة نوع npn يستعمل للاستخدامات العامة

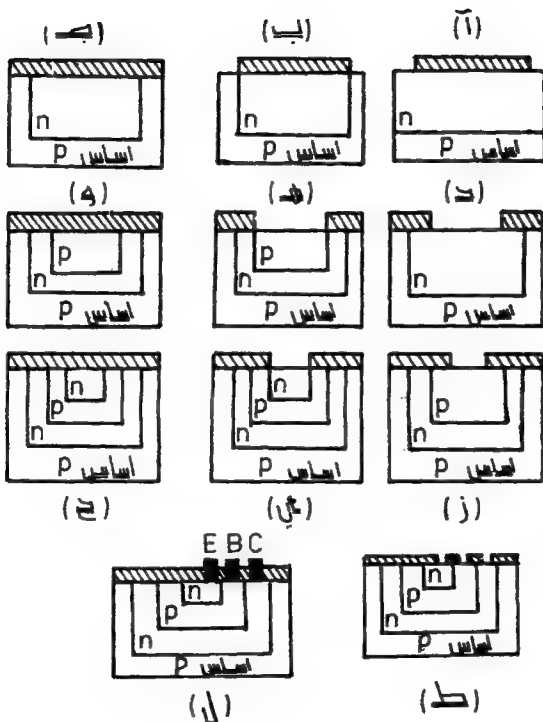
#### مثال (4-1)

وضح بالرسم مراحل تصنيع ترانزستور npn .

#### الحل

يوضح الشكل (16-1) مراحل تصنيع ترانزستور npn .

(أ) حفر جزءا من طبقة الاوكسيد (ب) تكوين منطقة معزولة نوع n (ج) عملية أكسدة (د) انتشار الجامع (هـ) انتشار القاعدة (و) عملية أكسدة (ز) فتح شبك لكشف الجزيرة نوع P (ح) انتشار البااث (ط) عملية أكسدة (ي) فتح ثلاثة شبايك في طبقة الاوكسيد للوصول الى الجزر P, n و n (ك) اجراء التوصيلات المعدنية للأطراف : البااث E ، القاعدة B والجامع C .



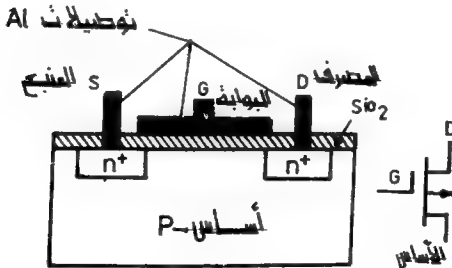
الشكل (16-1) مراحل تصنيع ترانزستور npn

# 1 - 8 ترانزستورات تأثير المجال ذات الاوكسيد المعدني (MOSFET) :

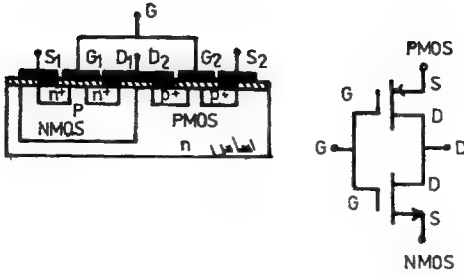
تدعى هذه الترانزستورات احيانا MOS ققط ، ويكون تصنيعها سهلا جدا بتقنيات الدوائر المتكاملة ذات القطعة الواحدة فهي لا تحتاج الى سوى انتشار طبقتين من شبه الموصل  $n^+$  على طبقة اساس P لنوع NMOS (أو طبقتين من شبه الموصل  $P^+$  على طبقة اساس n لنوع PMOS) .

وبعد ذلك يغطى السطح العلوي للشرحة بطبقة من مادة عازلة مثل  $SiO_2$  أو  $Si_3N_4$  أو  $Al_2O_3$  وتكتمل عملية التصنيع باجراء التوصيلات المعدنية من مادة الالمنيوم للاطراف كما هو مبين في الشكل (1 - 17) .

لقد شهدت هذه الانواع من الترانزستورات قفزات سريعة في مجالي التصنيع والاستخدام وخاصة في الدوائر المتكاملة التي تحتاج الى اعداد كبيرة من العناصر الفعالة وذلك لحاسنها التي تلخص بما يأتي : عدد خطوات التصنيع تكون قليلة ، استهلاكها القليل للقدرة ، تحتاج لمساحة صغيرة فقط لانشغل اكثر من  $5 \text{ mils}^2$  من مساحة الرقاقة (أي ثلث مساحة ترانزستور نوع BJT) ، وكذلك امكانية تصنيع MOS المتتامة التي تسمى CMOS (وهي في الحقيقة NMOS و PMOS احدهما مع الآخر كما هو مبين في الشكل (1 - 18) والتي يكون قدها للقدرة قليلا جدا وذات استقرار حراري ممتاز.



الشكل (1 - 17) ترانزستور MOSFET نوع القناة n (أي NMOS)



الشكل (1 - 18) تركيب الترانزستور CMOS على الرقاقة

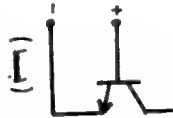
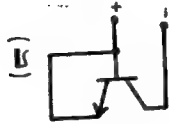
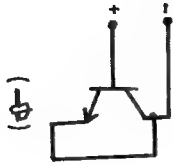
### 1 - 9 الثنائيات المتكاملة (Integrated Diodes) :

تصنع الثنائيات المتكاملة بتقنية القطعة الواحدة على غرار العناصر الفعالة حيث يمكن الحصول على الثنائيات المتكاملة بأجراء التوصيلات المناسبة للترانزستور ثنائي القطبية BJT. توجد خمسة أنواع من الثنائيات المتكاملة المشتقة من الترانزستور كما هو مبين في الشكل (1 - 19) ويعد النوعان أ و ب هما أكثر الأنواع استعمالاً.

يمتاز ثنائي القاعدة - الجامع ( الشكل 1 - 19 ج ) بجهد انهيار (breakdown voltage) عالٍ بمحدود (50V) إلا أنه يكون بطيئاً نوعاً ما حيث يكون زمن الانقلاب switching time حوالي 100 ns، إلا أنه يمكن تحسين زمن الانقلاب إلى 70 ns عندما تقصر القاعدة مع الباعث (الشكل 1-19 د). أما ثنائي القاعدة - الباعث (الشكل 1-19 ب) فله جهد انهيار واطي وزمن انقلاب حوالي (80 ns) وبنفس الطريقة السابقة يمكن تحسين زمن الانقلاب إلى (20 ns) عندما تقصر القاعدة مع الجامع (الشكل 1-19 آ).

إن النوع الأخير المبين في الشكل (1 - 19 هـ) الذي يمثل ثنائي القاعدة - الباعث والقاعدة - الجامع يكون مرتبط الباعث مع الجامع ، وهو قليل الاستعمال لكونه بطيئاً حيث يكون زمن الانقلاب له بمحدود 150 ns وكذلك جهد الانهيار له قليل حوالي 5 V.

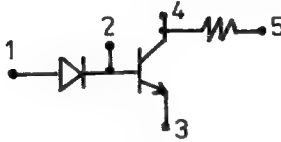




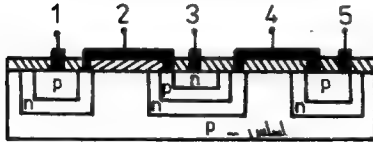
الشكل (1 - 9) الأكوال الخمسة المخططة للتيارات الكهنة من الترانزستورات الكهنة نوع BJT

### مثال 1 - 5

ارسم مقطع عرضي للدائرة المتكاملة المصنعة بتقنية القطعة الواحدة والتي يبين الشكل (1 - 20) الدائرة المكافئة لها .



الشكل (1 - 20) دائرة مكافئة لدائرة متكاملة بسيطة

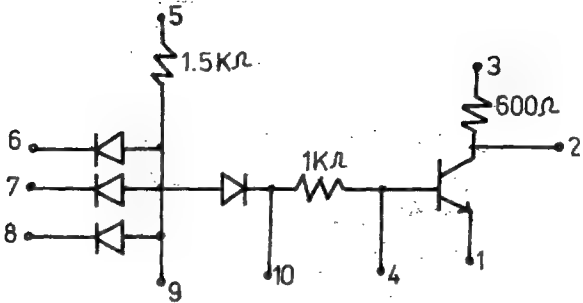


دائرة متكاملة بسيطة لدائرة الشكل (1 - 20)

الحل :

### مثال (1 - 6)

ارسم الاقنعة الاساسية اللازمة لانتاج الدائرة المتكاملة المينة محتوياتها في الشكل (1 - 21) .



الشكل (1 - 21)

الحل :

نحتاج هذه الدائرة الى أربعة أقنعة أساسية كما هو موضح في الشكل (1 - 22) للتصنيع وهي بالترتيب كما يأتي :

أ- قناع العزل isolation mask وفائدته تقسيم الرقاقة الى عدة أقسام (جزر) ومساحات محددة ، وفي هذه الحالات توجد ثلاثة جزر احدها للترانزستور وتكون ابعادها 5 X 10 mils والثانية للشبائيات وتكون ابعادها 20 X 30 mils وباقى المساحة للمقاومات .

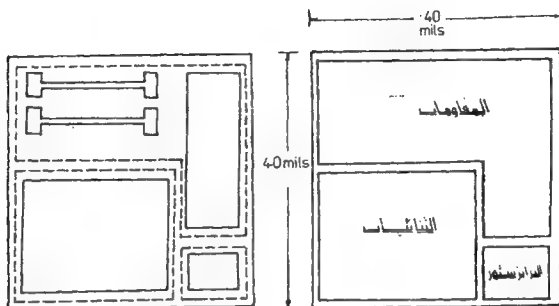
ملاحظة :

تم حساب الابعاد على اساس أن الترانستور يحتاج لـ 3 X 5 mils وكذلك الثاني الواحد على اقل تقدير .

ب- قناع انتشار القاعدة base diffusion mask ويستعمل لتكوين قاعدة الترانستور والمقاومتين (1.5 kΩ, 1 kΩ) والاقطاب الموجبة (الانود) للشبائيات الاربعة .

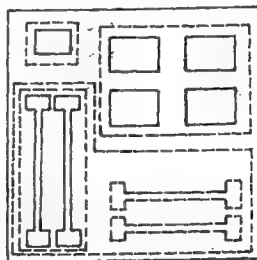
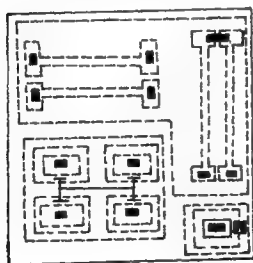
ج- قناع انتشار الباعث emitter diffusion mask ويستعمل لتكوين باعث الترانستور والمقاومة (600Ω) .

د- قناع التوصيلات المعدنية metalization mask وفيه يتم اجراء التوصيلات المعدنية باستعمال الانيموم لنقاط الدائرة كافة.



ب- قناع إسترار القاعدة

آ- قناع العزل



د - قناع التوصيلات المعدنية

ح- قناع أنشطار الباعث

الشكل (1 - 22) الأضمة الضوئية الأساسية اللازمة لأنتاج دائرة الشكل (1 - 21)

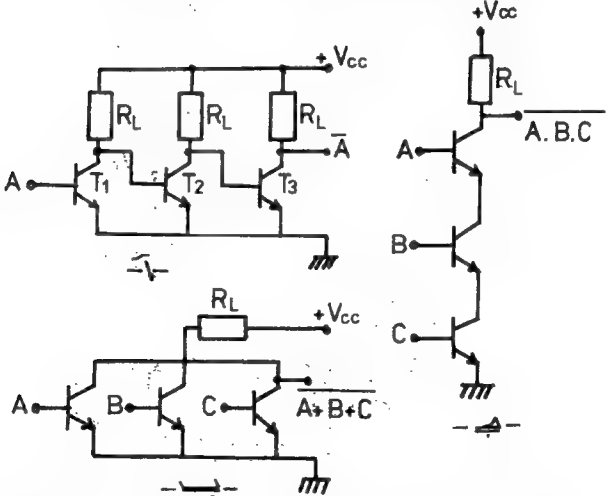
## 1 - 10 عوائل الدوائر المتكاملة Integrated Circuits Families :

يقوم مصنعو الدوائر المتكاملة بعمل تصميمات مختلفة وجديدة بدون التقيد بأي مواصفات قياسية. وقد أدى هذا الى ظهور أنواع جديدة ومختلفة (تعرف بالعوائل) للدوائر المنطقية. وانتشرت انواع معينة منها وأصبحت أكثر شيوعا ويتجهها معظم المصانع. ويتم تصنيف عوائل الدوائر المتكاملة المنطقية تبعا لشكل دائرة البوابة الاساسية ومن اهم هذه الانواع ما يأتي :

### 1 - 10 - 1 عائلة منطق الربط المباشر للترانزستور

#### Direct coupled Transistor Logic (DCTL)

ان هذه العائلة هي من اولى عوائل الدوائر المتكاملة المنطقية وأبسطها. وهي تمثيل للدوائر المتصلة مع حذف متسع الربط بين مراحل الترانزستورات (لهذا تسمى بالربط المباشر). ان الاستغناء عن هذه المتسعات له فائدة كبيرة في الدوائر المتكاملة بسبب الصعوبات التي تواجه تصنيع هذه المتسعات من ناحية الحجم والكلفة.



الشكل (1 - 23) دوائر المكونات الرئيسية في عائلة منطق الربط المباشر للترانزستور (DCTL) - آ- بوابة لا (NOT) ب- بوابة لا او (NOR) ذات ثلاثة ادخالات ج- بوابة لا و (NAND) ذات ثلاثة ادخالات

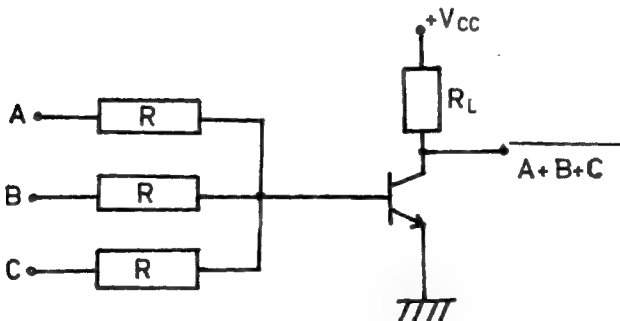
يوضح الشكل (1 - 23) بعض الامثلة لدوائر منطق الربط المباشر للترانزستور، حيث يبين الشكل (1 - 23 أ) دائرة بوابة NOT والتي تمثل المكون الاساسي في هذه العائلة والتي تشتق منها بقية دوائر مكونات العائلة كما هو الحال مع دائرة بوابة لا أو NOR الموضحة في الشكل (1 - 23 ب) ودائرة بوابة لا و NAND الميينة في الشكل (1 - 23 ج).

تمتاز دوائر عائلة الربط المباشر للترانستور بكونها : بسيطة وتحتاج لعناصر قليلة حيث يكفي مصدر مستمر واحد لتشغيلها وكذلك صغر مساحة الرقاقة بسبب عدم وجود متسعات الربط. غير انها تعاني من السرعة الواطئة في الاقلاب ومناعتها القليلة للضوضاء.

#### 1 - 10 - 2 عائلة منطق المقاومة - الترانزستور

##### Resistor - Transistor Logic (RTL)

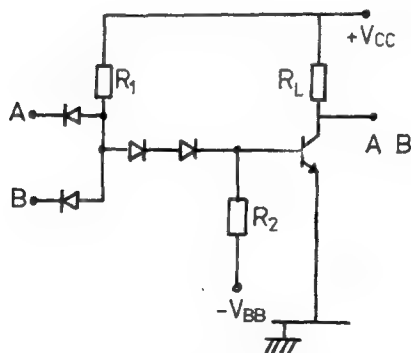
هي أول نوع من الدوائر المنطقية تم تصنيعها في هيئة دوائر متكاملة ويرجع ذلك لأن المصانع في المراحل الاولى من تصنيع الدوائر المتكاملة كانت بطبيعة الحال تميل الى استخدام نفس تصاميم الدوائر المعروفة ذات العناصر المنفصلة يبين الشكل (1 - 24) دائرة بوابة (لا أو) بسيطة من نوع منطق المقاومة - الترانزستور.



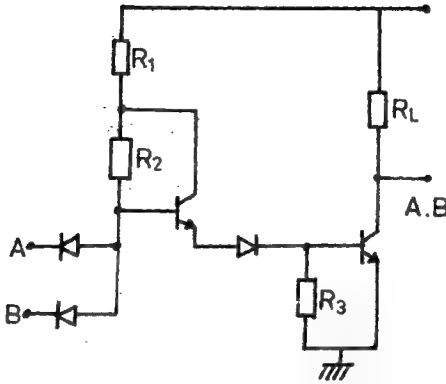
الشكل (1 - 24) دائرة بوابة لا أو (NOR) من نوع (RTL)

على الرغم مما تمتاز به عائلة منطق المقاومة - الترانزستور من سرعة في الانقلاب بالنسبة للقدرة المستهلكة حيث يتراوح زمن الانقلاب من 12 ns الى 40 ns عندما تكون القدرة 2 mw و 20 mw على التوالي للبوبة الواحدة ، فانها اخذت تتلاشى تقريباً بسبب عيوبها المتعددة . فهي تحتاج الى رقاقة ذات مساحة كبيرة بسبب احتوائها على مقاومات كثيرة كما ان مناعتها للضوضاء منخفضة (تكون عادة في حدود 300 mV وكذلك قلة عدد البوابات الممكن تغذيتها منها .

1 - 10 - 3 عائلة منطق الثنائي - الترانزستور (DTL) Diode - Transistor Logic  
تمثل هذه العائلة النوع الاول الذي صنعت به الدوائر المتكاملة ولا يزال مستخدماً حتى الوقت الحاضر . يبين الشكل (1 - 25) دائرة بوابة - لاو (NAND) بسيطة من نوع منطق الثنائي - الترانزستور ، كما يوضح الشكل (1 - 26) بوابة - لاو من نوع DTL محسنة باستخدام ترانستور اضافي لتقليل استهلاك القدرة وزيادة عدد البوابات الممكن تغذيتها منها .



الشكل (1 - 25) دائرة بوابة لاو (NAND) من عائلة DTL



الشكل (1 - 26) دائرة بوابة لا و (NAND) عتمة من عائلة DTL

في دوائر عائلة منطق الثنائي - الترانستور يكون زمن الانتشار في حدود 25 ns وتستهلك قدرة بين 5mw و 10mw لكل بوابة. ويمكن تغذية 8 الى 10 بوابات من بوابة من نوع DTL، أما مناعتها ضد الضوضاء فتساوي 1V تقريباً. وقد أصبح بالإمكان في الوقت الحاضر تصنيع دوائر من عائلة DTL لها استهلاك قدرة في حدود 1 mw الى 2 mw للبوابة الواحدة ولها مناعة ضد الضوضاء عالية (5V تقريباً) وزمن انتشار الإشارة يتراوح من (50 ns) الى (60 ns).

#### 1 - 10 - 4 عائلة منطق الترانزستور - الترانزستور

##### Transistor - Transistor Logic (TTL)

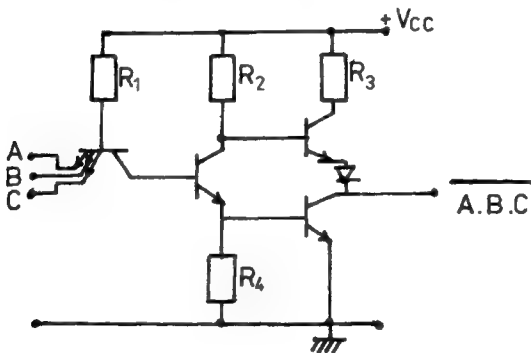
تعد عائلة منطق الترانستور - الترانستور TTL (وتدعى أيضاً  $T^2L$ ) من أكثر أنواع الدوائر المتكاملة المنطقية انتشاراً وذلك لما تميزت به من السرعة العالية والاستهلاك القليل للقدرة وصغر مساحة الرقاقة والكلفة الواطئة وفوائد متعددة أخرى وإمكانية الاعتماد عليها. وتمثل التناططات Flip - Flops على اختلاف أنواعها والتي تقع ضمن تصنيف الدوائر المتكاملة ذات التكامل الصغير SSI أمثلة على دوائر هذه العائلة. كذلك الحال مع دوائر



التكامل المتوسط MSI مثل قاتح (محلل) الجفرة decoder والذاكرات memories ودوائر الاضافة adders والعدادات counters و مسجلات الازاحة Shift registers والمضاعفات (تسمى المعدادات ايضاً) multiplexers وانواع اخرى كثيرة .

لقد كان ظهور عائلة TTL نتيجة التطورات التي طرأت على عائلة DTL . وساعد على انتشار هذا النوع من الدوائر المتكاملة المنطقية سهولة تصنيع ترانزستور له اكثر من باعث (ترانزستور متكامل متعدد البواعث multi-emitter integrated transistor باستخدام تقنية الدوائر المتكاملة ذات القطعة الواحدة .

ويبين الشكل (1 - 27) دائرة بوابة لا و NAND من عائلة TTL .



الشكل (1 - 27) دائرة بوابة لا و NAND من نوع TTL

تم تصميم عدد كبير وانواع مختلفة من هذه العائلة لإنتاجها لتقليل استهلاك القدرة وزمن الانتشار وزيادة مناعتها عند الضوضاء . وعادة تتضمن المواصفات للدوائر من نوع TTL استهلاك قدرة في حدود 10 mw وزمن انتشار في حدود 10 ns ومناعة ضد الضوضاء تصل الى 1 V ، وتوجد عدة اصناف من دوائر TTL موضحة في الجدول (1-1) .

## المحلي (1 - 1) بعض المعلومات عن اصناف دوائر TTL

اسم المصنف	الاختصار	القدرة المستهلكة	زمن الانتشار	المناعة ضد التقصصاء
		(mw)	(ms)	(V)
أ- دوائر TTL السريعة	(HTTL)	16	6	1
ب- دوائر TTL ذات الاستهلاك القليل للقدرة	(LTTL)	1	35	1
ج- دوائر TTL باستخدام وصلة شونكي	(STTL)	20	3	0.9
د- دوائر TTL باستخدام وصلة شونكي ذات الاستهلاك القليل للقدرة	(LSTTL)	2	10	0.8

لقد تم وضع نظام متكامل لترميز الدوائر المتكاملة وترقيمها بشكل حروف وارقام . بحيث يمكن تقسيم الرقم والرمز الى اجزاء منفصلة متميزة يدل كل منها على معلومة عن الدائرة فعلى سبيل المثال SN 74 H21N تعني ماياي :  
 الدائرة مصنعة من اشباه الموصلات ، وهو مختصر لـ Standard Number  
 (الرقم القياسي) في بعض الاحيان تعني شبكة شبه موصلة Semiconductor  
 Network .

74 دائرة متكاملة من عائلة TTL تعمل في مدى درجات الحرارة التجاري (من  $0^{\circ}\text{C}$  الى  $70^{\circ}\text{C} +$ ) وتعرف بسلسلة 74 (74 Series)، كما توجد سلسلة 54 ذات المدى الحراري العسكري (من  $55^{\circ}\text{C} -$  الى  $125^{\circ}\text{C} +$ ) .

كذلك يحدد رقم السلسلة التغيرات المسموح بها في جهد تجهيز الدائرة VCC ففي سلسلة 54 يكون VCC بين 4.5V الى 5.5V .

اما في سلسلة 74 فيكون  $V_{cc}$  بين 4.75V الى 5.25V  
 H تعني ان الدائرة لها زمن انتشار قليل (أي سريعة) ، ويمكن أن يكون بدلا من H ماياي :

L تعني دائرة ذات استهلاك قليل للقدرة .  
 S دائرة بها وصلة من نوع شوتكي وتكون سريعة جدا .  
 LS دائرة ذات استهلاك قليل للقدرة وبها وصلة من نوع شوتكي .

عند عدم وجود حرف (رمز) تكون الدائرة من نوع TTL القياسي .  
 21 رقم التسلسل للدائرة ويحدد الوظيفة التي تنجزها الدائرة المتكاملة وفي هذا المثال يدل الرقم 21 على الدائرة المتكاملة هذه تحتوي على بوابتين من نوع -و- AND لكل منها أربعة ادخالات .

N يدل على نوع التغليف وفي هذه الحالة يعني ان التغليف بلاستيكي وله أربعة عشر طرف توصيل أو أكثر على شكل خطين متوازيين (أي DIL) ، ويمكن ، أن يكون بدل الحرف N ماياي :

P يعني ان التغليف خزفي وله أربعة عشر طرف توصيل أو أكثر من نوع DIL  
 F يعني ان التغليف مسطح .  
 L يعني ان التغليف على شكل اسطوانة معدنية (أي 5-TO) .

٤٩

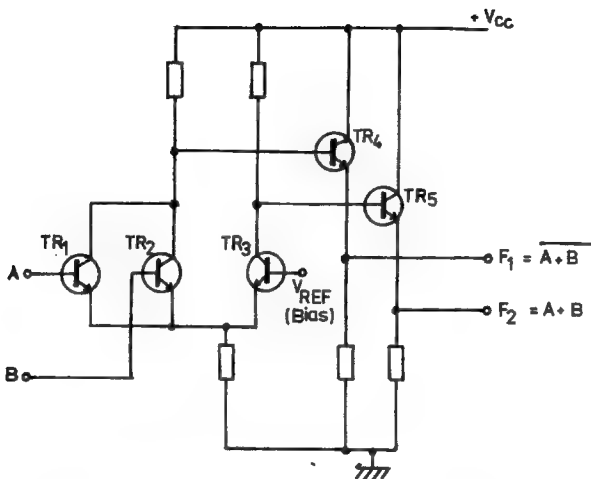
يرفق مع المنتج عادة استمارة معلومات Data sheet تتضمن المسقط العلوي للدائرة المتكاملة موضعا عليها نوع التغليف وأرقام اطراف التوصيل ، كذلك تحتوي الاستمارة على مدى درجات الحرارة المسموح بتشغيل الدائرة فيه وجهود التجهيز المطلوبة وأقصى عدد من البوابات يمكن توصيلها على اخراج البوابة . وبلي ذلك كتابة متغيرات اسوأ حالات التشغيل . وأخيرا تبين استمارة المعلومات خواص الانقلاب للدائرة بتحديد زمن انتشار التغير في الاشارة من "0" الى "1" ومن "1" الى "0" على فرض وجود حمل على البوابة يتألف من مقاومة (  $400 \Omega$  ) ومتسعة (15 pF) .

### 1-10-5 عائلة منطقي ربط الباعث ECL - Emitter :

تختلف دوائر هذه العائلة عن الانواع السابقة في أن الترانزستورات المستخدمة قد لاتعمل دائما في حالة اشباع . وانتشر استعمال هذا النوع من الدوائر المتكاملة في الحاسبات السريعة التي تتطلب سرعة عالية لانتشار الاشارات وذلك لما تتميز به دوائر منطقي ربط الباعث من سرعة فائقة ، حيث يصل زمن الانتشار الى (2 ns) وتستهلك قدرة في حدود (25 mW) كما يصل عدد البوابات التي يمكن تغذيتها من بوابة واحدة من هذا النوع الى ثلاثين بوابة . وتوجد بوابات من هذه العائلة لها زمن انتشار حوالي (1 ns) واستهلاك قدرة حوالي (40 mW) . غير انه من مساوي عائلة ECL مناعتها القليلة جدا للضوضاء والتي تكون في حدود (0.2 V) ويبين الشكل (1-28) دائرة ECL لبوابة أو/لا أو OR/NOR .

توفر عائلة ECL تجاريا بشكل سلسلة تبدأ ب (10000) ويمكن ربط دوائر TTL و ECL من خلال محول ECL الى TTL (رقاقة 10125) ومحول TTL الى ECL (رقاقة 10124) . كذلك تتوفر سلسلة (100000) والتي تعد تطورا لسلسلة 10000 ، ومن مزاياها عدم تأثرها بتغيرات درجات الحرارة أو تغيرات جهد التجهيز بحدود (20 %).

تعد عائلات RTL و DTL و TTL و ECL واسعة الانتشار بين الدوائر المتكاملة المنطقية وتشارك في خاصية واحدة في التصنيع الا وهي اعتمادها على ترانستورات ثنائية القطبية بوصفها عناصر فعالة ، ويبين الجدول (1-2) موازنة بين هذه العائلات .



الشكل (1-28) دائرة بوابة أو/لا أو OR/NOR من عائلة ECL

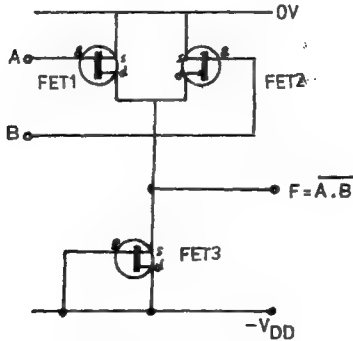
الجدول (1-2) موازنة بين بعض عوامل الدوائر المتكاملة تستخدم الترانزستورات ثنائية القطبية

المائلة	Vcc (V)	استهلاك القدرة (mw)	زمن الانتشار (ns)	المناعة للضوضاء (V)	جهد التجهيز
RTL	3-6	12	25	0.5	
DTL	5	8	30	1.2	
TTL	5	15	10	1.2	
ECL	8	25	2	1.3	

## 1-10-6 عائلة منطق شبه موصل الاوكسيد المعدني

### Metal Oxide Semiconductor MOS

تعتمد هذه العائلة على ترانزستورات تأثير المجال FET في تصنيعها وتكون على نوعين NMOS و PMOS. تمتاز عائلة MOS بالبساطة والاستهلاك القليل للقدرة وصغر مساحة الرقاقة ولذلك تستخدم في تصنيع الدوائر ذات التكامل الكبير LSI مثل دوائر الذاكرات للحاسبات الرقمية. الا انها تعاني من زمن الانتشار العالي والذي يمثل السرعة القليلة. يوضح الشكل (1-29) دائرة بوابة لـ NAND من عائلة MOS، ويلاحظ في هذه الدائرة عدم وجود المقاومات والمتسعات وهذا السبب في صغر مساحة الرقاقة وانخفاض كلفة انتاج الدوائر المتكاملة من هذا النوع. ان الفرق بين النوعين NMOS و PMOS من حيث التصنيع هو استخدامها لترانزستورات المجال نوع P ونوع N على التوالي، ويوضح الجدول (1-3) موازنة بينها.



الشكل (1-29) بوابة لـ NAND من عائلة MOS

يبين الجدول (3-1) موازنة بين عائلات PMOS و NMOS و CMOS للدوائر المتكاملة الرقبة .

الجدول (3-1) موازنة بين عوائل الدوائر المتكاملة الرقبة التي تستخدم ترانزستورات تأثير المجال FET

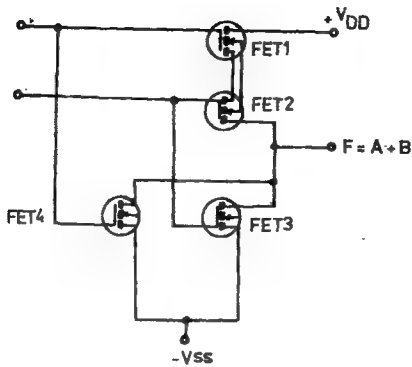
العائلة	إستهلاك القدرة (mw)	زمن الانتشار (ns)	المناعة للضوضاء (V)	التردد (MHZ)
PMOS	0.2	300	1.6	2
NMOS	0.2-1	20	1.6	15
CMOS	1 (عند 1MHZ)	30	2	10

#### 7-10-1 عائلة منطقي شبه الموصل المتكامل Complementary MOS (CMOS) :

تعد عائلة CMOS تطوراً لعائلة MOS حيث تستخدم ترانزستورات تأثير المجال من نوعي PMOS و NMOS ولهذا فهي تحتاج الى مصدرين لتجهيز الجهد ( $V_{DD}$  و  $V_{SS}$ ) - كما هو موضح في الشكل (30-1) والذي يمثل دائرة بوابة لا أو (NOR).

تحتاج الدائرة المتكاملة من نوع CMOS الى عناية خاصة وذلك باتخاذ احتياطات كبيرة عند لمس هذه الدوائر أو نقلها أو تركيبها بغية الحفاظ عليها من احتمالات تلفها نتيجة الجهود الاستاتيكية من الاجهزة عند عدم ربط توصيلة أرضية للتخلص من هذه الشحنات. ويمكن تلخيص الاحتياطات اللازمة للحفاظ على دوائر CMOS بما يأتي :

- 1- عدم تغليفها بأية مادة يدخل في تركيبها البلاستيك أو النايلون.
- 2- عدم استخدام الأقمشة الاعتيادية.
- 3- عمل توصيلات أرضية للأجهزة.
- 4- تغطية سطح مائدة العمل بلوح من النحاس وتوصيل هذا السطح النحاسي بالأرضي.



الشكل (30-1) دائرة بوابة لا أو (NOR) من عائلة CMOS

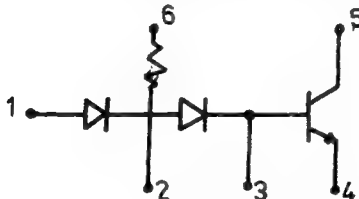
- 5- يقوم الشخص الذي يتعامل بهذه الدوائر بإرتداء حلقة نحاسية حول الرسغ احتياطياً إضافياً.
  - 6- يجب توصيل الادخالات غير المستخدمة إما الى أطراف إدخال أخرى (مستخدمة) أو توصيلها بجهد التجهيز على التوالي مع مقاومة ( $220\text{ K}\Omega$ ).
  - 7- يجب عدم ترك أي أطراف غير مستعملة أو غير متصلة بأي إشارات.
  - 8- يجب عدم توصيل الاشارات الى الادخالات الا بعد توصيل جهد التجهيز.
- أما المميزات الرئيسة للدوائر CMOS فهي .
- 1- لها عمانية إدخال عالية جداً تصل الى ( $10^{12}\ \Omega$ ) ومتسعة (5PF).
  - 2- يمكن أن تعمل بمدى واسع من جهد التجهيز (يتراوح من 3V الى 15V) كما يمكنها أن تعمل بجهد يصل الى 1V أو 1.5V وتسحب تياراً في حدود ( $15\ \mu\text{A}$ ) في بعض التطبيقات الخاصة مثل ساعات اليد الالكترونية الرقبة.
  - 3- صغر المساحة بسبب عدم إستخدامها العناصر غير الفعالة مثل المقاومات والمتسعات.
  - 4- إستهلاكها القليل للقدرة حوالي (10 nW) ، ولها زمن إنتشار محدود (35 ns).



- 5- تمتلك مناعة عالية ضد الضوضاء تصل الى 20% من جهد التغذية (مجبود (2V)).
- 6- قابليتها على تغذية عدد كبير من البوابات يصل أحياناً الى أكثر من (50) بوابة ونتيجة للميزات آنفة الذكر وخص تكاليف التصنيع إستخدمت الدوائر المتكاملة من نوع COMS في عدد كبير من التطبيقات سواء منها الرقبة أو التناظرية ، وخاصة سلسلتها 4000B المعروفة .

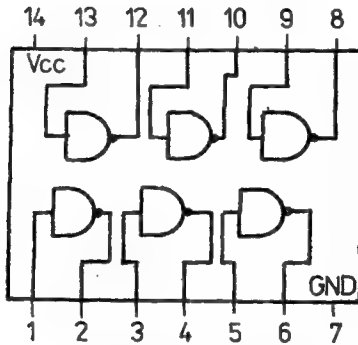
### أسئلة

- 1-1 أحسب أبعاد مقاومة الانتشار التي قيمتها (1.5 K $\Omega$ ) ومساحتها علماً أن مقاومة اللوحة (200 $\Omega$ /□) في رقاقة لها عامل تصغير (250 مرة) .
- 2-1 ما أبعاد مقاومة قيمتها (10 K $\Omega$ ) وقدرتها (4w) مصنعة بإستخدام غشاء من مادة النيكروم سمكه (500 Å) له ( $R_s = 25 \Omega / \square$ ) وقد قدره (40 w / inch<sup>2</sup>) ، إذا كانت ( $W = 10w$ ) و ( $w = s$ ) ؟.
- 3-1 كم هي مساحة متسعة الغشاء الرقيق التي سعتها (25 PF) ، إذا كان سمك العازل (500 X 10<sup>-10</sup>m) وثابت العزل (3.9) ؟.
- 4-1 وضع بالرسم مراحل تصنيع ترانستور المجال نوع (NMOS) .
- 5-1 أرسم مقطعا عرضياً للدائرة المتكاملة ذات تقنية القطعة الواحدة والمبينة دائرتها المكافئة في الشكل (31-1) .
- 6-1 أرسم الاقنعة الاساسية اللازمة لتصنيع الدائرة المتكاملة المبينة محتوياتها في الشكل (31-1) إذا كانت قيمة المقاومة (2.2 K $\Omega$ ) .



الشكل (31-1) دائرة السؤال (5-1)

- 7-1 ماذا تعني (SN 7404N) للدائرة المتكاملة المينة في الشكل (32-1).
- 8-1 لو ربطت البوابات الست المينة في الشكل (32-1) على التوالي ، فالمتطلب إيجاد : (1) زمن الانتشار للاشارة من لحظة دخولها البوابة الاولى لحين خروجها من البوابة السادسة ، (2) القدرة المستهلكة في هذه الدائرة.
- 9-1 لو كانت دائرة الشكل (32-1) من عائلة CMOS ومن سلسلة (4000B) فكيف يعاد حل السؤال (8-1).



الشكل (32-1) الدائرة المتكاملة SN7404N

## مكبر العمليات

### Operational Amplifier

#### 1-2 المقدمة Introduction :

مكبر العمليات هو دائرة مكبر ذو نسبة تكبير عالية ( $G_o > 100000$ ) مصنع من اشباه الموصلات وعلى قطعة واحدة ويمتلك إستقرارية عالية وخواص خطية . يحتوي مكبر العمليات على ترتيب من المقاومات والثنائيات والترانزستورات بهدف تنفيذ عمليات التكبير والعمليات الاخرى الخاصة بمعالجة الاشارات التناظرية .

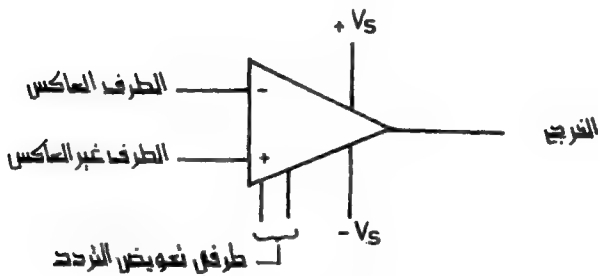
أتاحت تكنولوجيا الدوائر المتكاملة تصنيع مكبر العمليات بصورة واسعة ويتوفر على المستوى التجاري بأسعار زهيدة وجودة عالية وشاع تطبيقه وإستعماله وذلك لسهولة التعامل معه . تتوفر هذه المكبرات تجارياً على شكل دوائر متكاملة بصورة أحادية ومكبران أو أكثر على قطعة واحدة وبعده أشكال تغليف . مثلاً مكبر العمليات (741) يكون مكبر واحد على قطعة ويتوفر تجارياً بثلاث أشكال تغليف في حين مكبر العمليات (747) يكون مكبران من (741) على نفس القطعة .

يناقش هذا الفصل الخواص الاساسية لمكبر العمليات المثالي والتطبيقي وكذلك إستخداماته في دوائر المكبر العاكس وغير العاكس والضائف والمفاضل والمكامل ومكبر الاجهزة وتوليد الاشكال الموجية والمقارن والمكبر التفاضلي وكذلك إستخدامه في تصميم الحاسبة التناظرية لحل المعادلات التفاضلية . ويناقش كذلك طرق حماية مكبر العمليات عند إستخدامه في تصميم الدوائر المختبرية والتطبيقية .

## 2-2 مكبر العمليات المثالي (opAMP) The Ideal Operational Amplifier

تمثل دائرة مكبر العمليات بمثلث كما في الشكل (1-2).

يكون لمكبر العمليات طرفاً إدخالاً ؛ العاكس ويؤثر عليه (-) والطرف غير العاكس ويؤثر عليه (+). الطرف العاكس هو الذي يسبب نقصان فولتية الإخراج عند زيادة فولتية الإدخال ويعطي فرقاً في الطور مقداره ( $180^\circ$ ) مع الإخراج عند تسليط فولتية متناوبة عليه في حين تكون فولتية الطرف غير العاكس بنفس طور فولتية الإخراج. كما يكون هناك طرفان لفولتية التجهيز السالبة والموجبة ( $V_s$  و  $-V_s$ ) وطرفان للتعويض الترددي عموماً لانتؤثر الأطراف الأربعة الأخيرة على رمز مكبر العمليات عند رسم الدوائر. وهناك طرف لفولتية الإخراج.



الشكل (1-2) رمز مكبر العمليات

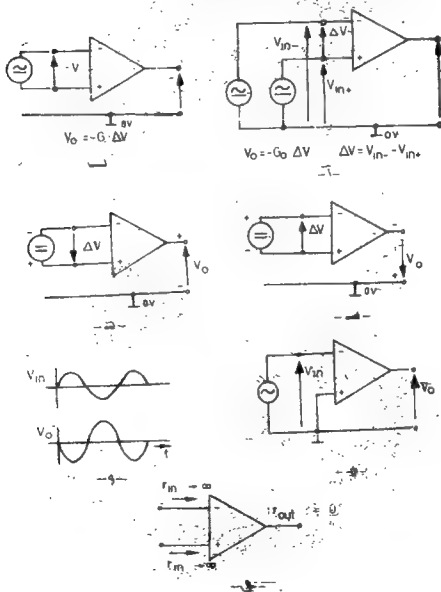
مكبر العمليات المثالي له الخصائص الآتية :

1- يكون الكسب أو التكبير كبيراً جداً ويقترّب من اللانهاية.

2- يكبر الفرق بين فولتيتي طرفي الإدخال.

إذا كانت فولتية الطرف العاكس أكبر من فولتية الطرف غير العاكس فإن فولتية الإخراج تكون موجبة. وإذا سلطت فولتية متناوبة على طرفي الإدخال ، فإن فولتية الإخراج المتناوب تترّاح بفرق طور مقداره ( $180^\circ$ ) وعندما يستخدم طرف الإدخال غير العاكس فإن فرق الطور بين فولتيتي الإدخال والإخراج يكون صفراً أي بنفس الطور.

- 3- تكون مقاومة الإدخال بين طرفي الإدخال دائرة مفتوحة وهذا يعني عدم مرور تيار إدخال الى المكبر.
- 4- تكون مقاومة الإخراج صفراً:
- لا توجد إزاحة صفرية. وهذا يعني أن فولتية الإخراج تكون صفراً عند عدم وجود فرق فولتية على طرفي الإدخال.
- 5- لا تعتمد الخواص السابقة على درجة الحرارة.
- يمكن إعتبار مكبر العمليات التطبيقي أو الحقيقي كالتالي تحت الاوضاع الاعتيادية للدائرة. يوضح الشكل (2-2) الخواص المذكورة آنفاً.



الشكل (2-2) خواص مكبر العمليات المثالي

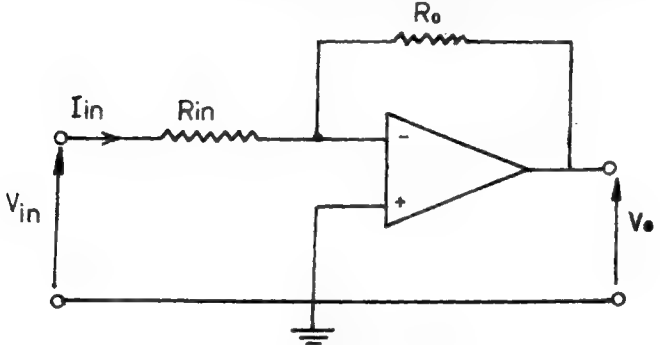
- أ- تكبير إشارة متناوبة ب- تكبير إشارة متناوبة ج- د- تكبير إشارة مستمرة (فيلتين مختلفتان) هـ - و - تكبير إشارة متناوبة وشكل موجتي الإدخال والإخراج ي- مقاومة الإدخال والإخراج للمكبر المثالي.

### 3-2 المكبر العاكس : The Inverting Amplifier

المكبر العاكس هو دائرة تقوم بتوليد فولتية اخراج سالبة من فولتية ادخال موجبة أو بالعكس. أما في حالة الفولتية المتناوبة فانه يولد فرقاً في الطور مقداره  $180^\circ$  بين فولتيتي الادخال والاخراج. يكون معامل الكسب للمكبر العاكس  $-1$  عندما تتساوى فولتيتا الادخال والاخراج بالقيمة اي :

$$A_v = \frac{V_o}{V_{in}} = -1 \quad \dots(1-2)$$

وهذا يعني ان الاتساع هو نفسه في فولتيتي الادخال والاخراج. يعتمد التكبير أو التوهين لفولتية الادخال في دوائر مكبر العمليات على قيم المقاومات الخارجية المربوطة. يبين الشكل (3-2) دائرة المكبر العاكس باستخدام مكبر العمليات.



الشكل (3-2) دائرة المكبر العاكس

إذا اعتبر مكبر العمليات مدخلا عاكسا مثاليا اتبع خطوات التبسيط التالية عند الحساب على اساس ان كسب الدائرة المفتوحة للمكبر لانهائي :

- 1- الفرق بين فولتيتي طرفي الادخال يساوي صفرا ضمن المدى المسيطر عليه.
- 2- تيار الادخال للمكبر يساوي صفرا.

اما إذا اعتبر مكبر العمليات مدخلا عاكسا تطبيقيا فسيكون هناك فروق في الحسابات عند القيم التي يتم حسابها فيها لو كان عاكسا مثاليا وكالاتي :

من استمارات البيانات لمكبر العمليات 741 يمكن ملاحظة ان التكبير يساوي  
 $G_o = 200000$  حيث  $G_o$  هو كسب الدائرة المفتوحة لمكبر العمليات ولأجل الحصول على  
 فولتية اخراج مقدارها 10v يجب ان يساوي فرق الفولتية على طرفي الادخال :

$$\Delta V = \frac{V_o}{G_o} = \frac{10V}{200000} = 50 \mu V$$

في حين تكون ( $\Delta V$ ) صفرا اذا كان المكبر مثاليا يمكن حساب الخطأ في فولتية الاخراج اذا  
 استخدامنا معادلة كسب الدائرة المغلقة الاتية :

$$G = - \frac{1}{\frac{1}{G_o} + \frac{R_{in}}{R_o}} \quad \dots(2-2)$$

حيث  $G$  هو كسب الدائرة المغلقة و  $G_o$  هو كسب الدائرة المفتوحة . اذا كانت فولتية  
 الادخال اكبر 1000 مرة من ( $\Delta V$ ) أي تساوي 50 mV لذا يمكن اهمال الفرق وهو  
 ( $50 \mu V$ ) كذلك تيار الادخال للمكبر يساوي ( $80 \mu A$ ) وهذا التيار يمكن اهماله موازنة  
 بالتيار  $I_{in}$  المار بالمقاومتين  $R_{in}$  و  $R_o$  . الفولتية على طرفي الادخال الموجب والسالب  
 يساوي صفرا أي

$$\Delta V \approx 0$$

اذن تيار الادخال يساوي

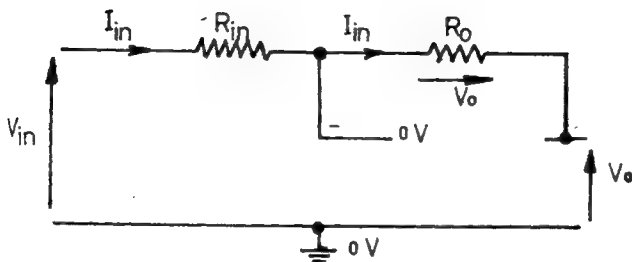
$$I_{in} = \frac{V_{in}}{R_{in}} \quad \dots(3-2)$$

وهذا يعني ان كل تيار الادخال يمر عبر مقاومة التغذية العكسية  $R_o$  لان تيار الادخال لمكبر  
 العمليات يساوي صفراً

$$V_{in} = 2V , \quad R_{in} = 10 K\Omega , \quad R_o = 10 K\Omega \quad \text{اذا كان :}$$

بما ان فولتية الادخال موجبة فإنه يجعل فولتية الاخراج سالبة . بسبب توزيع الجهد عبر  
 المقاومتين  $R_{in}$  و  $R_o$  فان الاخراج يساق للسالب فقط عندما تكون فولتية الطرف  
 العاكس عند الصفر. تتحقق هذه الحالة عندما يمر كل تيار عبر مقاومة التغذية العكسية  
 كما في الشكل (4-2) والذي قيمته :

$$I_{in} = \frac{V_{in}}{R_{in}} = \frac{2V}{10 K\Omega} = 0.2 mA$$



الشكل (4-2) تحليل دائرة المكبر العاكس

الفولتية المطلوبة لتحقيق هذه الحالة :

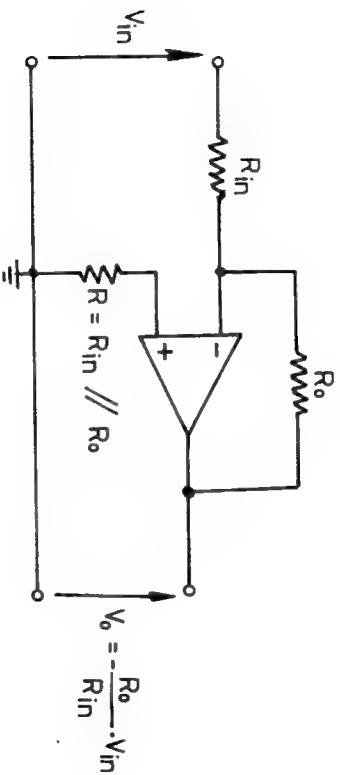
$$V_o = R_o \cdot (-I_{in}) = 10 \text{ K}\Omega \cdot (-0.2 \text{ mA}) = -2 \text{ V}$$

فولتية الاخراج  $V_o$  لها اشارة سالبة لان التيار المار عبر المقاومة  $R_o$  والفولتية على طرفها معكوسان. لذلك يساوي الكسب للمكبر العاكس :

$$G = \frac{V_o}{V_{in}} = -\frac{I_{in} \cdot R_o}{I_{in} \cdot R_{in}} = -\frac{R_o}{R_{in}} \quad \dots(4-2)$$

بما ان كسب الدائرة المفتوحة لمكبر العمليات يكون كبيرا تظهر تغيرات تيار الادخال المعتمد على درجة الحرارة كازاحة تعادل offsetdrift ولأجل ابقاء هذه الازاحة عند ادنى مستوى ممكن ، يربط الطرف غير العاكس الى الارض عبر مقاومة تساوي المقاومة المكافئة لـ  $R_o // R_{in}$  كما في الشكل (2-5).



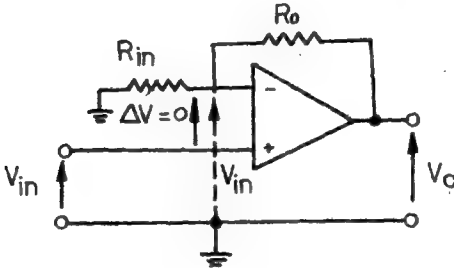


الشكل (5-2) دائرة ربط المكبر العاكس لتقليل مستوى إثارة المضاد

## 4-2 مكبر العمليات بوصفه مكبرا غير عاكس

### The noninverting operational Amplifier

في حالة المكبر غير العاكس تكون فولتية الادخال والاخراج لها نفس القطبية ويكون فرق الطور صفرا عند تسليط اشارة متناوبة على الادخال. في حالة أستخدامه بوصفه مكبرا غير عاكس فأن فولتية الادخال تجهز على طرف الادخال الموجب كما هو مبين في شكل (2-6).



الشكل (2-6) دائرة المكبر غير العاكس

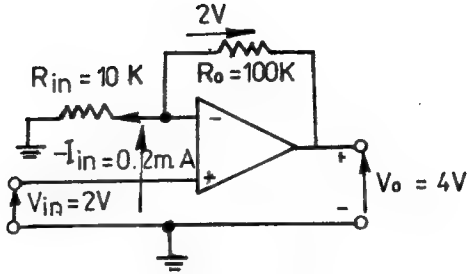
بما ان فرق الجهد على طرفي الادخال صفرا اذا كان ضمن مدى الفولتية المسموح بتسليطها على المكبر فأن الطرف السالب يكون عند فولتية الادخال.

### المثال (1-2)

اذا كانت  $V_{in} = 2V$ ,  $R_{in} = 10K\Omega$ ,  $R_o = 10K\Omega$  كما هو مبين في الشكل (2-7).

اذا كان طرف الادخال السالب عند  $(+2V)$  فان التيار المار من الطرف السالب الى الارض عبر المقاومة هو

$$I_{in} = \frac{V_{in}}{R_{in}} = \frac{2V}{10 K\Omega} = 0.2 \text{ mA}$$



الشكل (7-2) دائرة المثال (1-2)

هذا التيار لا يمكن ان يأتي من المكبر ولكن يسري من الاخراج عبر مقاومة التغذية العكسية ( $R_o$ ).

وهذا يمكن طالما ان طرف الادخال السالب يُشد الى جهد الارض وهذا يعني ان فولتية الطرف السالب تصبح اكثر سالبة من الطرف الموجب ونتيجة لذلك فان الاخراج يساق الى الموجب طالما تيار الادخال بقي ( $0.2 \text{ mA}$ ). وبناء على ذلك فان فولتية الاخراج تصل الى قيمة :

$$V_o = V_{in} + I_{in} \cdot R_{in} = 2V + 0.2 \text{ mA} \cdot 10 \text{ K} = 4V$$

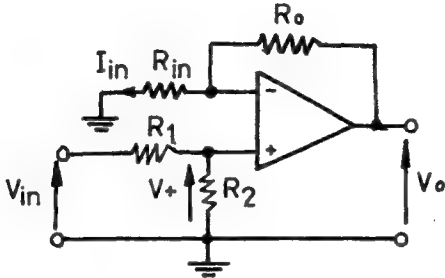
اذا زادت فولتية الاخراج فان فولتية الطرف السالب تصبح موجبة اكثر من الطرف الموجب عبر مقسم الجهد  $R_o, R_{in}$  والذي بدوره يقلل فولتية الاخراج. يمكن حساب كسب الدائرة كما يأتي :

$$G = \frac{V_o}{V_{in}} = \frac{V_{in} + I_{in} \cdot R_o}{I_{in} \cdot R_{in}} = \frac{I_{in} \cdot R_{in} + I_{in} \cdot R_o}{I_{in} \cdot R_{in}} = 1 + \frac{R_o}{R_{in}}$$

$$G = 1 + \frac{R_o}{R_{in}} = \frac{R_{in} + R_o}{R_{in}} \quad \dots(5-2)$$

في الشكل (8-2) مقسم الجهد المربوط الى الطرف الموجب يقلل تاثير فولتية الادخال .  
الفولتية المجهزة الى طرف الادخال الموجب هي :

$$V_+ = \frac{R_2}{R_1 + R_2} \cdot V_{in} \quad \dots(6-2)$$



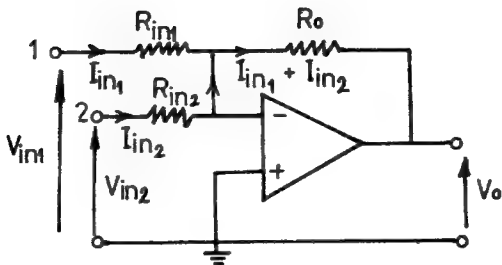
الشكل (8-2)

كسب الدائرة الكلي يقل نبحا لذلك الى القيمة الاتية :

$$V_o = \frac{R_{in} + R_o}{R_{in}} \cdot V_+ = \frac{R_{in} + R_o}{R_{in}} \cdot \frac{R_2}{R_1 + R_2} \cdot V_{in} \quad \dots(7-2)$$

$$G = \frac{V_o}{V_{in}} = \frac{R_{in} + R_o}{R_{in}} \cdot \frac{R_2}{R_1 + R_2} = \left( 1 + \frac{R_o}{R_{in}} \right) \cdot \frac{R_2}{R_1 + R_2}$$

... (8-2)



الشكل (9-2) دائرة الضائف

## 5-2 الضائف Adder

باستخدام الضائف يمكن جمع أي فولتيات تناظرية مع أخذ الإشارة بنظر الاعتبار. يبين الشكل (9-2) دائرة ضائف لجمع فولتيتين  $V_{in1}$  و  $V_{in2}$  إذا جهزت فولتية الإدخال إلى الطرف الأول (1) فتكون الدائرة دائرة مكبر عاكس ويكسب

$$V = \frac{-R_o}{R_{in}} = -1 \quad \dots(9-2)$$

إذا كانت :  $R_o = R_{in1}$

## المثال (2-2)

إذا سلطت فولتية (1V) على طرف الإدخال الأول (1) و (3V) على الطرف الثاني (2) فعند أطراف مقاومات الإدخال ذات العلاقة توجد لدينا فولتية متناسبة مع فولتية الإدخال لذا إذا كانت  $R_{in1} = R_{in2} = 10K\Omega, R_o = 100K\Omega$

فإن  $I_{in1} = 0.1mA, I_{in2} = 0.3mA$ . كلا تيارَي الإدخال يسريان عبر مقاومة التغذية العكسية لذا فإن فولتية الإخراج تكون :

$$V_o = - (I_{in 1} + I_{in 2}) \cdot R_o = - (0.1 \text{ mA} + 0.3 \text{ mA}) \cdot 10 \text{ K}\Omega$$

$$= - 4 \text{ V}$$

بما ان تيارات الادخال تجمع عند نقطة التفرع (نقطة اتصال مقاومة التغذية العكسية بمقاومات الادخال) فان فولتيات الادخال تجمع كذلك ويمكن ملاحظة ان الاشارة معكوسة. بسبب تأثير المكبر العاكس ويمكن تصحيح ذلك بربط عاكس آخر الى الاخراج. اذا كانت احدى فولتيات الادخال سالبة بالنسبة للآخرى فان اتجاه تيار الادخال لها يكون معكوسا عند نقطة التفرع وهذا التيار يطرح من تيار الادخال ونتيجة لذلك يظهر فقط الفرق بين فولتيتي الادخال على الاخراج. يمكن توسيع أي عدد من فولتيات الادخال وتكون فولتية الاخراج هي الجمع لكل فولتيات الادخال. بصورة عامة تكون فولتية الاخراج لأي عدد من فولتيات الادخال :

$$V_o = - R_o \left( \frac{V_{in 1}}{R_{in 1}} + \frac{V_{in 2}}{R_{in 2}} + \dots + \frac{V_{in n}}{R_{in n}} \right) \quad \dots (10-2)$$

اذا كانت :

$$R_{in 1} = R_{in 2} = \dots = R_{in n} = R_{in}$$

$$V_o = - \frac{R_o}{R_{in}} (V_{in 1} + V_{in 2} + \dots + V_{in n})$$

واذا كانت :

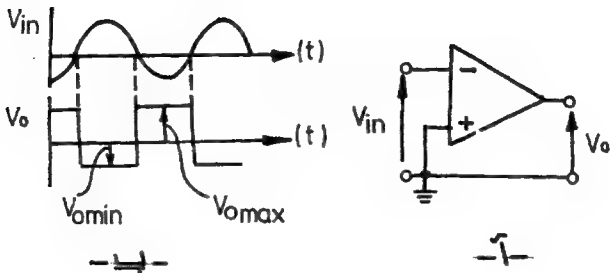
$$R_o = R_{in} :$$

$$V_o = - (V_{in 1} + V_{in 2} + \dots + V_{in n}) \quad \dots (11-2)$$

## 6-2 المقارن The Comparator:

يقوم المقارن (ويُدعى بعض الاحيان كاشف العتبة Threshold detector) بمقارنة فولتيتي ادخال ونتيجة لهذه المقارنة يحدث تغير في فولتية الاخراج.

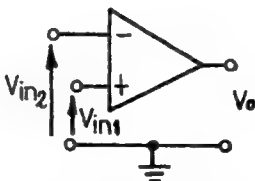
تكون فولتية الاخراج للمقارن في الشكل (10-2) اقصى فولتية موجبة عندما تكون فولتية الادخال سالبة وبمجرد تغير فولتية الادخال وتجاوزها الصفر فان فولتية الاخراج تذهب الى اقصى فولتية سالبة.



الشكل (10-2) المقارن أ- الدائرة ب- الاشكال الموجية

إذا ربط الطرف السالب لمكبر العمليات الى الارض والفولتية جهزت الى الطرف الموجب فان قطبية فولتية الاخراج تتبع قطبية فولتية الادخال . أي انه بمجرد تجاوز فولتية الادخال الصفر فان فولتية الأخراج تكون موجبة .

يبين الشكل (11-2) مقارنة لفولتيتي ادخال بنفس القطبية . وكمثال اذا وضعت فولتية مقدارها (+ 1V) بحيث تجاوزت فولتية الطرف الاخر (+ 1V) فان قطبية فولتية الاخراج تنعكس .



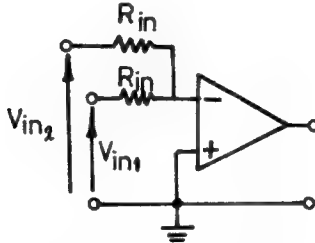
الشكل (11-2) دائرة مقارن لفولتيتي إدخال بنفس القطبية

يوضح الشكل (12-2) مقارنة لفولتيي ادخال لها قطبيات متعاكسة .

$$V_{in2} = V_{in1}$$

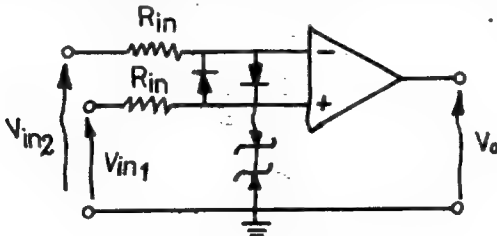
إذا كانت

فان طرف الادخال السالب يكون عند جهد الصفر ونقطة الانقلاب المضبوطة للمقارن تكون عند هذه الحالة . وبناء على ذلك يمكن بناء المقارن باستخدام مكبر العمليات . اذا استخدم المقارن مع مولد تاكو Taco generator الذي يولد فولتية اكبر من (15 V) يجب أن يزود مكبر العمليات بحماية مناسبة .



الشكل (12-2) دائرة مقارن فولتيي إدخال قطبية متعاكسة

من الشكل (13-2) يمكن ملاحظة أن فرق الفولتية بين طرفي الادخال لا يمكن أن يتجاوز (0.6 V) وذلك لوجود الثنائيين المربوطين عكسيا بصورة متوازية كذلك يمكن ملاحظة ان الفولتية على أي طرف من طرفي الادخال لا يمكن أن تتغير عن الصفر بأكثر من فولتية ثنائي زينر فضلا عن فولتية الانحياز الأمامي للثنائي . تربط المقاومة ( $R_{in}$ ) لحماية الثنائيات للحد من تيار . ويمكن ابدال الثنائيين المربوطين عكسيا بصورة متوازية بثنائي زينر يربطان عكسيا على التوالي .

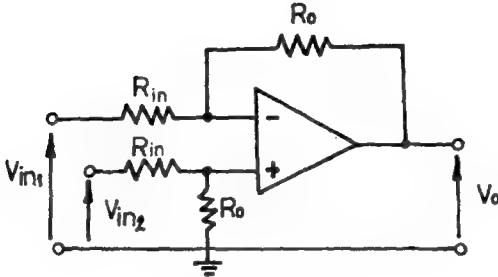


الشكل (13-2) دائرة حماية مكبر العمليات



## 7-2 المكبر التفاضلي The Differential Amplifier

يقوم المكبر التفاضلي بتكبير الفرق بين فولتيتي طرفي الادخال وهو يكافئ المكبر الطارح ويختلف عنه بعامل التكبير أو الكسب. ويدعى المكبر التفاضلي كذلك بالمكبر المتوازن Balanced Amplifier وبين الشكل (2-14) دائرة المكبر التفاضلي.



شكل 2-14 دائرة المكبر التفاضلي

من الدائرة في الشكل (2-14) يمكن حساب الكسب على وفق الآتي :

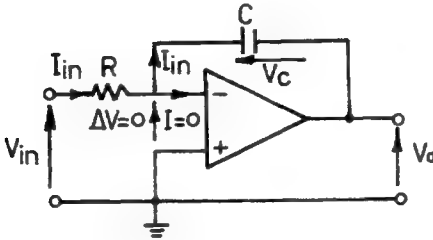
$$V_o = V_{in2} \cdot \frac{R_o}{R_{in} + R_o} \cdot \frac{R_{in} + R_o}{R_{in}} - V_{in1} \cdot \frac{R_o}{R_{in}} \quad \dots(2-12)$$

$$V_o = (V_{in2} - V_{in1}) \cdot \frac{R_o}{R_{in}} \quad \dots(2-13)$$

يكبر الفرق بين فولتيتي الادخالين بنسبة تكبير  $R_o/R_{in}$  فقط اذا كانت مقاومتا الادخال  $R_{in}$  لها نفس القيمة ومقاومتا التغذية العكسية  $R_o$  لها نفس القيمة كذلك.

## 8-2 للمكامل The Integrator :

تناسب الفولتية الخارجة من المكامل مع التكامل الزمني لفولتية الادخال . ويبين الشكل (15-2) دائرة مكامل باستخدام مكبر العمليات .



شكل (15-2) دائرة المكامل

إذا كانت فولتية الادخال المسلطة Vin موجبة فإنها تسبب تيار ادخال مقداره :

$$I_{in} = \frac{V_{in}}{R} \quad \dots(14-2)$$

وياهمل التيار الداخل الى مكبر العمليات فإن كل تيار الادخال  $I_{in}$  يسري لشحن المتسعة C ويسبب ثبوت فولتية الادخال سينشأ تيار شحن ثابت لذا تزداد الشحنة على المتسعة خطيا مع الزمن :

$$Q = I_c \cdot t \quad \dots(15-2)$$

فرق الجهد على طرفي المتسعة يساوي

$$V_c = \frac{Q}{C} = \frac{I_{in} \cdot t}{C} = \frac{1}{RC} \cdot V_{in} \cdot t \quad \dots(16-2)$$

بما ان سعة المتسعة ثابتة فالفولتية على طرفي المتسعة تزداد خطيا مع الزمن عندما تكون فولتية الادخال ثابتة مع الزمن .  
وباستخدام قانون التفرع mesh law

$$\Delta V + V_c + V_o = 0, \Delta V \approx 0$$

$$V_o = -V_c = -\frac{1}{RC} \cdot V_{in} \cdot t \quad \dots(17-2)$$

اما اذا كانت المتسعة مشحونة الى فولتية ابتدائية  $V_{co}$  عند  $(t=0)$  عندما تسلط عليها فولتية ادخال  $V_{in}$  فان فولتية الاخراج تساوي :

$$V_o = -\frac{1}{RC} \cdot V_{in} \cdot t + V_{oo} \quad \dots(18-2)$$

$$V_{oo} = -V_{co}$$

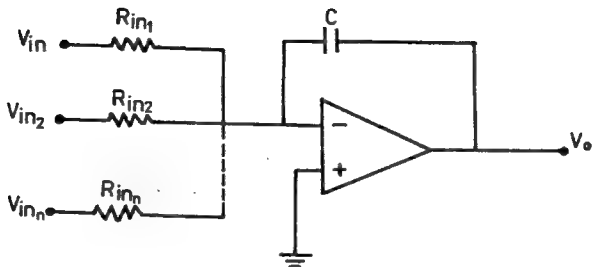
حيث  $V_{oo}$  هي القيمة الابتدائية لفولتية الاخراج . اما اذا كانت فولتية الادخال متغيرة مع الزمن فان الصيغة الرياضية العامة الآتية هي التي تطبق للمكامل :

$$V_o = \frac{1}{RC} \int V_{in}(t) \cdot dt + V_{oo} \quad \dots(19-2)$$

من المعادلة يلاحظ بأن المكامل يكامل فولتية الادخال  $V_{in}$  طبقا الى المعامل  $(1/RC)$  حيث  $RC$  هو الثابت الزمني للمكامل وهو الزمن اللازم لاجراء تكامل فولتية الاخراج  $V_o$  من صفر الى أن اصبح  $(1 V_{in})$  أي :  
من  $(V_o=0)$  الى  $(V_o=1 V_{in})$

## 2-9 الضائف - المكامل Adder - Integrator :

عند الحاجة لاجراء عملية التكمال على اكثر من إشارة وجمعها في آن واحد يمكن استخدام دائرة الضائف - المكامل المبينة في الشكل (2-16).



الشكل (2-16) دائرة المضاف- المكامل

وباستعمال نفس الطريقة في اشتقاق علاقة فولتية الأخراج بفولتية الأدخال للمكامل نستنتج بسهولة علاقة المضاف- المكامل :

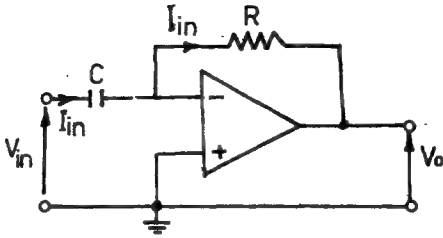
$$V_o(t) = \frac{1}{R_{in1}C} \int V_{in1}(t) dt + \frac{1}{R_{in2}C} \int V_{in2}(t) dt + \dots + \frac{1}{R_{inn}C} \int V_{inn}(t) dt + V_{oo}$$

$$\dots (2-20)$$

حيث  $V_{oo}$  هي القيمة الابتدائية لفولتية المتسعة عند ابتداء عملية التكامل أي قيمتها عند  $(t=0)$ . يستخدم المضاف المكامل بكثرة في الحاسبات التناظرية Analogue Computers.

## 2-10 المفاضل Differentiator :

تناسب الفولتية الخارجة من المفاضل مع التغير في فولتية الأدخال بالنسبة للزمن. ويبين الشكل (2-17) دائرة المفاضل المثالي.



الشكل (2-17) دائرة لمفاضل

لا يوجد تيار يمر عبر المتسعة أثناء الشحن عندما تكون فولتية الإدخال ثابتة ونتيجة لذلك لا يوجد تيار يمر عبر مقاومة التغذية العكسية R لذلك تساوي فولتية الإخراج فولتية الطرف السالب وتساوي صفرا. يسري تيار الشحن عبر المتسعة C عندما تتغير فولتية الإدخال والذي يساوي :

$$I_{in} = \frac{Q}{t} \cdot \frac{dQ}{dt} = C \frac{dV_{in}}{dt} \quad \dots(21-2)$$

حيث

$$dQ = C \cdot dV_{in}$$

وعندها فإن فولتية الإخراج تساوي

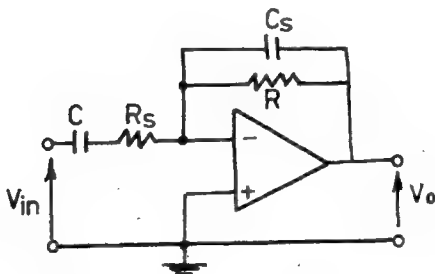
$$V_o = - R \cdot I_{in} = - R \cdot C \cdot \frac{dV_{in}}{dt} \quad \dots(22-2)$$

أما اذا كانت فولتية الإدخال جيبية فإن فولتية الإخراج تساوي :

$$V_o = \frac{R}{\frac{1}{j\omega C}} \cdot V_{in} = j\omega RC \cdot V_{in} \quad \dots(23-2)$$

من المعادلة (2-22) يمكن ملاحظة أن فولتية الإخراج تتناسب مع التغير في فولتية الإدخال بالنسبة للزمن وثابت التناسب هو الثابت الزمني ويساوي RC. وبالرجوع الى

المفاضل في الشكل (2-17) يمكن ملاحظة ان مقاومة الإدخال تساوي الممانعة السعوية للمتسعة عندما تكون فولتية الطرف السالب لمكبر العمليات عند جهد صفر. وهذا يعني أنه عند الترددات العالية تصبح ممانعة المفاضل صغيرة جداً مما يظهر تأثيره كحمل على إشارة الإدخال المربوطة الى المفاضل. كذلك من المعادلة (2-23) يلاحظ بأن الكسب لأشارة جيبيه يزداد خطياً مع زيادة تردد إشارة الإدخال. في حالة الإشارة المتناوبة تكون هناك فولتيات ضوضاء لها ترددات أعلى من تردد الإشارة الأصلية وتظهر كفولتيات مكبرة متداخلة مع فولتية الأخراج. وهذا الامر يكون واضحاً أكثر في حالة الإشارة المركبة وبما أن تكبير المفاضل يتناسب مع تردد الإشارة فإن الاشارات العالية التردد تكبر بنسبة أكبر بكثير من الترددات الواطئة. يمكن معالجة هذه المشكلة وذلك بفصل blocking الترددات العالية. كما موضح في الشكل (2-18).



الشكل (2-18) دائرة المفاضل عند الترددات العالية

تقلل المتسعة  $C_s$  والمقاومة  $R_s$  الكسب عند الترددات العالية أما عند الترددات الواطئة فإن المفاضل يعمل بنفس الصيغ الرياضية المشتقة سابقاً (2-21 و 22 و 23).

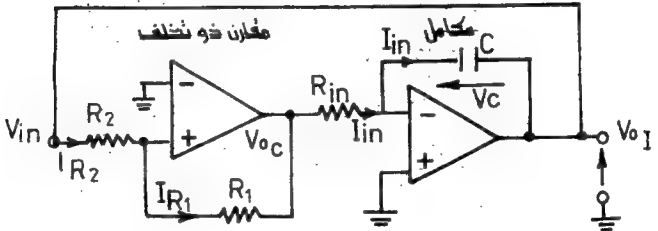
## 2- 11 مولد الأشكال الموجية The Wave Generator :

مولد الموجة المثلثة وموجة سن المنشار

### Triangular – Waveform generator and Sawtooth generator

يقوم مولد الموجة المثلثة وموجة سن المنشار بتوليد فولتية متشابهة لشكل المثلث أو شكل سن المنشار وبصورة دورية. يمكن تغير الأسعاع والتردد للموجة. يتكون المولد من مقارن ذي تخلف Comparator with hysteresis ومكامل integrator.

من الشكل (2-19) إذا غذيت فولتية اخراج المقارن ذي التخلف بوصفها فولتية ادخال للمكامل فإنه يمكن الحصول على موجة مثلثة من اخراج المكامل.



الشكل (2-19) دائرة مولدة الموجة المثلثة وموجة سن المنشار

إذا كانت أقصى فولتية موجبة (تقريباً 13V +) موجودة على اخراج المقارن فإن المتسعة C تشحن بتيار مقداره :

$$I_{in} = \frac{V_{oc \max}}{R_{in}} \quad \dots (2-24)$$

$$Q = I_{in} \cdot t$$

وبتبار شحن ثابت فإن الشحنة على المتسعة تكون

$$Q = C \cdot V_c \quad \text{حيث}$$

لذلك  $V_c =$  فولتية اخراج المقارن

$$C.V_c = \frac{V_{max}}{R_{in}} \cdot t \quad \dots(25-2)$$

وحيث أن  $V_{ol} = - V_c$

اذن  $V_{ol} =$  فولتية اخراج المكامل .

$$V_{ol} = - \frac{V_{max}}{C.R} \quad \dots(26-2)$$

وهذا يعني ان الفولتية المتكاملة تهبط بصورة خطية . وعندما تصبح فولتية المقارن سالبة بدرجة كافية فان فولتية اخراج المقارن تقفز من  $(+ 13V)$  الى  $(- 13V)$  أي سوف تغذى فولتية سالبة الى ادخال المكامل . المكامل الان يكامل الفولتية بالاتجاه الموجب ويستمر التكامل بهذا الاتجاه الى أن تتغير فولتية اخراج المقارن الى الحالة الموجبة .

نحدث نقطة انقلاب المقارن عندما تكون فولتية مقدارها صفر على طرف الإدخال الموجب للمقارن والتيار  $(I_{R1})$  دائماً يساوي التيار  $(I_{R2})$  عند نقطة الانقلاب فإن العلاقة بين فولتية الادخال والاخراج تكون :

$$\frac{|V_{in}|}{R_2} = \frac{|V_{oc\ max}|}{R_1}$$

$$|V_{in}| = \frac{V_{oc\ max} \cdot R_2}{R_1} \quad \dots(27-2)$$

المثال (2 - 3)

في الشكل (2-19) اذا كانت  $(R_2 = 10K\Omega), (R_1 = 20K\Omega)$  واقصى فولتية لادخارج المقارن تساوي  $(V_{oc\ max} = \pm 13V)$  . أوجد فولتية نقاط الانقلاب وارسم الاشكال الموجية الخارجة .



$$|V_{in}| = \frac{|V_{oc \max}| \cdot R_2}{R_1} \quad \text{الحل:}$$

$$|V_{in}| = \frac{+13V \cdot 10 K\Omega}{20 K\Omega}$$

$$V_{oI} = V_{in} = \pm 6.5 V$$

تكون نقاط الانقلاب عند  $(+6.5V)$  وتعتمد على اتجاه التكامل . يكامل المكامل فولتية الأخراج الى :

$$\Delta V_{oI} = 13 V$$

يمكن حساب الزمن اللازم من الصيغ المشتقة سابقا :

$$C \cdot \Delta V_{oI} = \frac{V_{oc \max}}{R_{in}} \cdot \Delta t$$

$$\Delta t = \frac{R_{in} \cdot \Delta V_{oI}}{V_{oc \max}} = R_{in} C \cdot \frac{13 V}{13 V}$$

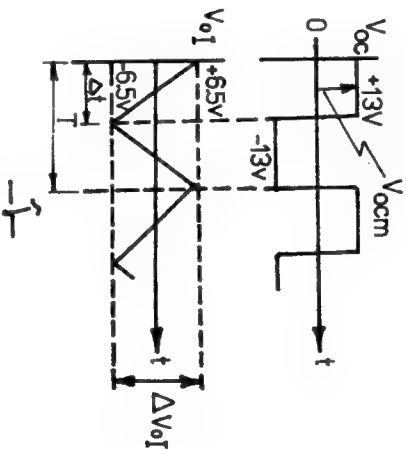
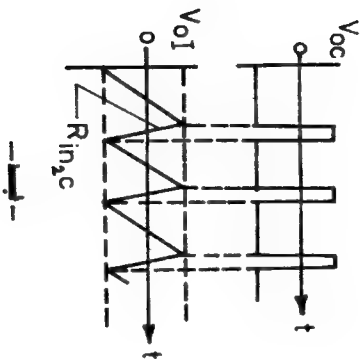
زمن الدورة يساوي

$$T = 2\Delta t = 2 R_{in} \cdot C \quad \dots(28-2)$$

التردد يساوي

$$F = \frac{1}{2 R_{in} \cdot C}$$

يمكن تغيير عرض النبضة وذلك بتغيير زمن الشحن أي بتغيير  $(R_{in}, C)$  والحصول على موجة سن المتشار والموجة المثلثية والموجة المربعة والنبضات كما في الشكل (2-20) .

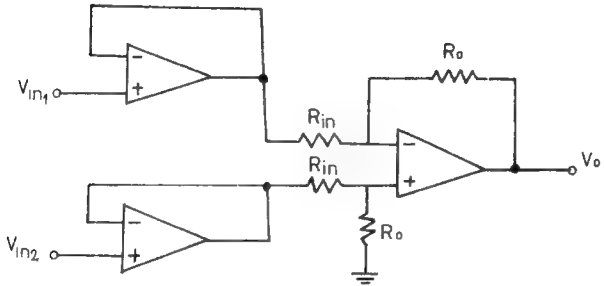


الشكل (2- 20) الانحلال الموجية أ- الموجة المثلثة . ب- مربعة من المنحار

## 2 - 12 مكبر الأجهزة : The Instrumentation Amplifier

مكبر الأجهزة هو نوع مطور من المكبر التفاضلي يمتلك ممانعة ادخال عالية جدا ( $10^{12}\Omega$ ) ويستطيع استقبال اشارات منخفضة المستوى جدا بمحدود عدة مايكروفولتات والى بعض الفولتات والتي لا يستطيع المكبر التفاضلي تكبيرها.

يتكون مكبر الأجهزة كما في الشكل (2 - 21) من تابع للجهد عند كل مدخل وهذا التابعان يسوقان مكبرا تفاضليا.



الشكل (2 - 21) دائرة مكبر الأجهزة

يستخدم مكبر الاجهزة عادة في واجهة أجهزة القياس خاصة للفولتيات الواطة جدا لكونه يحتاج الى تيار ادخال قليل جدا هو 3PA للنوع LF352 والذي يمثل مكبر اجهزة على قطعة واحدة أو 2nA اذا استخدم النوع LM310 كتابعين للجهد والنوع LM307 كمكبر تفاضلي.

ويستخدم كذلك في تكبير اشارات التيار المستمر dc أو تغير اشارات المستوى الواطي ببطء من محول الطاقة الذي يحول الكمية الفزاوية الى اشارات كهربائية مثل المزدوجات الحرارية في دوائر القياس والسيطرة للافران ومعاير الأجهاد.

تتكون الحاسبة التناظرية من مجموعة من مكبرات العمليات تعمل كمناصر حسائية لحل الصيغ الرياضية. وعادة تكون الصيغ الرياضية على شكل معادلات تفاضلية مما يتطلب اجراء عمليات جمع وتكامل وعكس الاشارات. لاستخدام المفاضلات في الحاسبات التناظرية وذلك لتقليل مصادر الضوضاء ورفع درجة الدقة للحصول على نتائج من الحاسبة.

نفرض انه لدينا المعادلة التفاضلية التالية :

$$f(t) = \frac{dv(t)}{dt} + av(t) \quad \dots(30-2)$$

حيث  $f(t)$  يمكن أن يكون دالة متغيرة مع الزمن أو ثابتة وهي تمثل إشارة ادخال لدائرة حساب تناظرية.

$$\frac{dV(t)}{dt} = -aV(t) + f(t) \quad \dots(31-2)$$

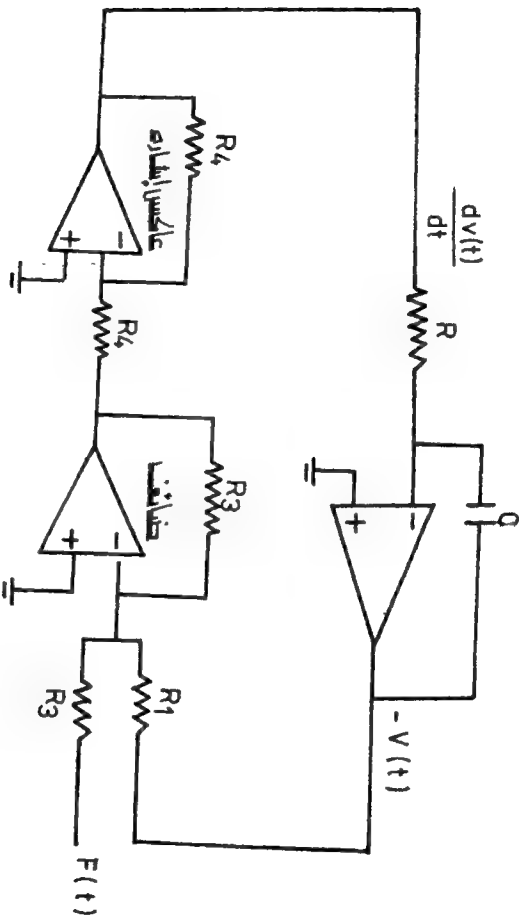
نفرض ان لدينا  $(-\frac{dV(t)}{dt})$  بعد تكامل الحد نحصل على  $V(t)$  وبعد جمع هذا الحد من خلال ضائف مع ادخال دائرة الحساب التناظرية  $f(t)$  نحصل على  $(-\frac{dV(t)}{dt})$  كما في الشكل (2-22).

$$a = \frac{R_3}{R_1} \quad \text{حيث}$$

ويراعى اختبار قيم  $R, C$  بحيث يكون  $R.C = 1$   $\dots(32-2)$

ولحل معادلة تفاضلية من الدرجة الثانية بالصيغة الآتية :

$$f(t) = \frac{d^2V(t)}{dt^2} + a\frac{dV(t)}{dt} + bV(t) \quad \dots(33-2)$$



النموذج (22-2) دائرة الحاسوب التفاضلية للتمثيل الميكانيكي

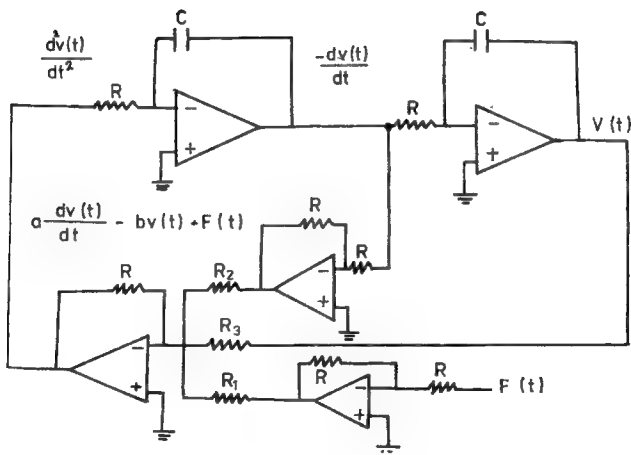
يكامل الحد  $\left(\frac{d^2V(t)}{dt^2}\right)$  نحصل على الحد  $\left(\frac{dV(t)}{dt}\right)$  ويتكامل مرة ثانية نحصل على

$V(t)$

ثم ندخلهم على ضائف مع الحد  $f(t)$  للحصول على  $\left(\frac{d^2V(t)}{dt^2}\right)$  طبقا للمعادلة الآتية :

$$\frac{d^2V(t)}{dt^2} = -a \frac{dV(t)}{dt} - bV(t) + f(t)$$

يمكن تحقيق ذلك باستخدام دائرة مكبر العمليات المبينة في الشكل (2-23) حيث :



الشكل (2-23) دائرة الحساب التناظرية للمسقة الثانية

$$b = \frac{R_1}{R_3}, \quad a = \frac{R_1}{R_2}$$

المثال (2-4)

صمم دائرة حساب تناظرية لحل المعادلة التفاضلية الآتية :

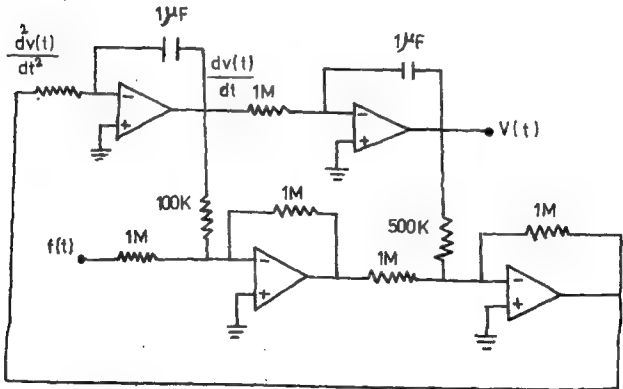
$$f(t) = \frac{d^2V(t)}{dt^2} + 10 \frac{dV(t)}{dt} + 2V(t)$$

الحل :-

نعيد كتابة المعادلة الآتية الذكر بالشكل الآتي :-

$$\frac{d^2V(t)}{dt^2} = 10 \frac{dV(t)}{dt} - 2V(t) + f(t)$$

نفرض أنه لدينا الحد  $\frac{d^2V(t)}{dt^2}$  وعند تكامله نحصل على  $\frac{dV(t)}{dt}$  وعند تكامله مرة أخرى نحصل على  $V(t)$  وبإضافة الحدين الآخرين مع الحد  $f(t)$  خلال ضائف نحصل على الحد  $\frac{d^2V(t)}{dt^2}$  كما في الشكل (2-24).



$$10 \frac{dV(t)}{dt} - 2V(t) + F(t)$$

الشكل (2-24) دائرة حساب تناظرية تمثيل الدائرة

## 2-14 حماية مكبر العمليات opAMP : Protection of

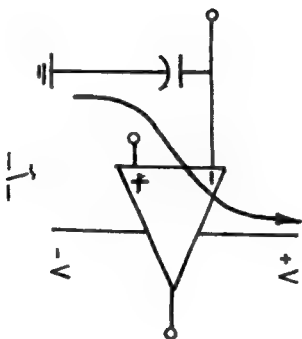
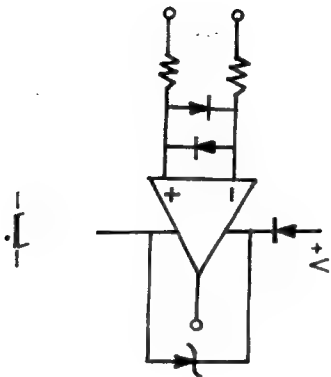
يمكن للربط الدقيق داخل الدوائر الالكترونية المتكاملة ان يتلف اذا كان انحياز الطبقة السفلى اماميا ويسبب عطل الدوائر المتكاملة ويحدث ذلك نتيجة لاحد الاسباب الآتية عموما :

- 1- التيارات العابرة Transient Currents التي تحدث نتيجة لتشغيل مصدر الجهد أو اطفائه .
- 2- تفريغ متسعة الادخال عندما يهبط جهد المصدر الى الصفر كما في الشكل (2-125) .
- 3- الزيادة المفاجئة للقولية على طرفي الإدخال ( $V_+$  ,  $V_-$ ) لمكبر العمليات .
- 4- قولية الفرق الداخلة الى مكبر العمليات قد تزيد عن اقصى قولية مسموح بها على طرفي الادخال .

ان احتمالات حدوث هذه الاخطاء تكون اكثر في الدوائر التجريبية وكذلك احتمال ان يكون هناك اكثر من خطأ في نفس الوقت بسبب تلف مكبر العمليات ، وهناك بعض الحلول ودوائر الحماية التي يجب أن يزود بها مكبر العمليات لضمان عدم تلفه بسبب الاخطاء السابقة كما في الشكل (2-25 ب) .

- 1- ربط ثنائيات ذات قولية انهيار عالية على طرفي المصدر مما يمنع التلف الذي يحدث نتيجة للتيارات العابرة وتبدل قطبية المصدر وتيار تفريغ متسعة الإدخال .
- 2- ربط ثنائي زير على طرفي توصيل المصدر للمكبر مما يوفر حماية من فوط القولية over Voltage .
- 3- توضع مقاومتان على طرفي الادخال للحد من التيارات العابرة نتيجة التغير المفاجئي في قولية الاسلوب المشترك Common Mode Voltage العالية .
- 4- وضع ثنائيين سليكونيين بصورة عكسية على طرفي الادخال لمنع تسليط اكثر من (0.7V) على طرفي الإدخال .
- 5- من الضروري خاصة لمكبر العمليات (741) وضع دوائر الحماية لانه لا يمتلك أي نوع من الحماية في تصميمه كما توضع في بعض التعليقات متسعات امرار على الثنائيات المربوطة على طرفي المصدر وحسب نوع الاستخدام .

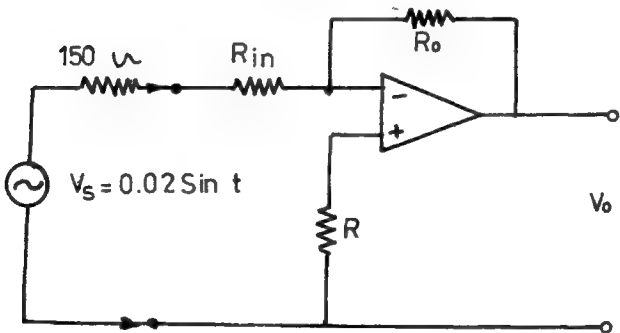




الشكل (2-25) جارية مكبر الضخامات  
 أ- تفرغ مضخة الأذنان  
 ب- ربط دائرة الحماية

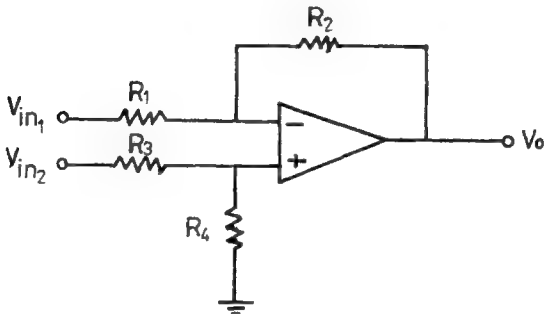
### أسئلة

- 1-2 لدائرة المكبر العاكس المبينة في الشكل (2-3) اذا كانت (  $R_o = 1M \Omega$  ) و (  $R_{in} = \infty \Omega$  ) احسب كسب المكبر في الحالات الآتية
- أ- اذا كان المكبر مثالياً .
- ب- اذا كان كسب الدائرة المفتوحة (Go) يساوي (Go = 200,000) .
- ج- اذا كان كسب الدائرة المفتوحة (Go) يساوي (Go = 50,000) .
- 2-2 فولتية مستمرة مقدارها (Vin = 2V) جهزت الى مدخل مكبر عاكس في الشكل (2-3) اذا كانت (  $R_{in} = 10k \Omega$  ) (  $R_o = 50 K \Omega$  ) احسب فولتية الاخراج (Vo) .
- 3-2 غير فولتية الادخال للسؤال السابق بحيث تساوي (Vin = 25sin t) . ارسم فولتية الاخراج (Vo) مع فولتية الادخال (Vin) .
- 4-2 مصدر اشارة (Vs = 0.02 sin t) ذو مقاومة داخلية مقدارها (Rs = 150  $\Omega$ ) ربط الى ادخال مكبر عاكس ذو كسب مقداره (G = 50) كما في الشكل احسب القيمة المناسبة لـ (Rin, Ro, R) بحيث لا يحمل المصدر بقوة .



الشكل (2-26) دائرة السؤال (2-4)

- 5-2 مكبر غير عاكس كما في الشكل (2-6) اذا كانت (  $R_{in} = 2.2K \Omega$  ) و (  $R_o = 15 K \Omega$  ) وفولتية التجهيز (  $V_c = +15 V$  ).
- أ- احسب (  $V_o$  ) اذا كانت فولتية الادخال تساوي  $V_{in} = 0.5 \sin t$ .
- ب- ما اقصى قيمة لفولتية الادخال (  $V_{in}$  ) لايحدث عندها الأشباع ؟
- 6-2 دائرة المكبر التفاضلي المينة في الشكل (2-27).



الشكل (2-27) دائرة السؤال (2-6)

اذا كانت قيمة المقاومات تساوي

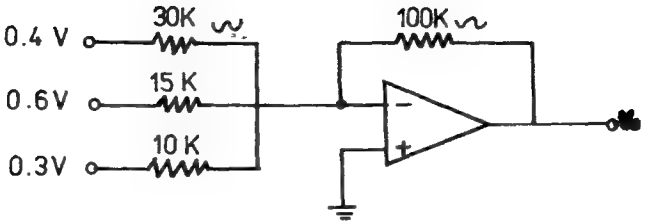
$$R_1 = 10 K\Omega$$

$$R_2 = 50 K\Omega$$

$$R_3 = 10 K\Omega$$

$$R_4 = 100 K\Omega$$

- اوجد العلاقة بين فولتية الاخراج (  $V_o$  ) وفولتيتي الادخال (  $V_{in1}, V_{in2}$  ).
- 7-2 اوجد قيمة فولتية الاخراج (  $V_o$  ) لدائرة الضائف من الشكل (2-28).



الشكل (28-2) دائرة السؤال (7-2)

8-2 إذا كانت قيم  $(R = 1M\Omega)$ ,  $(C = 1\mu F)$  لدائرة المكامل المبينة في الشكل (15-2) وفولتية الإدخال هي :

$$V_{in} = 1 \sin t \text{ Vo}$$

إذا كان الكسب لمكبر العمليات لانهايا . ما قيمة فولتية الأخراج  $(V_o)$  ؟

9-2 إذا كانت قيم  $(R = 1M\Omega)$ ,  $(C = 1\mu F)$  لدائرة المفاضل المبينة في الشكل (17-2) وفولتية الإدخال هي :

$$V_{in} = 1 \sin t \text{ Vo}$$

إذا كان الكسب لمكبر العمليات لانهايا . ما قيمة فولتية الأخراج  $(V_o)$  ؟

10-2 لدائرة المقارن المبينة في الشكل (11-2) إذا كانت  $(V_{in2} = 0.6V)$  وسلطت فولتية متناوبة على الطرف  $(V_{in1})$  مقدارها  $(V_{in1} = 1 \sin t)$  واقصى فولتية للأخراج تساوي  $(V_o = 13V)$  . أرسم شكل الموجة الخارجة موازنة بموجة الإدخال  $(V_{in1})$  .

11-2 صمم دائرة حساب تناظرية لحل المعادلة التفاضلية الآتية :

$$\frac{d^2y}{dt^2} - 3 \frac{dy}{dt} + 2y = 5f(t)$$

12-2 صمم دائرة حساب تناظرية لحل المعادلة التفاضلية الآتية :

$$3 \frac{d^3y}{dt^3} + 2 \frac{d^2y}{dt^2} + 4 \frac{dy}{dt} = 2 \sin 3t$$

## العدادات الرقمية (Digital Counters)

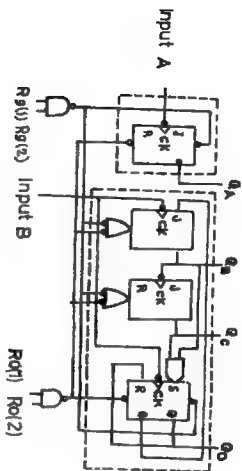
### 3 - 1 المقدمة Introduction :

تؤدي العدادات دورا واسعا ومهما في اغلب المنظومات الرقمية. والعداد هو تلك الوحدة في المنظومة الرقمية التي لها قابلية العد. وتوجد انواع وتقنيات مختلفة للعدادات منها المتزامنة وغير المتزامنة والعدادات الثنائية والعشرية المجففة بشفرات مختلفة. تحتاج جميع العدادات الى نبضات قديم تدخل اليها عبر طرف أو أكثر بواسطة النطاطات التي تكون اما احادية أو ثنائية الاستقرار أو غير مستقرة. يناقش هذا الفصل عدادات رقمية معينة واحد النطاطات. وبعد دراسة هذا الفصل تكون قادرا على فهم عمل واستخدامات :

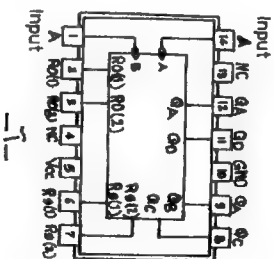
- 1- العداد العشري - الدائرة المتكاملة 7490.
- 2- العداد مقسم 12 - الدائرة المتكاملة 7492.
- 3- الهزاز الاحادي الاستقرار - الدائرة المتكاملة 74121.
- 4- العداد العشري المبرمج - الدائرة المتكاملة 74196.

### 3 - 2 العداد العشري - الدائرة المتكاملة (7490) (Decadal Counter - IC (7490)) :

العدد العشري هو دائرة الكترونية تقوم بعد النبضات الداخلة من 0 الى 9 ثم العودة الى 0 وهكذا ويكون هذا العدد واسع الاستعمال نتيجة لتعودنا على النظام العشري. والمخطط الكتلي والتركيب الداخلي للعداد العشري (الدائرة المتكاملة 7490) موضح في الشكل (3-1) و (3-1 ب) على التوالي.



— ب —



— ت —

النكل (3 - 1) العداد المبرقي [الدائرة المتكاملة (7490)]  
 ت- نقطه الكل . ب- التركيب الداخلي .

يتكون العداد العشري 7490 من أربع نطاقات Filp – Flops – مربوطة داخليا لتعطي عدادين الاول ذو معامل – 2 والثاني عداد ذو معامل – 5. يمكن استعمال العدادين بصورة منفصلة. النطاق A يعمل بشكل عداد ذي معامل – 2 بينما النطاقات B و C و D المربوطة بعضها مع بعض داخليا تعمل بشكل عداد ذي معامل – 5.

للعداد العشري (الدائرة المتكاملة 7490 ادخالات للتصغير هما  $Ro(1)$  و  $Ro(2)$ .

يربط هذان الطرفان الى منطق 1 لتصغير العدادين الداخليين كما يوجد طرفان اخران للتثبيت هما (1) و R و (2) و R عند ربطهما الى منطق (1) فانها يقومان بتثبيت العداد عند الرقم الثنائي 1001 المكافئ للرقم (9) في النظام العشري. هناك طرفان اخران منفصلان لادخال نبضات التوقيت هما INPUTA و TNPUBT الاول يقوم بادخال نبضات التوقيت الى العداد ذي المعامل – 2 والثاني الى العداد ذي المعامل – 5 على التوالي.

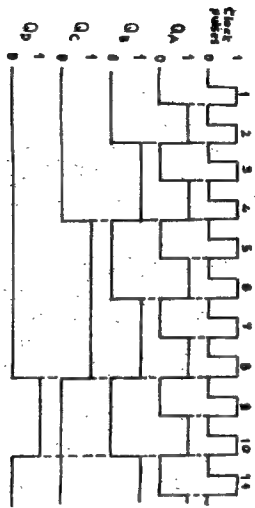
توضح الامثلة الاتية عمل العداد العشري 7490 والجداول الحقيقية وكذلك اشارات التوقيت.

### المثال (3 – 1) :

صمم عداد عشري باستخدام الدائرة المتكاملة (7490) استتج الجدول الحقيقي وارسم الاشكال الموجية لاطراف الانخراج.

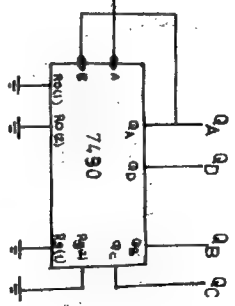
### الحل :

ان استخدام الدائرة المتكاملة 7490 للعمل على شكل عداد عشري يجب ان يربط طرف الانخراج للنطاق A ( $Q_A$ ) الى طرف ادخال نبضات التوقيت للنطاق B أي  $Q_A$  — INPUTB في هذه الحالة سيكون هناك عداد ذو معامل – 2 متبوع بعداد ذي معامل – 5. يبين الشكل (3 – 2) الربط الخارجي للعداد العشري ومخطط التوقيت بينما يوضح الجدول (3 – 1) الجدول الحقيقي.



-ب-

دائرة التوقيت



-ج-

الشكل (3 - 2) المداد العشري [الدارة المكاملة (7490)]  
 أ- الربط الخارجي. ب- منطق التوقيت.



المجلد (3 - 1) جدول الحقيقة للعداد العشري

نبضة التوقيت	الاخراج			
	$Q_D$	$Q_C$	$Q_B$	$Q_A$
0	0	0	0	0
0	0	0	0	1
0	0	0	1	0
0	0	0	1	1
0	1	0	0	0
0	1	0	0	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	0	1

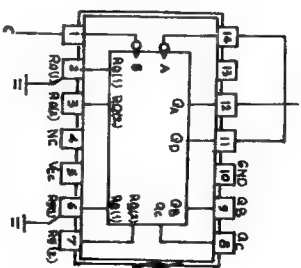
المثال (3 - 2)

بين كيف يمكن ربط العداد العشري 7490 للعمل بشكل عداد مقسم على عشرة متماثل؟ وارسم شكل الموجة الخارجة واكتب الجدول الحقيقي .

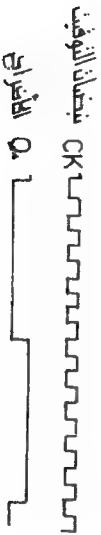
الحل :

لجعل العداد العشري 7490 يعمل بشكل عداد مقسم على عشرة متماثل فان طرف الاخراج ( $Q_D$ ) يربط الى طرف ادخال نبضة التوقيت A أي  $Q_D$  — INpuTA) تدخل نبضات التوقيت الى طرف الادخال (B) كما هو مبين في الشكل (3 - 3 أ). سيكون هناك عداد ذو معامل - 5 متبوع بعدد ذو معامل - 2 ويؤخذ الاخراج من الطرف ( $Q_A$ ). النطا ط A سيبدل حالته لكل خمس نبضات توقيت وبالتالي ستكون هناك موجة متماثلة على طرف الاخراج ( $Q_A$ ) لكل عشر نبضات توقيت كما هو مبين في الشكل (3 - 3 ب).  
يبين الجدول (3 - 2) الجدول الحقيقي لهذا العداد .

## المُخرَاج



T-



بنظام التوقيت

المُخرَاج

-ب-

الشكل (3-3) عداد عشري يعمل عداداً متقسماً على عشرة متتابع  
T- الربط الخارجي، ب- مخطط التوقيت.

الجدول (3 - 2) جدول الحقيقة لعداد عشري يعمل كمقسم على 10 متاثل

التوقيت	$Q_A$	$Q_B$	الايخراج $Q_C$	$Q_D$
0	0	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	1	1	0
4	0	0	0	1
5	1	0	0	0
6	1	1	0	0
7	1	0	1	0
8	1	1	1	0
9	1	0	0	1

مثال (3 - 3) :

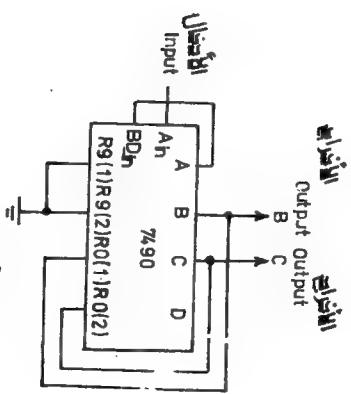
صمم عدادا مقسما على مئة باستخدام العداد العشري 7490 .

الحل :

لجعل العداد العشري 7490 يعمل بشكل عداد ذي معامل - 6 اي ان يعد من 0000 الى 0101 في النظام الثنائي والذي يكافئ من (0) الى (5) في النظام العشري ثم يصفر ويعد من جديد اي ان الحالة 0110 وما بعدها الى 1001 لا يمر بها العداد . لذلك تستخدم الاخراجات ( $Q_C$ ) و  $Q_C$  الى اطراف التصغير  $Ro(1)$  و  $Ro(2)$  على التوالي ويربط طرف الاخراج  $Q_A$  الى طرف الادخال (B) . تؤخذ الموجة الخارجة من الطرف ( $Q_C$ ) . ربط العداد والاشكال الموجية الخارجية مبين في الشكل (3 - 4) . والجدول التعاقبي في الجدول (3 - 3) .



--ب--



--أ--

الشكل (3-4) العداد المشري (الدائرة المتكاملة 7490) يعمل مقسماً 6  
 أ- الربط العائدي. ب- مخطط التوقيت.

الجدول (3) - 3 الجدول الحقيقي لدائرة عداد مقسم على 6

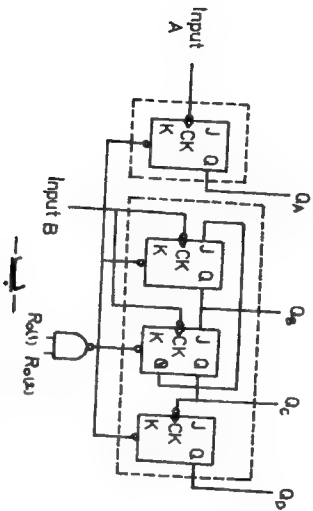
D	الانخراج		A	نبضة التوقيت
	C	B		
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0/0	1/0	1/0	0/0	6

3-3 عداد مقسم على 12 - الدائرة المتكاملة 7492

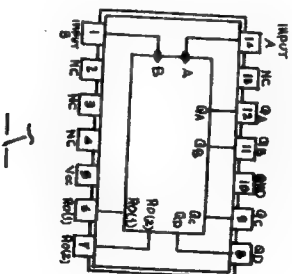
: Divide by 12 counter - IC 7492

من العدادات التي تستخدم بكثرة وخاصة في دوائر التوقيت الزمني ودوائر الساعات الرقمية هو العداد المقسم على 12 اللامتزامن الدائرة المتكاملة 7492 ويبين الشكل 3 - 5 المخطط الكتلي والتركييب الداخلي للعداد .

- من التركيب الداخلي للعداد 7492 يمكن ملاحظة ان العداد مكون من اربع نطاقات ثلاثة منها B وC وD مبروطة لتعطي عدادا ذا معامل - 6 والنطاق الاخر A هو عداد ذو معامل - 2 اي ان عمله يشبه عمل العداد 7490 ويختلف عنه بالنقاط الاتية :
- 1- ربط النطاقات الثلاثة الاخيرة بشكل عداد ذي معامل - 6 في حين يكون الربط في العداد العشري 7490 بشكل عداد ذي معامل - 5 .
  - 2- المد في العداد ذي المعامل - 6 لا يكون متسلسلا كما هو مبين في الجدول (3 - 4) .



النكل (3 - 5) عداد مقسم على 12 الدارة المتكاملة 7492  
 7- أعطى الكمل. ب - الترتيب الداخلي



### جدول (3 - 4)

$Q_D$	$Q_C$	$Q_B$	Clock
0	0	0	0
0	0	1	1
0	1	0	2
1	0	0	3
1	0	1	4
1	1	0	5

3- لا توجد اطراف ادخال لتثبيت العداد عند رقم معين في حين يوجد ذلك في العداد العشري 7490. ان اطراف ادخال نبضات التوقيت واطراف الانخارج والتصغير للعداد 7492 مشابهة للعداد العشري 7490. الجدول (3-5) يبين جدول الحقيقة لعمل اطراف التصغير.

### الجدول (3 - 5) جدول الحقيقة لعمل اطراف التصغير للعداد 7492

$Q_D$	$Q_C$	$Q_B$	$Q_A$	Ro ( 1 )	Ro ( 2 )
0	0	0	0	0	0
		يعد		0	X
		يعد		X	0

ملاحظة : (X) تعني منطق (O) أو منطق (1) .

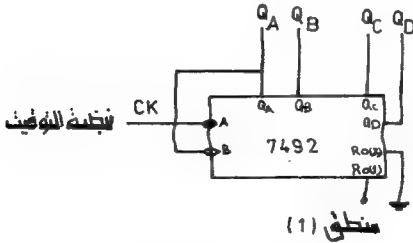
يتم تصغير العداد فقط اذا كان كلا طرفي الادخال  $Ro(1)$ ,  $Ro(2)$  عند منطق صفر.  
عموما فان الدائرة المتكاملة (7492) لا تستخدم عدادا في التطبيقات وانما تستخدم  
لتقسيم التردد على رقم معين.

المثال (3-4)

اربط الدائرة المتكاملة (7492) للعمل بشكل عداد مقسم على (12) واكتب الجدول  
الحقيقي للدائرة.

الحل :

لأجل استخدام الدائرة المتكاملة (7492) بشكل عداد مقسم على (12) فإن طرف  
الايخارج ( $Q_A$ ) يربط الى طرف الادخال ( $INpuTB$ ) وتغذى نبضات التوقيت الى طرف  
الادخال ( $INpuTA$ ) كما هو مبين في الشكل (3-6) . تسلسل العد مبين في الجدول  
(3-6) والذي يمثل الجدول الحقيقي للعداد.



الشكل (3-6) دائرة المثال (3-4)



الجدول (3-6) الجدول الحقيقي للعداد (7492)

نبضة التوقيت	$Q_A$	$Q_B$	$Q_C$	$Q_D$
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	0	0	1	0
4	1	0	1	0
5	0	1	1	0
6	0	0	0	1
7	1	0	0	1
8	0	1	0	1
9	0	0	1	1
10	1	0	1	1
11	0	1	1	1

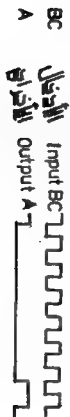
من الجدير بالذكر انه يمكن للعداد ان يقسم على (2) و(6) و(12) بنفس الوقت وذلك بأخذ هذه التقسيمات من اطراف الاخراج ( $Q_A$ ) و ( $Q_C$ ) و ( $Q_D$ ) على التوالي.

### المثال (3-5)

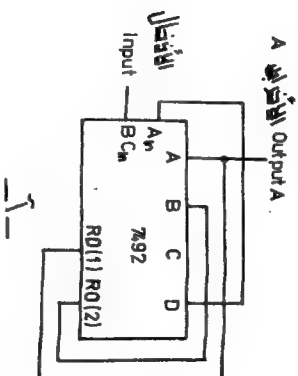
صمم عداد مقسم على (7) بأستخدام الدائرة المتكاملة (7492). اربط الدائرة واكتب الجدول الحقيقي وارسم مخطط التوقيت.

الحل :

بصورة عامة عند تجهيز نبضات التوقيت الى طرف الادخال (INpuTB) وربط طرف الاخراج ( $Q_D$ ) الى طرف الادخال (INpuTA) وعند اخذ الموجة الخارجة من طرف الاخراج ( $Q_A$ ) كما في الشكل (3-7) يكون الجدول الحقيقي لتسلسل العد كما في جدول (3-7).



جـ-



الشكل (3-7) ربط الدارة الكائنة (7492) للسجل بشكل عداد مقسم على 7  
 1- الربط الخارجى بـ - مضط التوقيت

الجدول (3-7) جدول الحقيقة للدائرة في المثال (3-5)

نبتة التوقيت	$Q_A$	$Q_B$	$Q_C$	$Q_D$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	1	0	0
4	0	1	0	1
5	0	1	1	0
6	1	0	0	0
7	1	0	0	1
8	1	0	1	0
9	1	1	0	0
10	1	1	0	1
11	1	1	1	0

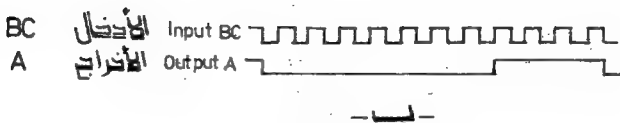
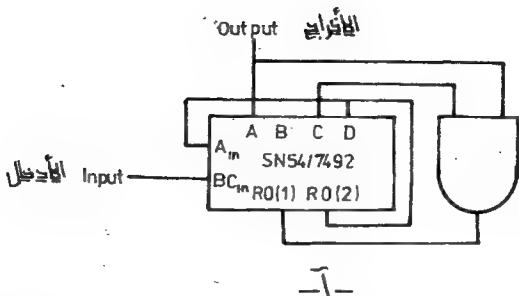
وبالرجوع الى المطلوب في المثال وهو عداد مقسم على (7) فان العدد (1001) وما بعده يلقى اي ان العداد يبدأ بالعد (0000) وينتهي عند العدد (1000) ثم يصفر ويبدأ العد من جديد وعليه فان اطراف الاخراج ( $Q_A$ ) و ( $Q_C$ ) تربط الى اطراف التصفير  $Ro(1)$  و  $Ro(2)$  يبين الشكل (3-7) ربط العداد ذو المعامل 7 ومخطط التوقيت.

مثال (3-6)

اربط الدائرة المتكاملة (7492) للعمل كمعداد مقسم على (11) وارسم مخطط التوقيت.

الحل :

بالرجوع الى الجدول (3-7) فان الرقم (1101) وما بعده يلقى من تسلسل العد لذا يربط احد اطراف الاخراج ( $Q_D$  أو  $Q_C$  أو  $Q_A$ ) الى احد طرفي التصفير ويربط طرفا الاخراج الاخران عبر بوابة (ليس) الى طرف التصفير الاخر. يبين الشكل (3-8) ربط الدائرة ومخطط التوقيت.

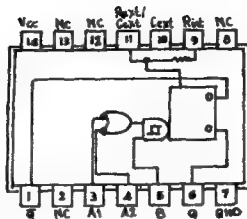


الشكل (3-8) دائرة المثال (3-6)  
أ- ربط الدائرة ب- الشكل الموجي

### 3-4 الهزاز احادي الاستقرار- الدائرة المتكاملة (74121)

#### Monostable Multivibrator-Ic 74121

للهاز احادي الاستقرار حالة استقرار واحدة دائمة وحالة شبه مستقرة مؤقتة ينتقل اليها الهزاز لفترة معينة من الزمن محددة سلفاً كلما زود نبضة قرح على ادخاله ، اي ان الهزاز ينتج نبضة اخراج واحدة لكل نبضة قرح . ونظراً لامتلاك الهزاز حالة شبه مستقرة يطلق عليه كذلك تسمية الهزاز ذي الشوط الواحد . يستخدم الهزاز احادي الاستقرار بصورة عامة في اعادة تشكيل النبضات المشوهة وفي تغيير عرض النبضات أو تأخيرها وفي توليد اشارات الدلالة أو السيطرة . من الهزازات احادية الاستقرار الدائرة المتكاملة (74121) . يبين الشكل (3-9) المخطط الكتلي للدائرة المتكاملة (74121) وجدول عمل الهزاز مبين في الجدول (3-8) . لاجل تحفيز الهزاز ذي الشوط يجب ان تكون هناك حافة نبضة صعود عند نقطة طرف الاخراج لبوابة (ليس التخلفية) داخل الدائرة المتكاملة ، اي حافة انتقال من منطق (0) الى منطق (1) . ويمكن تنفيذ ذلك باحدى الطريقتين الاتيتين :



الشكل (9-3) الخطط الكلي لمزاز احادي الاستقرار الدائرة المتكاملة (74121)

الجدول (8-3) الجدول الحقيقي للهاز احادي الاستقرار (الدائرة المتكاملة 74121)

الايخراجات		الادخالات		
Q	$\bar{Q}$	A <sub>1</sub>	A <sub>2</sub>	B
0	1	0	X	1
0	1	X	0	1
0	1	X	X	0
0	1	1	1	X
		1	↓	1
=	=	↓	1	1
=	=	↓	↓	1
=	=	0	X	↑
=	=	X	0	↑

- 1- احدى او كلا طرفي الادخال ( $A_1$  و  $A_2$ ) يكون عند المنطق (0) وحدث انتقال من منطق (0) الى منطق (1) أي حافة صعود (↑) عند طرف الادخال (B).
- 2- يكون طرف الادخال (B) عند منطق (1) وحدث انتقال من منطق (1) الى منطق (0) أي حافة هبوط (↓) على أي من طرفي الادخال ( $A_1$  أو  $A_2$ ) في حين يكون الطرف الاخر عند منطق (1) لم يحدث الانتقال من منطق (1) الى منطق (0) على طرفي الادخال ( $A_1$  و  $A_2$ ) معا.

يعتمد عرض النبضة الخارجة على المقاومة الخارجية المربوطة ( $R_{EXT}$ ) أو المقاومة الداخلية ( $R_{INT}$ ) والمتسعة الخارجية المربوطة ( $C_{EXT}$ ). يجب أن تربط متسعة التوقيت  $C_{EXT}$  خارجيا بين الطرفين المؤثرين على الدائرة المتكاملة بـ ( $R_{EXT}/C_{EXT}$ ) و ( $C_{EXT}$ ). وإذا استخدمت متسعة كهناوية فإن الطرف الموجب (+) للمتسعة يربط الى طرف الدائرة المتكاملة ( $R_{EXT}/C_{EXT}$ ). ان أقصى قيمة مسموح بها للمتسعة الخارجية المربوطة هي ( $1000 \mu F$ ) وإذا لم تربط متسعة خارجية الى الدائرة المتكاملة فإن السعة الشاردة بين اطراف الدائرة المتكاملة تعمل كمستسعة خارجية وتنتج نبضة اخراج ذات عرض قليل جدا. اما بالنسبة لمقاومة التوقيت فهناك اختياران :-

الاول : اذا ربط طرف الدائرة المتكاملة ( $R_{INT}$ ) الى مخرئية التجهيز ( $V_{CC}$ ) فإن مقاومة توقيت داخلية ( $R_{INT}$ ) مقدارها ( $2k\Omega$ ) تصبح فعالة.

الثاني : ربط مقاومة توقيت خارجية ( $R_{EXT}$ ) بين طرف الدائرة المتكاملة المؤثر ( $R_{EXT}/C_{EXT}$ ) ومخرئية التجهيز ( $V_{CC}$ ) وفي هذه الحالة يكون مدى المقاومة الخارجية المربوطة بين ( $1.4 K\Omega - 40 K\Omega$ )

وفي كلا الحالتين يجب ان لا تستعمل المقاومتان الداخلية ( $R_{INT}$ ) والخارجية ( $R_{EXT}$ ) في نفس الوقت. عرض النبضة الخارجة من الدائرة المتكاملة (74121) يساوي :-

$$TD \approx 0.7 RC \quad (1-3)$$

حيث ان ( $R$ ) و ( $C$ ) هما مقاومة التوقيت ومتسعة على التوالي. ان اقل عرض ممكن للنبضة الخارجة في حدود (33-30 ns) عند استخدام المقاومة الداخلية ( $R_{INT}$ ) وبدون ربط المتسعة الخارجية ( $C_{EXT}$ ). بينما أقصى عرض ممكن للنبضة هو حوالي (28 Sec) وذلك بربط

المقاومة الخارجية ( $R_{EXT} = 40 K\Omega$ ) والمتسعة الخارجية ( $C_{EXT} = 1000 \mu F$ ) وأقصى دورة تشغيل Duty cycle مسموح به هو (67%) باستخدام المقاومة الداخلية  $R_{INT}$  ويزداد الى (90%) بربط مقاومة خارجية ( $R_{EXT}$ ) مقدارها  $40 K\Omega$ . تستعمل اطراف الادخال ( $A_1$ ) و ( $A_2$ ) مع بوابات منطق الترانزستور- الترانزستور وذلك لاستجابتها للانتقال السريع لنبضة الادخال. اما اذا كانت نبضة الادخال بطيئة التغير فأنها تجهز الى طرف الادخال (B) والذي هو طرف ادخال قاذح شميث لكونه يستجيب لنبضات الادخال بطيئة التغير وعليه فإذا كان الشكل الموجي المطلوب لتحفيز الهزاز بطيء التغير فأنه يجهز الى طرف الادخال (B).

### ملاحظة مهمة :

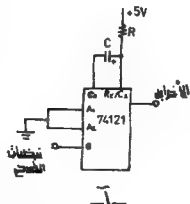
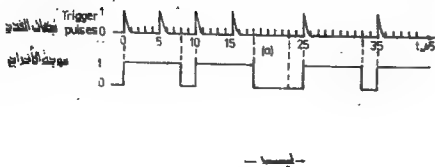
نبضة القذح تحفز الهزاز فقط اذا كان في حالته المستقرة وتهمل نبضات القذح اذا كان الهزاز في حالة شبه اسقرار أي عندما يكون اخراجه عند منطق (1).

### مثال (7-3)

استخدم الهزاز (74121) لتوليد نبضة ذات عرض ( $8 \mu F$ ) وبدون تشغيل (80%). اطراف الاحال (A) عند منطق (0) ( $A_1 = A_2 = 0$ ) وجهزت نبضات القذح كما في الشكل (10-3 أ) الى الطرف (B) للدائرة المتكاملة. ارسم النبضات الخارجة موازنة بنبضات القذح.

### الحل :

ربط الدائرة والموجة الخارجة مبين في الشكل (10-3).



الشكل (10-3) دائرة المثال (7-3) - أ - الربط الخارجي ب - مخطط التوقيت

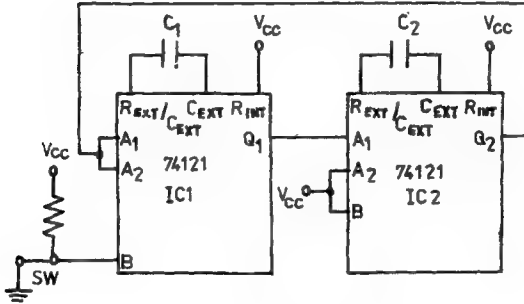
### مثال (8-3)

كون هزاز غير مستقر باستخدام هزازين احاديين الاستقرار.

الحل :

يربط هزازان احاديا الاستقرار (74121) لتكوين هزاز غير مستقر كما في الشكل

(11-3)



الشكل (11-3) دائرة المثال (8-3)

نفرض في البداية ان الاخراج ( $Q_2$ ) للهزاز الثاني عند منطق (0). عند فتح المفتاح (SW) فإن الهزاز الاول يذهب الى حالة شبه الاستقرار أي يكون عند منطق (1) وعندما يستقر اخراج الهزاز الاول ( $Q_1$ ) الى منطق (0) اي حافة المبوط بعد فترة زمنية مقدارها ( $T_1$ ) وهي عرض النبضة للهزاز الاول فإن ذلك يحفز الهزاز الثاني وعليه فإن اخراجه ( $Q_2$ ) يصعد الى المنطق (1). وبعد فترة زمنية مقدارها ( $T_2$ ) وهو زمن الهزاز الثاني فإن اخراجه ( $Q_2$ ) يهبط الى المنطق (0) فيحفز الهزاز الاول. ونستمر هذه العملية مما ينتج موجة مربعة اذا كان ( $R_1C_1 = R_2C_2$ ) على الاخراجين ( $Q_1$ ) و ( $Q_2$ )، اما عرض الموجة الخارجة فيمكن التحكم به وذلك بتغير مقاومات التوقيت ومتسعاته. يمكن تكوين هزاز غير مستقر باستخدام ثلاثة أكثر من الهزازات احادية الاستقرار ويكون اشتغالها بالتتابع، يستعمل هذا النوع من الهزازات غير المستقرة في دوائر التوقيت للاشارة الضوئية المروية ودوائر التوقيت متعددة المراحل.



### 5-3 العداد العشري المبرمج - الدائرة المتكاملة (74196)

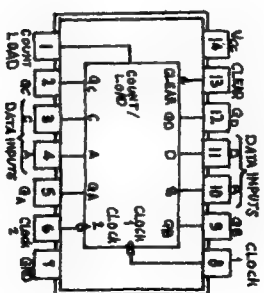
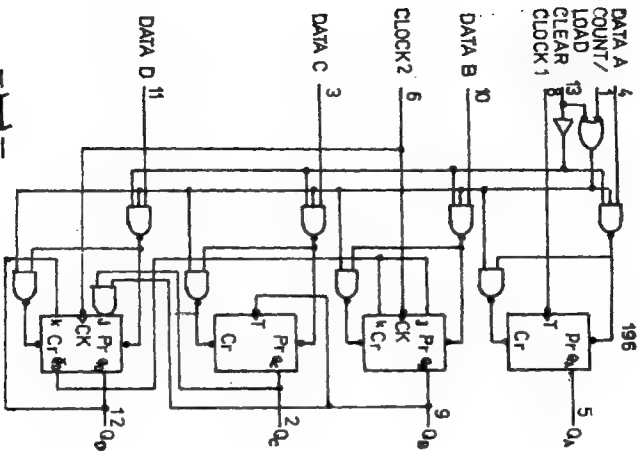
#### Programmable Decade Counter-IC 74196

من المشكلات التي تواجه العاملين في مجال المنظومات الرقمية وفي التعامل مع العدادات الرقمية خاصة هي ان العداد المربوط في الدائرة لا يمكن تغيير طريقة تحفذه اي لا يمكن تغيير عمله الا بتغيير الربط الخارجي له. وهذا يشكل صعوبة كبيرة بل مستحيلة خاصة اذا كانت المنظومة تضم العشرات من الدوائر المتكاملة. ولأجل تلافي هذه المشكلة تم تصنيع نوع اخر من العدادات هي العدادات المبرمجة ومنها العداد العشري المبرمج. والعداد العشري المبرمج هو عداد عشري يمكن برمجته لتنفيذ سلسلة عد محددة سلفا اي يمكن برمجته لبدء العد من رقم معين الى الرقم (9) ، ولهذا يعد العداد العشري المبرمج نوعا خاصا من العدادات متغيرة معامل العد ويمكن تغيير طريقة غذاها ولكن لحد الرقم (9). الدائرة المتكاملة (74196) هو نوع مبرمج من العداد العشري المبرمج (7490). يبين الشكل (3-12) التخطيط الكتلي والتركيب الداخلي للعداد العشري المبرمج (74196) يتكون العداد من عدادين داخليين الاول عداد ذو معامل 2 والثاني عداد ذو معامل 5. يمكن برمجة العداد ليكون عدادا ذا معامل (2، 3، 4، 5، 6، 7، 8، 9، 10).

طرف التصغير للعداد هو clear واطراف الاخراج هي  $Q_D, Q_C, Q_B, Q_A$  واطراف البرمجة هي  $P_A$  و  $P_B$  و  $P_C$  و  $P_D$  وطرف التحميل هو Load ، طرف نبضة التوقيت للعداد الداخلي ذي المعامل 2 هو clock-1 وللعداد الداخلي ذي المعامل 5 هو clock-2. للعداد 74196 جدولان حقيقيان بالاعتماد على طريقة ربط نبضة التوقيت :

1- عداد عشري مستظم (العد يكون من 0-9) وذلك يربط طرف الاخراج  $Q_A$  الى طرف نبضة التوقيت clock-2 وتجهز نبضة التوقيت الخارجية الى الطرف clock-1. الجدول الحقيقي مبين في الجدول (3-9).

2- عداد ثنائي-خماسي وذلك يربط طرف الاخراج  $Q_D$  الى طرف نبضة التوقيت clock-1 وتجهز نبضة التوقيت الخارجية الى طرف نبضة التوقيت clock-2 ، والجدول الحقيقي مبين في الجدول (3-10).



النكل (12-3) الممر الكمل (74196)  
 1- الفصل الكمل ب- التركيب الداخلي

الجدول (3-9) جدول الحقيقة لعداد عشري منظم

نبضة توقيت	$Q_A$	$Q_B$	$Q_C$	$Q_D$
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1

الجدول (3-10) جدول الحقيقة لعداد ثنائي-خماسي

نبضة توقيت	$Q_B$	$Q_C$	$Q_D$	$Q_A$
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	0	0	0	1
6	1	0	0	1
7	0	1	0	1
8	1	1	0	1
9	0	0	1	1

## برمجة العداد العشري المبرمج (74196)

### Programming the Decade counter (IC 74196)

للعداد طرف تصفير مستقل clear ويمكن تصفير العداد بغض النظر عن حالته وذلك يربط هذا الطرف الى منطقي (0). وعند ربط طرف التصفير الى منطقي (1) وطرف التحميل الى المنطقي (1) فإن ذلك يوقف العداد ويسمح بتحميل الرقم الثنائي الموجود على اطراف البرمجة ( $P_A$  و  $P_B$  و  $P_C$  و  $P_D$ ) الى العداد.

اذا اريد برمجة العداد (74196) للعمل بشكل عداد ذي معامل  $n$  - فإن الرقم الثنائي  $P$  الواجب تحميله على اطراف البرمجة يساوي :

$$P = 10 - n \quad \dots(2-3)$$

فتلا اذا كان المطلوب برمجة العداد للعمل بشكل عداد ذي معامل -6 فإن

$$P = 10 - 6 = 4$$

لذلك الرقم  $P$  الواجب تحميله على اطراف البرمجة هو :

$$P = 0100$$

المثال (3-9)

برمج العداد (74196) للعمل بشكل عداد ذي معامل -8. اربط الدائرة واكتب الجدول الحقيقي.

الحل :

لبرمجة العداد (74196) للعمل بشكل عداد ذي معامل -8 فإن العدد الثنائي الواجب تحميله على اطراف البرمجة هو

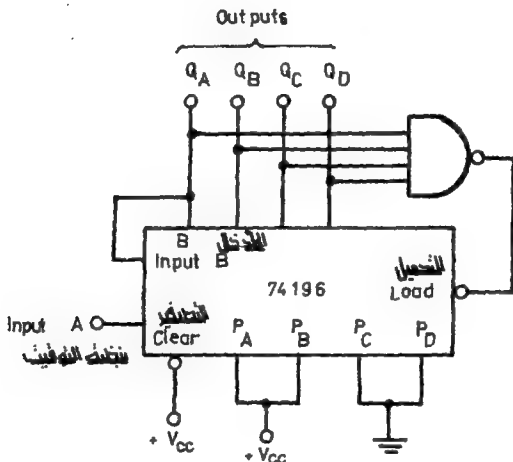
$$P = 10 - 8 = 2 \text{ (0010)}_2$$

لذلك

$$P_D = 0, P_C = 0, P_B = 1, P_A = 0$$

وبما ان العدد تصاعدي فإن طرف التحميل يجب ان يكون عند المنطقي (1) عند الوصول الى نهاية العد أي العدد (1001) لذا يجب ربط طرفي الاخراج ( $Q_A$  و  $Q_B$ ) عبر بوابة (ليس و) NAND الى طرف التحميل كما هو مبين في الشكل (3-13). والعدادان

المحفوفان من سلسلة العد هما (0000) و (0001) ، والجدول الحقيقي مبين في الجدول (11-3) .



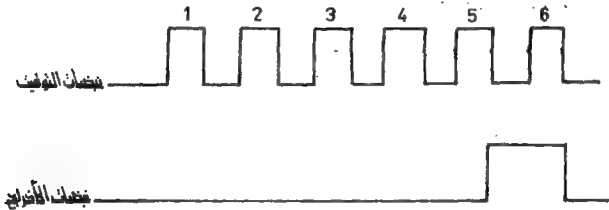
الشكل (13-3) ربط العداد الثنائي للبرمجة للسل بشكل عددي معادل 8

الجدول (11-3) جدول الحقيقة للدائرة في الشكل (13-3)

$Q_D$	$Q_C$	$Q_B$	$Q_A$	Clock
0	0	1	0	0
0	0	1	1	1
0	1	0	0	2
0	1	0	1	3
0	1	1	0	4
0	1	1	1	5
1	0	0	0	6
1	0	0	1	7

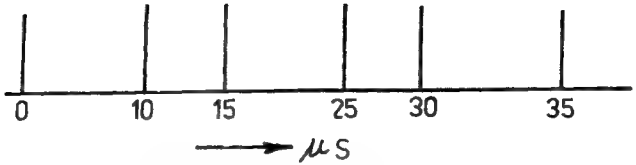
### امثلة

- 1-3 صمم عدادا مقسما على (96) باستخدام العداد العشري - الدائرة المتكاملة (7490).
- 2-3 جذبذب بلوري تردده (1 MHz) يراد استخدامه في الساعة الرقمية . صمم دائرة استخدام العدادات للحصول على نبضة ترددها (1 Hz) لتغذية اطراف نبضة التوقيت لعدادات الساعة الرقمية .
- 3-3 العداد مقسم على (12) الدائرة المتكاملة (7492) ربط طرف  $Q_D$  الى طرف الادخال A و جهزت نبضات التوقيت الى طرف الادخال B . ارسم الموجات الخارجة عن اطراف الاخراج ( $Q_A$  و  $Q_B$  و  $Q_C$  و  $Q_D$ ) موازنة بنضبات التوقيت .
- 4-3 صمم عداد مقسم على (120) باستخدام الدائرتين المتكاملتين (7490) و (7492).
- 5-3 صمم دائرة عداد لاعطاء العلاقة المينة في الشكل (3-14) . بين نبضات التوقيت ونبضات الاخراج .



الشكل (3-14) الأذكال الموجية للسؤال (3-5)

- 6-3 صمم هزازا ذا شوط واحد لتوليد نبضات ( $0.2 \mu s$ ) باستخدام الدائرة المتكاملة (74121).
- 7-3 سلطت نبضات القدح في الشكل (3-15) لتحفيز الهزاز احادي الاستقرار - الدائرة المتكاملة (74121) فأذا كان الهزاز يعطي نبضة اخراج ( $8 \mu s$ ) لكل نبضة قدح . ارسم النبضات الخارجة موازنة بنضبات الادخال .



الشكل (3-15) نبضات الإدخال للسؤال (3-7)

- 3-8 صمم هزازا ذا شوط واحد لتوليد نبضات (5 ms) وباستخدام :  
 (أ) المقاومة الداخلية  
 (ب) باستخدام مقاومة خارجية قيمتها (40 K $\Omega$ ).  
 3-9 يراد تصميم أضوية مبرومة على ان يضاء اللون الاحمر لمدة (30 S) والضوء  
 الاخضر لمدة (60 s). صمم دائرة لتنفيذ ذلك.  
 3-10 بريمج العداد العشري المبرمج (74196) للعمل بشكل عداد ذي معامل -7.  
 3-11 استخدم العداد العشري المبرمج (74196) للعمل بشكل عداد مقسم على (6).





## مؤقت -555-Timer

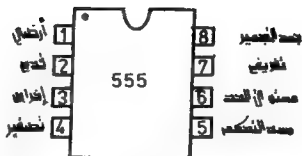
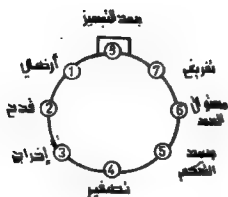
### 1-4 مقدمة Introduction :

كما نحتاج السيارة للوقود كي تسير، فإن الدوائر الالكترونية الرقمية كالعدادات ومسجلات الازاحة وغيرها تحتاج الى نبضات توقيت *timming pulses* لانجاز أعمالها. ونعد الدائرة المتكاملة (555) من دوائر التوقيت واسعة الانتشار في التطبيقات العملية لما لها من مزايا عديدة من أهمها : صغر الحجم ونخفة الوزن ورخص ثمنها وسهولة التعامل معها والملاحة الواسعة من الجهد الذي تعمل به مما جعلها ملائمة مع دوائر TTL و CMOS وكذلك قابليتها للعمل بشكل مؤقت ومذبذب وفي أكثر من صيغة.

### 2-4 الدائرة المتكاملة 555 Integrated Circuit

إن الدائرة المتكاملة 555 هي نوع الدوائر المتكاملة الخطية (التناظرية) وهي ملائمة للعمل مع الدوائر الرقمية أيضاً (يتراوح جهد التغذية  $V_{cc}$  لها من 3 الى 18 فولت) ، مصنعة بتقنية القطعة الواحدة . وتتبعها شركات عديدة وتحت أسماء مختلفة مثل : 555 ، NE 555 ، SE 555 ، LC 555 و LM555 و SN 7255 وتكون جميعها ذات (8) أطراف إما بالتغليف نوع DIL كما هو مبين في الشكل (1-4 أ) أو بالتغليف الدائري TO-99 الموضحة في الشكل (1-4 ب) . كذلك يمكن الحصول عليها بشكل 14 طرفاً بتغليف DIL تحت اسم الدائرة المتكاملة 556 والتي تتضمن 555 مزدوجة كما هو موضح في الشكل (1-4 ج) ، ويقوم بعض المنتجين بإطلاق تسمية XR-2556 و D555 عليها وكل منها نحوي 555 مزدوجة أيضاً ومبنية في الشكل (1-4 د) .

في أغلب الحالات تكون الدائرة المتكاملة 555 معتمدة في تصنيعها على ترانزستورات ثنائية القطبية (توجد أنواع منها تعتمد على ترانزستورات أحادية القطبية نوع CMOS) كما هو مبين في الشكل (2-4) ، حيث تتألف من (23) ترانزستور وثنائيين ، و (15) مقاومة . وقد يبدو أن الدائرة في غاية التعقيد إلا أن الحقيقة التي يوضحها الشكل (3-4) غير ذلك تماماً ، حيث تتألف وظيفياً من دائرتي مقارنة comparator ونطااط flip-flop ومقسم



أ- 555 خاند (8) أطراف تغليف DIL ب- 555 خاند (8) أطراف تغليف TO-99

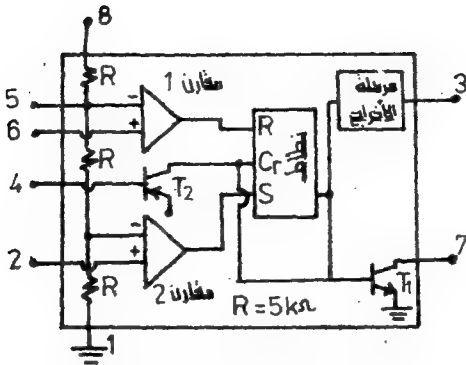


ج- XR2556 أو D555 خاند (14) أطراف تغليف 555 مزود به



د- 556 خاند (14) طرفاً 555 مزود به





الشكل (3-4) مخطط كتي للتركيب الداخلي للدائرة المتكاملة 555

الطرف 4 - التصغير **RESET** : يستعمل هذا الطرف للتصغير (المسح) أي طرف بدء عمل الدائرة ، فهو يقوم بتصغير النطاظ الذي يسيطر على مرحلة الاخراج . يعمل هذا الطرف عندما يكون جهده عند أي قيمة بين (0V و 0.4V) ، ولنع التصغير الغير مرغوب فيه يربط هذا الطرف الى القطب الموجب لجهد التجهيز (في حالة عدم الاستعمال) .

الطرف 5 - جهد التحكم **CONTROL VOLTAGE** : يستخدم هذا الطرف للتحكم في تردد نبضات الاخراج وذلك من دون الاعتماد على قيمة RC ، وذلك بتغيير جهد الادخال المسلط على هذا الطرف . يكون مدى التغير لجهد التحكم محدود 45% الى 90% من جهد التجهيز  $V_{cc}$  في صيغة احادي الاستقرار monostable ، بينما يكون من (1.7V) الى  $V_{cc}$  في صيغة غير مستقر astable حيث تكون موجة الاخراج في هذه الحالة بشكل تضمين ترددي Frequency Modulation والتي تدعى اختصارا FM وفي حالة عدم استعمال هذا الطرف يفضل توصيله الى الأرضي عبر متسعة صغيرة (0.01  $\mu F$ ) للحفاظ على المناعة ضد الضوضاء .

الطرف 6 - مستوى الحد **THRESHOLD** : لهذا الطرف احد ادخالي المقارن 1 ، فعندما يتعدى جهد الادخال المسلط على هذا الطرف  $V_{cc}/2$  فإن اخراج المقارن 1 يتسبب في تصغير النطاظ الذي بدوره يجعل مرحلة الاخراج في حالة "واطيء" شرط ان لا يقل تيار الادخال لهذا الطرف (الطرف 6) عن (0.1  $\mu A$ ) . ان مستوى حد التيار

هذا بقرر القيمة العظمى للمقاومة التي تربط بين القطب الموجب للجهد التجهيز وهذا الطرف ، حيث تكون اكبر قيمة لهذه المقاومة ( $20M\Omega$ ) عندما يكون ( $V_{cc}=15V$ ) .

**الطرف 7- التفريغ DISCHARGE :** يعمل هذا الطرف على تفريغ شحنة متسعة التوقيت C (المربوطة خارجيا بين طرف التفريغ والارضي) عندما يكون الاخراج في حالة «واطي» . اما عندما يكون الاخراج في حالة عال فأن هذا الطرف يتصرف بشكل دائرة مفتوحة مما يسمح للمتسعة بالشحن وبمعدل يعتمد على قيمة كل من C و R . ان مبدأ شحن المتسعة وتفريغها هو اساس فكرة التوقيت في الدائرة المتكاملة 555 .

**الطرف 8- تجهيز القدرة Vcc POWER SUPPLY :** يربط هذا الطرف بالقطب الموجب لمجهز القدرة ، ويتراوح الجهد المسلط في الحالات الاعيادية بين ( $4.5V$ ) و ( $16V$ ) ( $7V$  غير انه توجد انواع يكون مدى الجهد فيها بين ( $3V$ ) و ( $18V$ )

يبين الجدول (1-4) موازنة لارقام الاطراف في دوائر التوقيت

. D 555 . XR 2556 . 556 . 555

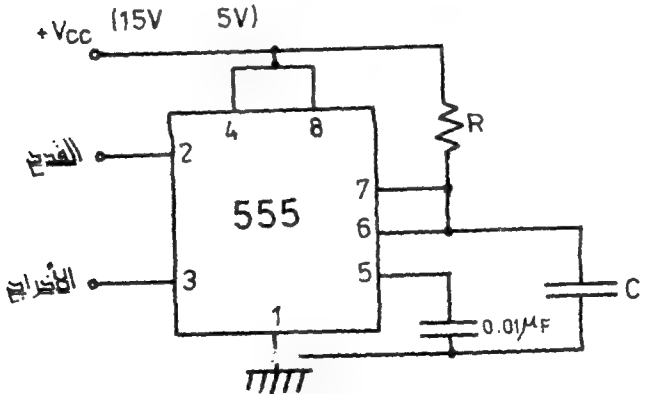
**الجدول (1-4) يوضح مقارنة بين أطراف دوائر التوقيت المختلفة**

اسم الطرف	555 556		D 555 . XR 2556	
	المؤقت 1	المؤقت 2	المؤقت 1	المؤقت 2
الارضي	1 7	7	7	7
القدح	2 6	8	2	12
الاخراج	3 5	9	1	13
التصفير	4 4	10	6	8
جهد التحكم	5 3	11	4	10
مستوى الحد	6 2	12	3	11
التفريغ	7 1	13	5	9
جهد التجهيز	8 14	14	14	14

تتميز الدائرة المتكاملة 555 باستقرارية عالية ولها القابلية على العمل بصيغ مختلفة كالهزازات *multivibrators* بأنواعها الثلاثة : ثنائي الاستقرار *bistable* وأحادي الاستقرار *monostable* وغير المستقر *astable* ، مما جعلها ذات فائدة كبيرة وفي تطبيقات كثيرة سنتناول قسماً منها بشيء من التفصيل :

#### 1-3-4 الهزاز أحادي الاستقرار Monostable Multivibrator :

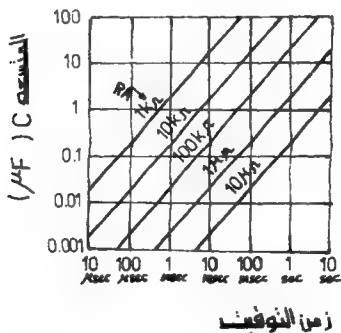
إن الهزاز أحادي الاستقرار (يسمى ذا الاطلاق الواحدة أيضاً) عبارة عن دائرة مؤقت تنتج نبضة واحدة في الاخراج عند قدها مرة واحدة (الجزء (4-3) الهزاز أحادي الاستقرار). يبين الشكل (4-4) دائرة أحادي الاستقرار باستخدام المؤقت 555. إن عرض نبضة الاخراج والذي يسمى زمن التوقيت (التأخير) تحدده كل من قيمة  $R$  و  $C$ . —  
إبتداءً تكون المتسعة  $C$  في حالة تفريغ حيث تكون موصولة إلى الارضي من خلال الترانزستور الداخلي  $T_2$ . أما دورة التوقيت فتبدأ عند تسليط نبضة القدرح السالبة على



الشكل (4-4) مؤقت 555 مبني على أساس أحادي الاستقرار.

الطرف 2. تقوم هذه النبضة بتغيير حالة النطاظ وبذلك تتحول حالة  $T_2$  من "توصيل" (ON) الى "لاتوصيل" (OFF) وبذلك تنقطع حالة التفريغ للمتسعة C وعندها تبدأ المتسعة بالشحن حيث يزداد الجهد على طرفيها أسياً بثابت زمن قدرة (الزمن اللازم للشحن لغاية 63% من القيمة النهائية للجهد ، أو الزمن اللازم للتفريغ حتى 37% من القيمة الابتدائية للجهد)  $t = RC$ . وعندما يصل جهد الشحن للمتسعة الى  $V_{cc}$  يقوم المقارن 1 بتصفير النطاظ (إرجاعه الى حالته الأصلية) وهنا تعود حالة التفريغ السريع للمتسعة والتي تسبب في جعل الاخراج بحالة "واطي".

في دائرة الشكل (4-4) يحصل القدح عندما يصل جهد نبضة القدح السالبة المسلطة على الطرف 2 الى  $V_{cc}$  (على أن يكون عرض نبضة القدح أقل من عرض نبضة الاخراج المطلوب). وحال التقاط هذه الدائرة لنبضة القدح فإنها تبقى في حالة "عال" إلى أن ينتهي وقت التوقيت  $t = 1.1 RC$  حيث R بالميكا أوم و C بالميكروفاراد و t بالثواني) حتى لو جاءت نبضة قدح أخرى خلال هذا الوقت، لكن يمكن التصفير في أية لحظة وذلك بتسليط نبضة سالبة على الطرف 4. إن الرسم البياني في الشكل (5-4) يبين العلاقة بين زمن التوقيت وقيم المقاومة R والمتسعة C.



الشكل (5-4) الرسم البياني لزمن التوقيت للموقت 555 في صيغة أحادي الأسطرار.

#### المثال (1-4) :

في دائره الموقت 555 احادي الاستقرار المبين في الشكل (4-4) إذا كان  $(V_{CC}=15V)$  وعرض نبضة القدح  $(t_n = 1\mu s)$  ، فأوجد .

(أ) زمن التوقيت وعرض نبضة الاخراج إذا كانت  $(R=4M\Omega)$  و  $(C=1\mu F)$

(ب) قيمة  $R$  وقيمة  $C$  اللتين تجعلان زمن التوقيت قدره (6) ثوان .

الحل

(أ) زمن التوقيت = عرض نبضة الاخراج

$$\begin{aligned} t &= 1.1 RC \\ &= 1.1 \times 4 \times 10^6 \times 1 \times 10^{-6} \quad (\text{ثانية}) \end{aligned}$$

(ب) لو فرضنا ان  $(R=10M\Omega)$  فإن قيمة التسعة  $C$  يمكن الحصول عليها من علاقة زمن التوقيت

$$6 = 1.1 \times 10 \times 10^6 \times C$$

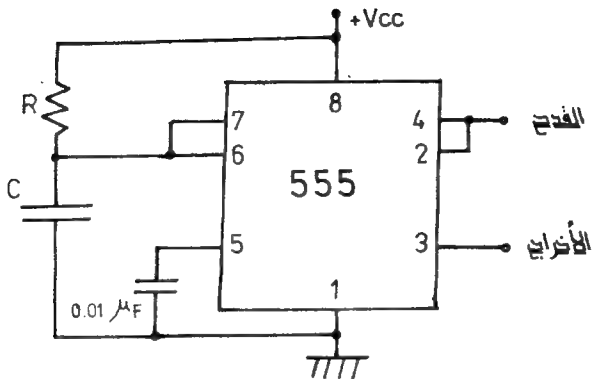
$$\therefore C = 0.545 \mu F$$

ملاحظة : ان عرض نبضة القدح لم يؤثر في الحل طالما هو اقل من عرض نبضة الاخراج .

#### 2-3-4 موقت احادي الاستقرار قابل لاعادة تهيئته Resettable Monostable

بتحوير بسيط لدائرة الشكل (4-4) يمكننا الحصول على دائرة موقت لها القابلية على التوقف واعادة تهيئته عند منتصف دورة التوقيت ثم تبدأ ثانية ويكون زمن التوقيت كما في الحالة السابقة  $(t=1.1RC)$  ويتم هذا التحوير بربط الطرفين 2 و 4 احدهما مع الاخر كما هو موضح في الشكل (6-4) .



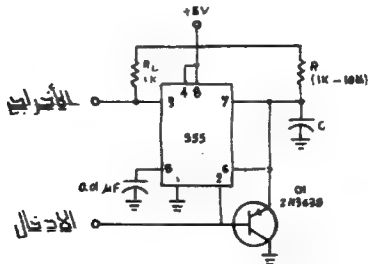


الشكل (6-4) مؤقت أحادي الاستقرار قابل لإعادة تيمته

### 3-3-4 مؤقت أحادي الاستقرار يمكن إعادة قده

#### : Retriggerable Monostable

توضح دائرة الشكل (7-4) مؤقتاً أحادي الاستقرار بإمكانه ان يقبل نبضة قده ثانية خلال فترة التوقيت ، حيث يقوم الترانزستور PNP بالتوصيل مما يجعل متسعة التوقيت C في حالة تفريغ حتى تختفي نبضة القده الثانية هذه ، وبعد ذلك ينتقل الترانزستور الى حالة اللاتوصيل وهنا تبدأ متسعة التوقيت بالشحن مرة اخرى .

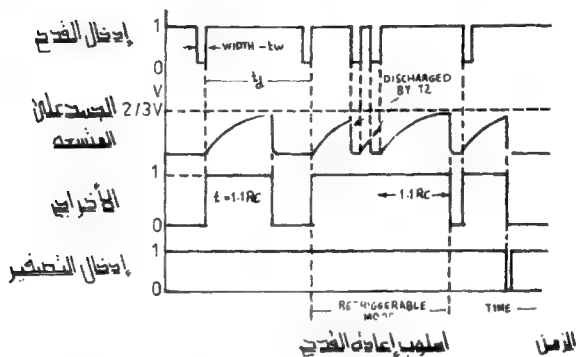


الشكل (7-4) دائرة مؤقت 555 أحادي الاستقرار يمكن إعادة قده

وبين الشكل (8-4) عمل هذا الموقت من خلال موجات التوقيت ، كذلك بين ان زمن التوقيت اطول مما هو عليه في النوعين السابقين ويمكن حسابه من المعادلة (1-4) .

$$t = 1.1 RC + t_{on} + t_d \quad \dots (1-4)$$

حيث  $t_w$  هو عرض نبضة القدح و  $t_d$  هو الزمن بين نبضتي قدح .



الشكل (8-4) موجات التوقيت لدائرة الموقت 555 احادي الاستقرار يمكن إعادة قده

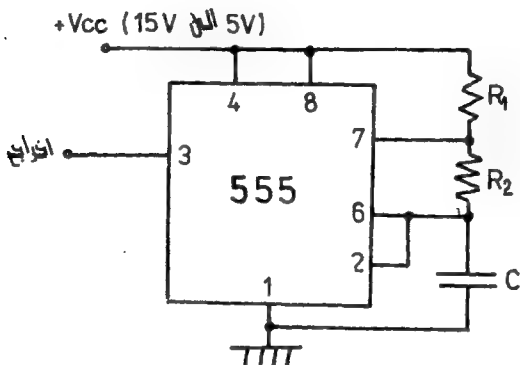
#### 4-4 استخدام الموقت 555 موقتاً غير مستقر

##### Using 555 as Astable Multivibrator

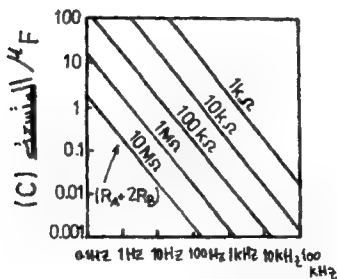
ان الموقت 555 كما يصلح للتوقيت فانه يصلح لتوليد النبضات . ولدائرة توليد النبضات اسماء متعددة مثل : الهزاز غير المستقر او حر الحركة (astable or free running multivibrator) ومولد النبضات (Pulse generator ، والمذبذب Oscillator وماعة Clock .

ودائرة مولد النبضات هذه هي دائرة لاأدخال لها سوى جهد التجهيز  $V_{cc}$  وتنتج نبضات متتالية عند طرف اخراجها .

يبين الشكل (9-4) الدائرة المتكاملة 555 مربوطة بصيغة موقت غير مستقر ويتراوح مدى تردد النبضات المتولدة من هذه النبضات المتولدة من هذه الدائرة بين أجزاء الهرتز الى (300 KHZ) ويوضح الرسم البياني في الشكل (10-4) العلاقة بين تردد النبضات وعناصر التوقيت (المسعة C والمقاومتين  $R_1$  و  $R_2$ ).



الشكل (9-4) دائرة الموقت غير المستقر (ساعة) باستخدام الموقت 555



التردد F

الشكل (10-4) الرسم البياني، لتردد الموقت 555 في حالة اللامسفر

لكي يعمل المؤقت 555 بصيغة مؤقت غير مستقر فانه يحتاج الى اعادة قرح باستمرار، ويتم ذلك بربط الطرف 2 (ادخال القرح) الى الطرف 6 (ادخال مستوى الحد) فضلا عن فصل مقاومة التوقيت الى مقاومتين منفصلتين  $R_1$  و  $R_2$  مع ربط نقطة اتصاليهما الى طرف التفريغ (طرف 7).

عند توصيل جهد التجهيز الى الدائرة فان كلاً من جهدي القرح ومستوى الحد يكون اقل من  $\frac{1}{3} V_{cc}$  وتكون متسعة التوقيت C غير مشحونة ونبضة الاخراج تبقى في حالة «عال» فترة زمنية قدرها  $t_1$  تحسب من المعادلة (2-4) :

$$t_1 = 1.1 (R_1 + R_2) C \quad \dots(2-4)$$

وفي نهاية الفترة الزمنية  $t_1$ ، يصل جهد الشحن لمتسعة التوقيت الى  $\frac{2}{3} V_{cc}$  عند ذلك يقوم المقارن 1 (داخل المؤقت 555) بقرح النطايط وتبدأ المتسعة بالتفريغ خلال المقاومة  $R_2$ . ان الزمن اللازم لتفريغ جهد المتسعة حتى يصل الى  $\frac{1}{3} V_{cc}$  يمكن حسابه من المعادلة (3-4) ويرمز له بـ  $t_2$  :

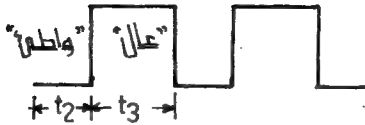
$$t_2 = 0.693 R_2 C \quad \dots(3-4)$$

وحالما يصل جهد المتسعة الى  $\frac{1}{3} V_{cc}$  فان المؤقت يولد نبضة قرح ذاتيا ومن جديد تشحن المتسعة الى جهد قيمته  $\frac{2}{3} V_{cc}$ . هذه المرة يكون الزمن اللازم لوصول جهد الشحن الى  $\frac{2}{3} V_{cc}$  اقل من الفترة السابقة ( $t_2$ ) وذلك بسبب بدء دورة الشحن من  $\frac{1}{3} V_{cc}$  وليست من (0 Volt). ان زمن الشحن الجديد  $t_3$  يمكن معرفته من المعادلة (4-4) :

$$t_3 = 0.693 (R_1 + R_2) C \quad \dots(4-4)$$

ان الزمن  $t_4$  يمثل فترة الشحن لجميع دورات الشحن اللاحقة. لهذا، يكون الزمن الكلي اللازم لاتمام دورة الشحن / تفريغ مجموع  $t_2$  (زمن حالة «واطي») و  $t_3$  (زمن حالة «عال») ويمكن تمثيله بالعلاقة :

$$t = t_2 + t_3 \\ = 0.693 (R_1 + 2R_2) C \quad \dots(5-4)$$



ان المعادلة (5-4) صحيحة لجميع الحالات عدا الدورة الاولى حيث يكون الزمن اكثر نسبيا من هذا بسبب بدء الشحن من الصفر. ولأن زمن الشحن والتفريغ لا يعتمد على قيمة جهد التجهيز  $V_{CC}$  (كما هو واضح من علاقة  $t$ ) فإن تردد التذبذب (الذي يمثل مقلوب الزمن  $t$ ) سيكون ايضا غير معتمد على  $V_{CC}$  وانما على  $R_2 R_1$  و  $C$  ويمكن حسابه (تردد موجة الاخراج  $f$ ) من المعادلة (6-4) :

$$f = \frac{1.44}{(R_1 + 2R_2) C} \quad \dots(6-4)$$

ولكون عملية الشحن لمتسعة التوقيت تحصل خلال المقاومتين  $R_1$  و  $R_2$  ، بينما عملية التفريغ تحدث خلال المقاومة  $R_2$  فقط ، فان هذا يعني ان زمن الشحن لايساوي زمن التفريغ اي ان دورة التشغيل (Duty cycle (D) (زمن «عال» مقسوم على الزمن الكلي) تعتمد على النسبة بين  $R_2$  و  $R_1$  . وكلما قلت  $R_2$  فان  $D$  تقترب من 100% ، ومهما زادت  $R_2$  فان  $D$  لاتصل 50% . ان دورة التشغيل  $D$  يمكن ايجادها من المعادلة (7-4) :

$$D = \frac{R_2}{R_1 + 2R_2} \quad \dots(7-4)$$

#### المثال (2-4)

في دائرة الموقت 555 بصيغة موقت غير مستقر (شكل 9-4) ، اذا كانت  $(R_1 = 15K\Omega), (R_2 = 10K\Omega), (C = 0.22\mu F)$  . المطلوب ايجاد :

- 1- تردد موجة الاخراج .
- 2- زمن موجة الاخراج وزمن حالة «عال» وزمن حالة «واطئ» .
- 3- النسبة المثوية للدورة التشغيل .

الحل

1- بتطبيق المعادلة (6-4) نحصل على تردد موجة الاخراج :

$$f = \frac{1.44}{(R_1 + 2R_2) C}$$

$$= \frac{1.44}{(10 \times 10^3 + 2 \times 15 \times 10^3) 0.22 \times 10^{-6}} = 164 \text{ HZ}$$

2- من المعادلة (4-4) يكون زمن حالة « عال » :

$$t_{high} = 0.693 (R_1 + R_2) C$$

$$= 0.693 (10 \times 10^3 + 15 \times 10^3) 0.22 \times 10^{-6} = 3.8 \text{ ms}$$

ومن المعادلة (3-4) يكون زمن حالة « واطئ » :

$$t_{low} = 0.693 R_2 C$$

$$= 0.693 \times 15 \times 10^3 \times 0.22 \times 10^{-6} = 2.29 \text{ ms}$$

اما زمن موجة الاخراج من المعادلة (5-4) يكون :

$$t = t_{high} + t_{low}$$

$$= 3.8 + 2.29 = 6.09 = 6.09 \text{ ms}$$

3- بتطبيق المعادلة (7-4) تكون النسبة المئوية لدورة التشغيل :

$$\%D = \frac{R_2}{R_1 + 2R_2} \times 100$$

$$= \frac{15 \times 10^3}{10 \times 10^3 + 215 \times 10^3} \times 100 = 37.5 \%$$

### Suffering of the 555 Operation and their Solving

على الرغم من المزايا الحسنة الكثيرة التي يمتاز بها الموقت 555 فإن هناك بعض الصعوبات التي تعترض عمله ومن أهمها مايلي :

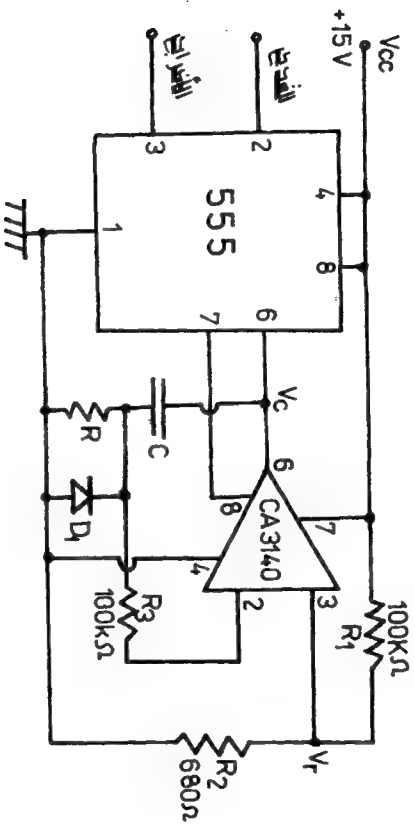
#### أ- زمن التوقيت محدود وقليل في مؤقت احادي الاستقرار:

يعتمد زمن التوقيت (عرض النبضة) في مؤقت احادي استقرار على قيمة كل من المقاومة  $R$  والمتسعة  $C$  ، فاذا ما اردنا زمن توقيت اطول فهذا يعني زيادة قيمة  $R$  أو  $C$  أو كليهما . ان زيادة قيمة  $C$  من الناحية العملية لها مساوئ كثيرة وخاصة تأثيرها السلبي على دقة زمن التوقيت بسبب سماحتها الكبيرة . واما قيمة المقاومة  $R$  فهي محددة بـ  $(20M\Omega)$  بوصفها حدا اعلى بسبب تيار طرف مستوى الحد كما علمنا في الفقرة (4-2) . لذلك يتم اللجوء الى طريقة غير مباشرة لزيادة قيمة  $R$  الى حوالي  $(200M\Omega)$  ، وهذه الطريقة تتضمن اضافة الى الترانزستور احادي الوصلة مبرمج - Programmable Unijunction transis- tor (PUJT) ومقاومتين ومتسعة كما هو مبين في دائرة الشكل (4-11) ان الترانزستور (PUJT) يتذبذب عند حوالي (100Hz) وهذا يولد نبضات قذح سالبة ضيقة جدا وبجهد (0.4V) على الطرف 5 (طرف جهد التحكم) . وتكون نبضات القذح هذه بدورة التشغيل القصيرة لها ، ذات تأثير قليل على تيار الشحن . ان هذه الفكرة تجعل بالإمكان استعمال مقاومة توقيت  $R$  محدود ( $200M\Omega$ ) وهذا يعني ان زيادة في زمن التوقيت قد تحققت بنسبة عشرة اضعاف مقارنة بدائرة الموقت الاعتيادية . ان الترانزستور Q1 مربوط على التوازي مع متسعة التوقيت يمكن استعماله للتصغير .

كما لاحظنا ان دائرة الشكل (4-11) لها زمن توقيت عشرة اضعاف زمن الموقت الاعتيادي ، فإن دائرة الشكل (4-12) تزيد زمن التوقيت الى 100 ضعف . في هذه الدائرة يشكل عنصرا التوقيت  $R$  و  $C$  مكاملا integrator مع مكبر العمليات Operational amplifier (CA3140) كنصر فعال active element . بعد وصول القذح للموقت 555 فإن متسعة التوقيت  $C$  تشحن بمعدل يساوي  $(V_r/RC)$  وعندما تكون  $(V_r = 0.4V)$  فإن زمناً قدره  $(100RC)$  يلزم لشحن المتسعة  $C$  الى (10V) وهي ثلثا  $V_{cc}$  . عند هذا الجهد يصبح اخراج مكبر العمليات CA3140 في حالة «واطيء» وتبدأ المتسعة بالتفريغ خلال الثاني  $D_1$  .

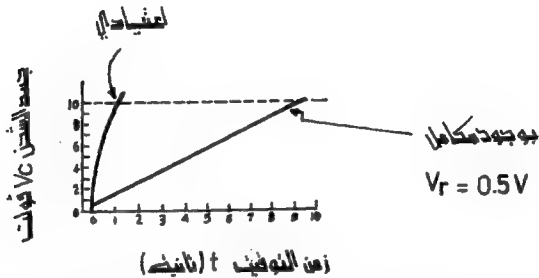






الشكل (12-4) دائرة مولد أحمادي الاستمرار في زمن توقيت طويل جداً

لقيم المقاومة  $R$  العالية ، يجب ان يكون الثاني ذا تيار تسرب قليل بحدود (100PA)  
(حيث  $IPA = 1 \times 10^{-12} A$ ) ، واعظم تيار امامي حوالي (50 mA) .  
ان منحنيات شحن متسعة التوقيت  $C$  ، والتي تمثل العلاقة بين جهد الشحن  $V_C$  وزمن  
التوقيت  $t$  ، مبيئة في الشكل (13-4) بوجود مكامل ذي جهد مرجعي ( $V_r = 0.5V$ )  
ولوقت اعتيادي.



الشكل (13-4) منحنيات الشحن للموقت الاعتيادي والموقت ذو زمن التوقيت الطويل جداً

مثال (3-4) :

في دائرة موقت احادي الاستقرار الاعتيادي (شكل 4.4) ، اذا كان اعظم زمن  
توقيت هو 8 ثوان. اوجد اطول زمن توقيت وقيمة كل من  $R$  و  $C$  في كل من دائرتي  
الموقتين : (1) - ذي زمن التوقيت الطويل شكل (11-4) ، (2) - ذي زمن التوقيت  
الطويل جدا الشكل (12-4) .

الحل :

بما ان اعظم زمن توقيت في الموقت الاعتيادي يحصل عندما تكون قيمة ( $R = 20M\Omega$ )  
فان المتسعة  $C$  من معادلة زمن توقيت الموقت الاعتيادي ( $t = 1.1RC$ ) تكون قيمتها :

$$C = 8 / (1.1 \times 20 \times 10^6) = 0.36 \mu F$$

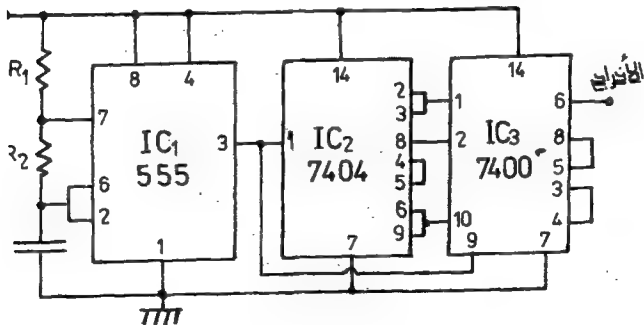
- 1- أطول زمن توقيت في دائرة الموقت ذي التوقيت الطويل لهذا المثال هو (80 ثانية) عندما تكون ( $R = 200M\Omega$ ) و ( $C = 0.36\mu F$ ) حيث زمن توقيت الموقت ذي التوقيت الطويل = عشرة أمثال زمن توقيت الموقت الاعتيادي.
- 2- أطول زمن توقيت في دائرة الموقت ذي التوقيت الطويل جدا لهذا المثال هو (800 ثانية أي حوالي 13.3 دقيقة) ويحصل عندما تكون ( $R = 2000M\Omega$ ) و ( $C = 0.36\mu F$ ). حيث زمن توقيت الموقت ذي التوقيت الطويل جدا = عشرة أمثال زمن توقيت الموقت ذي التوقيت الطويل.

### ب- مدى التردد قليل في الموقت غير المستقر:

ان اعظم تردد للموقت غير المستقر الاعتيادي لا يتجاوز (300 KHZ) ، ولا كانت الحاجة في استخدامات عديدة تدعو الى توليد نبضات بترددات اعلى من هذا التردد ، فان دائرة الشكل (14-4) توضح دائرة الموقت 555 غير المستقر ذي المدى الاوسع للتردد. ان استخدام الدائرتين المتكاملتين 7404 و 7400 يجعل الدائرة لها القابلية على توليد ضعف تردد الدائرة الاصلية ، كما توضح المعادلة (8-4) موازنة بالمعادلة (6-4) :

$$f = \frac{2.88}{(R_1 + 2R_2)C} \quad \dots (8-4)$$

ويربط عدة مراحل من مضاعف التردد  $IC_2$  و  $IC_3$  يمكن الحصول على موجة اخراج ذات تردد يصل الى (10 MHz).



الشكل (14-4) دائرة موقت 555 غير المستقر ذي المدى الاوسع للتردد

#### المثال (4-4) :

في دائرة الشكل (14-4) اذا كانت ( $C = 0.01 \mu F$ ) و ( $R_1 = R_2 = 200 \Omega$ ) فما قيمة تردد موجة الاخراج ؟ وما اعظم تردد يمكن توليده من هذه الدائرة ؟

الحل :

بتطبيق المعادلة (8-4) نحصل على تردد الاخراج :

$$f = \frac{2.88}{(R_1 + 2R_2)C}$$

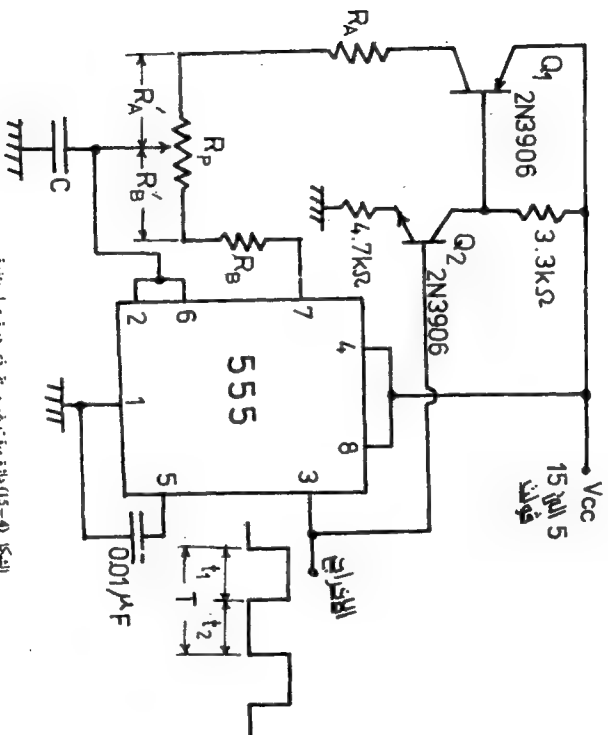
$$= \frac{2.88}{(200 + 2 \times 200) 0.01 \times 10^{-6}} = 480 \text{ KHZ}$$

ان اعظم تردد يمكن توليده من هذه الدائرة حوالي (600 KHZ).

#### ج - ثبوت دورة التشغيل في الموقت غير المستقر :

باضافة ترازستورين وعدة مقاومات الى دائرة الموقت غير المستقر الاساسية يمكن الحصول على موقت بفترة موجة (اي تردد) ثابتة ودورة عمل بالامكان تغييرها بمدى واسع ، كما هو موضح في دائرة الشكل (4-15) والتي تضمن وجود مسارين منفصلين لشحن متسعة التوقيت C وتفريغها .

يكون الترازستوران  $Q_1$  و  $Q_2$  في حالة توصيل turned on عندما يكون اخراج الموقت 555 (الطرف 3) في حالة "عال" high . عند هذا الوقت تكون متسعة التوقيت في حالة الشحن بالتيار المار من خلال الترازستور  $Q_1$  ، المقاومة  $R_A$  وجزء المقاومة المتغيرة المسمى  $R'_A$  . وعندما يصل جهد الشحن الى ثلثي جهد التجهيز ، فأن اخراج الموقت يتحول من "عال" الى "واطى" low . عند هذه النقطة ، تبدأ متسعة التوقيت بالتفريغ خلال  $R_B$  و  $R'_B$  والترازستور الداخلي للموقت 555 . وعندما يصل جهد التفريغ الى ثلث جهد التجهيز ، فأن اخراج الموقت يتقل الى "عال" وهنا تبدأ دورة التوقيت بالتكرار.



الشكل (4-15) دائرة مولف غير مستقر ذي موزة عمل متغيرة.

ان زمن "عال" للاخراج ( $t_H$ ) وزمن "واطي" ( $t_L$ ) وزمن الدورة (T) يمكن حسابها من المعادلات (9-4) و (10-4) و (11-4) على التوالي :

$$t_H = 0.693 (R_A + R'_A) C \quad \dots(9-4)$$

$$t_L = 0.693 (R'_B + R_B) C \quad \dots(10-4)$$

$$T = t_H + t_L = 0.693 (R_A + R_B + R_P) C \quad \dots(11-4)$$

$$R_P = R'_A + R'_B \quad \text{حيث}$$

يمكن تغيير دورة العمل بتبديل وضع النقطة المتحركة في المقاومة المتغيرة ، بينما يبقى زمن الدورة الكلي ثابتا وهذا يعني بقاء التردد ثابتا . ويمكن حساب دورة العمل D من المعادلة (12-4) :

$$D = \frac{(R_A + R'_A)}{(R_A + R_B + R_P)} \quad \dots(12-4)$$

#### المثال (5-4)

في دائرة الشكل (15-4) اذا كانت ( $R_A = R_B = 5.1 \text{ K}\Omega$ ) و ( $R'_A = 220 \text{ K}\Omega$ ) و ( $R_P = 500 \text{ K}\Omega$ ) , ( $C = 0.001 \mu\text{F}$ ) . احسب تردد موجة الاخراج والنسبة المئوية لدورة العمل .

الحل :

تردد موجة الاخراج (f) هو مقلوب زمن الدورة (T) وبموجب المعادلة (11-4) نحصل على :

$$\begin{aligned} f &= \frac{1}{0.693 (R_A + R_B + R_P) C} \\ &= \frac{1}{0.693 (5.1 \times 10^3 + 5.1 \times 10^3 + 500 \times 10^3) \times 0.001 \times 10^{-6}} \\ &= 2.828 \text{ KHZ} \end{aligned}$$

من المعادلة (4-12) تكون النسبة المئوية لدورة التشغيل %D

$$\begin{aligned} \% D &= \frac{R_A + R_A'}{(R_A + R_B + R_P)} \times 100 \\ &= \frac{5.1 \times 10^3 + 220 \times 10^3}{5.1 \times 10^3 + 5.1 \times 10^3 + 500 \times 10^3} \times 100 \\ &= 44 \% \end{aligned}$$

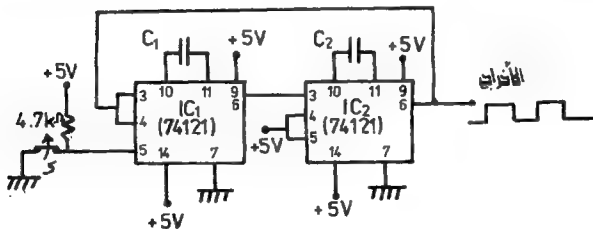
#### 4-6 تصميم دائرة الموقت باستخدام دائرة احادي الاستقرار

##### : Desing of Timer Circuit With Monostable Circuit

ان الدائرة المتكاملة 74121 والتي تم شرحها في الفصل الثالث ، تمثل دائرة موقت احادي الاستقرار، ويمكن استخدامها في تصميم دائرة الموقت غير المستقر كما في الشكل (4-16). ان تردد موجة الانخراج لهذا الموقت يمكن حسابها بشكل تقريبي من المعادلة (4-13):

$$f = \frac{1}{0.7 R_{int} (C_1 + C_2)} \text{ HZ} \quad \dots(4-13)$$

حيث  $R_{int}$  هي المقاومة الداخلية للدائرة المتكاملة احادية الاستقرار 74121 وتساوي  $(2K\Omega)$ .



الشكل (4-16) دائرة الموقت غير المستقر باستخدام دائرتين متكاملتين نوع 74121.

ان عمل هذا الوقت هو مكافئ لعمل الدائرة المتكاملة احادية الاستقرار 74121. وتكون البداية عند فتح المفتاح S حيث يكون كل من الطرفين 3 و 4 في  $IC_1$  عند منطق "0" بينما ينتقل جهد الطرف 5 من منطق "0" الى منطق "1" وهذا يسبب توليد نبضة على الطرف 6 زمنها حوالي  $0.7R_1C_1$  (حيث  $R_1$  هي مجموع المقاومتين  $R_{int}$  ومقاومة التوقيت الخارجية  $R_{ext}$  التي تربط بين الطرفين 9 و 11) وهو لا يتجاوز 28 ثانية حدا اقصى. وطيلة هذه الفترة يكون الاخراج (طرف 6 في  $I_{e1}$ ) عند منطق "0" الى ان ينتهي زمن النبضة التي تولدت عند طرف 6 في  $I_{e1}$  ويتحول جهدها من منطق "1" الى منطق "0" (وهو في نفس الوقت جهد الطرف 3 في  $I_{e2}$ ) عندئذ تولد نبضة اخراج على الطرف 6 من  $I_{e2}$  وتستمر لفترة زمنية قدرها  $0.7R_2C_2$  (حيث  $R_2$  هي مجموع المقاومتين  $R_{int}$  ومقاومة التوقيت الخارجية  $R_{ext}$  التي تربط بين الطرفين 9 و 11) ولا يتجاوز عرض النبضة فترة 28 ثانية. وبعد انتهاء هذه النبضة تنتهي الدورة الاولى التي مرت بزمان "واطي" قدره ( $t_{low} = 0.7(R_1C_1 + R_2C_2)$ ) وزمن "عال" ( $t_{high} = 0.7R_1C_1$ ) وبذلك يكون زمن الدورة الكاملة ( $t = 0.7(R_1C_1 + R_2C_2)$ ) وعند عدم ربط مقاومتي التوقيت الخارجيتين  $R_{ext1}$  و  $R_{ext2}$  تكون ( $R_1 = R_2 = R_{int} = 2K\Omega$ ) وعندها يكون زمن الدورة الكاملة ( $t = 1.4 \times 10^3(C_1 + C_2)$ ). وهكذا تبدأ الدورة الثانية عندما يتحول جهد الطرفين 3 و 4 في  $I_{e1}$  من منطق "1" الى منطق "0" حيث تولد نبضة عند طرف 6 في  $I_{e1}$  زمنها  $t_{low}$  وتستمر العملية بنفس الطريقة المشروحة انفاً.

#### المثال (4-6)

في دائرة الشكل (4-16) اذا كانت ( $C_1 = C_2 = 0.01 \mu F$ ) احسب لموجة الاخراج :  $f, t, t_{Low}, t_{High}$

الحل :

باستخدام العلاقات الرياضية المذكورة في الفقرة (4-6) سوف نحصل على المطالب :

$$\begin{aligned} t_{High} &= 0.7 \times 2 \times 10^3 C_2 \\ &= 1.4 \times 10^3 \times 0.01 \times 10^{-6} \\ &= 14 \mu sec \end{aligned}$$



$$t_{Low} = 0.7 \times 2 \times 10^3 C_1$$

$$= 1.4 \times 10^3 \times 0.01 \times 10^{-6}$$

$$= 14 \mu sec.$$

$$t = t_{Low} + t_{High} = 14 + 14 = 28 \mu sec.$$

$$f = \frac{1}{t} = \frac{1}{28 \times 10^{-6}} = 35.714 \text{ KHZ}$$

#### المثال (4-7)

اعد حل المثال السابق اذا كانت (  $C_1 = 0.015 \mu F$  ) ، و (  $C_2 = 0.022 \mu F$  ) و

$$( R_{ext2} = 33 \text{ K}\Omega ) , ( R_{ext1} = 10 \text{ K}\Omega )$$

الحل

في هذا المثال ستكون

$$R_1 = 2 + 10 = 12 \text{ K}\Omega$$

$$R_2 = 2 + 33 = 35 \text{ K}\Omega$$

$$t_{High} = 0.7 R_2 C_2 = 0.7 \times 35 \times 10^3 \times 0.022 \times 10^{-6} = 539 \mu sec.$$

$$t_{Low} = 0.7 R_1 C_1 = 0.7 \times 12 \times 10^3 \times 0.015 \times 10^{-6} = 126 \mu sec.$$

$$t = t_{High} + t_{Low} = 539 + 126 = 665 \mu sec.$$

$$f = \frac{1}{t} = \frac{1}{665 \times 10^{-6}} = 1.5 \text{ KHZ}$$

لاحظ ان ربط مقاومتي التوقيت  $R_{ext1}$  و  $R_{ext2}$  قد يسبب في زيادة زمن الموجة بشكل واضح ، وعمليا يمكن زيادة هذا الزمن بحيث لا يتعدى 56 ثانية حدا اعلى .

### مسئلة

1-4 في دائرة موقت 555 احادي الاستقرار المبينة في الشكل (4-4) ، اذا كانت  $V_{cc} = 15V$  وعرض نبضة القدح  $(t_w = 1\mu s)$  ، فأحسب :

(أ) زمن التوقيت وعرض نبضة الاخراج اذا كانت  $(C = 2\mu F), (R = 3.3M\Omega)$

(ب) قيمة  $R$  و  $C$  اللتين تجملان زمن التوقيت قدره 5 ثوان .

2-4 في دائرة الموقت 555 بصيغة غير مستقر المبينة في الشكل (4-4) اذا كانت

$(R_1 = 15K\Omega), (R_2 = 18K\Omega), (C = 0.11\mu F)$  المطلوب : إيجاد :

1- تردد موجة الاخراج ، 2- زمن الموجة الكلي وكم زمن حالة "عال"

"وزمن حالة واطئ؟ 3- النسبة المئوية للدورة التشغيل

3-4 في دائرة الشكل (4-4) ، اذا كان اعظم زمن توقيت 7.5 ثانية .

أوجد : اطول زمن توقيت وقيمة كل من  $R$  و  $C$  في كل من الدائرتين الشكل

(4-11) والشكل (4-12) .

4-4 في دائرة الشكل (4-14) اذا كانت  $(C = 0.22\mu F), (R_1 = 150\Omega)$  و

$(R_2 = 100\Omega)$  ، فكم هو تردد الاخراج ؟ وما هو اعظم تردد يمكن الحصول عليه من

هذه الدائرة ؟

5-4 في دائرة الشكل (4-15) ، اذا كانت  $(R_A = R_B = 6.8K\Omega)$  و  $(R_B = 330K\Omega)$  ، و

$R_A = 100K\Omega$  و  $(C = 0.002\mu F)$  . احسب تردد موجة الاخراج والنسبة المئوية

لدورة التشغيل .

6-4 في دائرة الشكل (4-16) ، اذا كانت  $(C_1 = C_2 = 0.015\mu F)$  . أوجد لموجة

الاجراج : f, t, 'Low, 'high

7-4 اعد حل السؤال (4-6) اذا كانت  $(C_1 = 0.01\mu F)$  و  $(C_2 = 0.022\mu F)$  و

$(R_{ext1} = 15K\Omega)$  و  $(R_{ext2} = 22K\Omega)$

## حلقة الطور المغلق (PLL) Phase Locked Loop

### 1-5 مقدمة : Introduction

هناك عدة أسس وتقنيات تستخدم في تصميم وتصنيع الدوائر الإلكترونية التي تقوم بانتقاء تردد معين من بين عدد من الترددات ونظرا لأهمية هذه الخاصية في التطبيقات العملية ، نتطرق في هذا الفصل الى شرح مفصل لدائرة حلقة الطور المغلق ، مكوناتها واستخداماتها . تدخل حلقة الطور المغلق الى جانب تصميم دوائر انتقاء التردد في تطبيقات واسعة أخرى خاصة في مجال تحليل الموجات ودوائر تناظرية ، فأنها تسمى حلقة الطور المغلق التناظرية (APLL) Analog phase locked loop ، من جهة أخرى اذا استخدمت دوائر رقمية في تصنيع حلقة الطور المغلق فتسمى في هذه الحالة حلقة الطور المغلق الرقمية (DPLL) Digital phase locked loop .

يبين الجدول (1-5) مواصفات حلقات الطور المغلق المستخدمة بكثرة .

### الجدول (1-5)

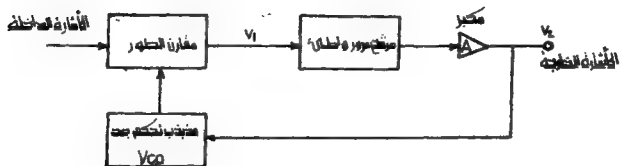
#### خلاصة مواصفات بعض من حلقات الطور المغلق (المغلق)

نوع الحلقة (ص)	التردد (MHz)	النسبة (%)	النسبة (نسبة)	تأخير الإخراج (ميكروثانية)	القدرة الخارجة (W)	نوع التحويل (AM)	نطاق التردد (ميكروثانية)	مدى جهد (ميكروثانية)
NE560	30	40 %	3 %	1	2K <sup>00</sup>	ك	9	+ 16 10 + 20
NE561	30	40 %	3 %	1	2K <sup>00</sup>	نعم	10	+ 16 10 + 20
NE562	30	40 %	5 %	1	2K <sup>00</sup>	ك	12	+ 16 10 + 30
NE565	5	120 %	2 %	15	5K	ك	8	± 6 10 ± 12
SE565	5	120 %	2 %	15	5K	ك	8	± 6 10 ± 12
NE567	5	14 %	5 %	20	20K <sup>00</sup>	نعم	7	+ 4 5 10 + 9
SE567	5	14 %	5 %	20	20K <sup>00</sup>	نعم	6	+ 4 5 10 + 9
NE566	5		2 %	30 % V <sup>000</sup>			7	+ 10 10 + 20
SE566	5		2 %	30 % V <sup>000</sup>			7	+ 10 10 + 20

NE567 \* يوجد لفرع AM و FM  
المدى الأدنى للجهد الخارج

\* الرقم بعد كسب Vcc يوصفه نسبة مئوية لتأخير جهد التغذية .

5-2 مكونات حلقة الطور المقفول : تتكون حلقة الطور المقفول من ثلاثة أجزاء أساسية كما في الشكل (5-1) .



الشكل (5-1) أجزاء حلقة الطور الملقق الأساسية .

## 5-2-1 مذبذب متحكم بجهد :

### Voltage Controlled Oscillator (VCO)

وهو مذبذب نستطيع من خلاله ان نتحكم بتردد الموجة الخارجة منه وذلك بتبسيط جهد تحكم على احد اطراف الانخال ( طرف تحكم جهد ) ، ولهذا يطلق عليه مذبذب تحكم جهد ويدعى تردد الموجة الخارجة من المذبذب بتردد العمل الطليق ( $f_0$ ) اذا كانت قيمة جهد التحكم يساوي صفراً .

اذا زاد عن الصفر او قل فإن تردد الموجة الخارجة من المذبذب تتغير تبعاً حول تردد العمل الطليق ( $f_0$ ) اي يزداد على قيمة ( $f_0$ ) أو يقل عنها حسب قيمة جهد التحكم المسلط على المذبذب .

### : Phase Comparator

### 5-2-2 مقارن الطور :

يقوم مقارن الطور بالمقارنة بين طور إشارة المذبذب و طور الإشارة الداخلة كما في الشكل (5-1) ، وتكون موجة الاخراج دالة للفترة بين طور الاشارتين .

يقوم برشخ الاشارة الخارجة من مقارن الطور ويكون تردد الاشارة الخارجة منه واطنا وذا جهد يتناسب مع الفرق بين طور الاشارتين الداخلتين الى مقارن الطور.

### 3-5 خاصية انتقاء الموجة الداخلة : Input Wave Selection's Property

كما ذكرنا سابقا فان حلقة الطور المخلق القابلة على انتقاء تردد معين من بين عدد من ترددات الاشارات الداخلة اليها وذلك بوساطة تثبيت مذبذب تحكم الجهد على التردد المراد انتقاؤه .

### Principle of PLL's Idea

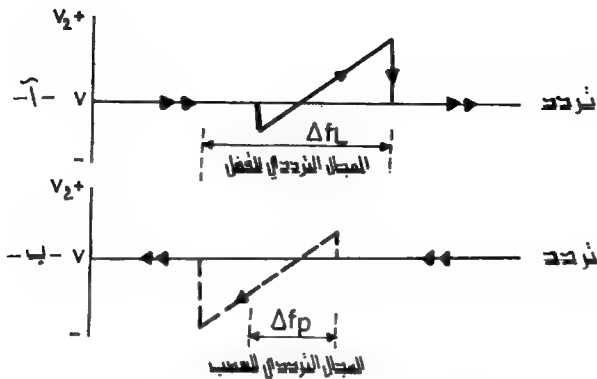
### 5- 4 اساس فكرة حلقة الطور المقفول

يثبت مذبذب تحكم الجهد عادة على تردد مساو لتردد الاشارة المراد انتقاؤها فاذا كان تردد الاشارة الداخلة مساوياً لتردد المذبذب فان الدائرة تكون في حالة قفل ، وعند حصول اي تغيير بسيط في تردد الاشارة الداخلة فان تردد مذبذب تحكم الجهد سيتغير لاحقاً بالتردد الجديد للاشارة الداخلة الى ان يصل اليه فتحصل عندئذ حالة القفل كما هو موضح في الشكل (5 - 2) . فثلاً اذا اصبح تردد الاشارة الداخلة اعلى من تردد مذبذب تحكم الجهد ، يقوم مقارن الطور بالمقارنة بين الترددين لبتج اشارة -الاخراج ، تمر هذه الاشارة اولاً الى مرشح الذبذبات الواطنة ليم ترشيحها ثم تدخل الى مذبذب تحكم الجهد VCO ففي هذه الحالة يزداد تردد المذبذب حتى يصل تردد الاشارة الداخلة وحينئذ تصبح الدائرة في حالة قفل .

### Locked frequency Range

### 5- 4- 1 المجال الترددي للقفل أو المسك

يدعى المدى المحدد للتغير في تردد الاشارة الداخلة والتي تستطيع الحلقة ضبطه اللحاق بتردد الاشارة الداخلة والقفل عليها بالمجال الترددي للقفل كما في الشكل (5-2أ)



الشكل (2-5) أ- المجال الترددي للقفل ب- المجال الترددي للسحب.

يبين الشكل (2-5) كيفية زيادة إشارة التحكم  $V_2$  الداخلة الى مذبذب تحكم الجهد VCO عندما يتغير تردد الإشارة الداخلة من تردد واطي الى تردد عال (عندما يكون تردد العمل الطليق  $f_0$  ضمن هذا المدى من التغير في الترددات) يلاحظ المدى ( $\Delta f_L$ ) الذي تستطيع الحلقة خلاله القفل على تردد الإشارة الداخلة. ان المجال الترددي للقفل او المسك يعتمد بالدرجة الاولى على مقدار الكسب المستمر للحلقة المغلقة بأكملها.

#### 5-4-2 المجال الترددي للسحب : Pulled frequency Range

لو كان تردد الإشارة الداخلة لايساوي تردد العمل الطليق  $f_0$  للمذبذب تحكم الجهد فإن الحلقة قد لاكتسب حالة القفل حتى لو كان ضمن المجال الترددي للقفل السابق الذكر، وذلك يعتمد على خصائص دائرة مرشح الترددات الواطئة وكيفية تبيته للإشارة الخارجة التي تتحكم على المذبذب VCO ، وفي هذه الحالة يوجد مجال ترددي اقل عرضا يسمى بالمجال الترددي للسحب. يبين الشكل (2-5) ب) المجال الترددي للسحب ( $\Delta f_P$ ) عند نقصان تردد الإشارة الداخلة باتجاه تردد العمل الطليق  $f_0$ . بعد تعرف

الاجزاء المكونة لحلقة الطور المغلق ، تتناول فيما يأتي التطبيقات العملية لحلقة الطور المغلق واهميتها من الناحية التقنية في الانظمة المختلفة للاتصالات وتيئة الاشارات وتحليلها .

## 5-5 التطبيقات العملية لحلقة الطور المغلق :

### Practical Application of PLL

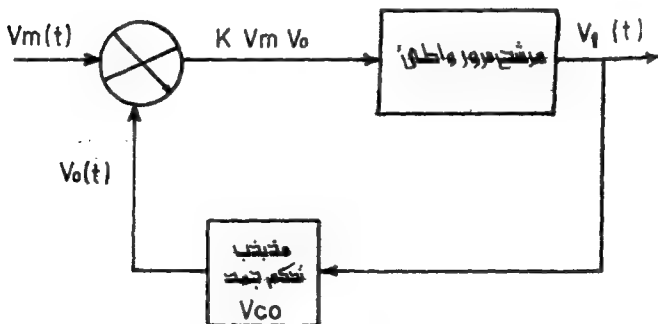
تدخل حلقة الطور المغلق في كثير من دوائر التنعيم ذات الترددات المختارة وفي دوائر تهيئة الاشارات وتمثيل الترددات وغيرها . نتطرق فيما يأتي الى اهم استخداماتها :

1. الكشف عن الموجة المحملة في التضمين الترددي .
2. التزامن الترددي .
3. الكشف عن الموجة المحملة في التضمين السعوي .
4. تحليل الترددات ومضاعفتها .

## 5-5-1 الكشف عن الموجة المحملة في التضمين الترددي :

### Detection of FM Modulated Signal

يبين الشكل (5-3) كيفية استخدام حلقة الطور المغلق في كشف الاشارة في التضمين الترددي حيث ان  $V_1$  تمثل الاشارة الناتجة بعد الكشف .

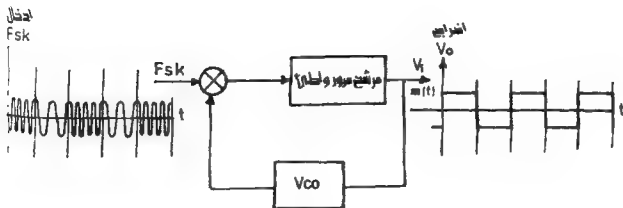


شكل (5-3) استخدام حلقة الطور المغلق في كشف الاشارة في التضمين الترددي

بافتراض ان تردد الموجة الحاملة  $f_c$  Carrier frequency هو ضمن مجال السحب  
 حلقة الطور المغلق ، فأذا قفلت الحلقة على تردد الموجة الحاملة  $f_c$  في التضمين الترددي ،  
 تقوم عندئذ دائرة VCO بمتابعة التردد اللحظي لاشارة الادخال ، اما الاشارة الخارجة  
 من المرشح  $V_1$  فانها تتألف من جزأين ، جزء مستمر يعمل على جعل VCO مقفل على  
 تردد الموجة الحاملة  $f_c$  وجزء متناوب يكون شكله مشابه تماماً للاشارة المحملة  $V_m(t)$  .  
 يمكن استخدام حلقة الطور المغلق للكشف عن الاشارة المحملة في حالتي النطاق الترددي  
 الواسع او النطاق الترددي الضيق ، وتكون الاستجابة اكثر خطية من اية دائرة اخرى من  
 دوائر الكشف في التضمين الترددي .

من الجدير بالذكر ان حلقة الطور المغلق تمثل في هذه الحالة دائرة المستقبل Reciever  
 لقيامها بعملية اختيار التردد والكشف عن الاشارة المحملة .

اما في حالة نقل المعلومات الرقية بنظام Frequency - shift keyed FSK فتنتقل  
 المعلومات الرقية بشكل منطقي (1) او منطقي (0) وبذبذبتين مختلفتين للدلالة على المنطق  
 (1) او (0) وفي دوائر الكشف بوساطة حلقة الطور المغلق يكون جهد الخطاء  $V_1$  الخارج  
 عن دائرة الترشيح بمثابة مستويين مختلفين للجهد يمثل الاول الذبذبة التي تمثل منطق (1)  
 ويمثل الثاني الذبذبة المثلثة للمنطق (0) وهذا يكون الناتج جهداً متقطعاً يمثل العدد  
 الرقي المضمن في نظام FSK . يبين الشكل (5 - 3 ب) كيفية الكشف عن المعلومات  
 الرقية المضمنة بنظام FSK .

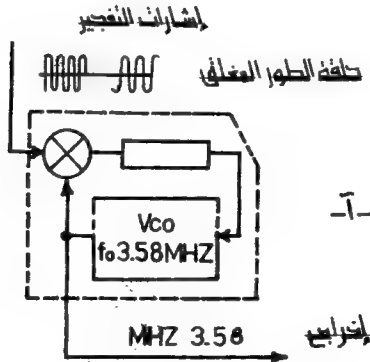


الشكل (5- ب 3) الكشف عن المعلومات الرقية المضمنة بنظام FSK

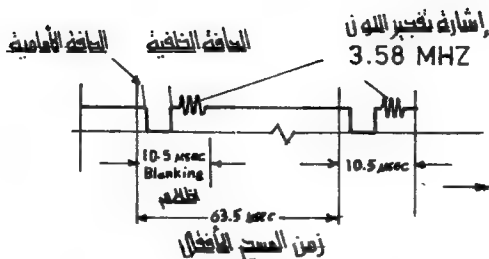


## 5- 2 التزامن الترددي Frequency Synchronization :

نستخدم حلقة الطور المغلق في تزامن الاشارات ، فاذا ادخلت اشارة ضعيفة الجهد وذات تردد مستقر الى حلقة الطور المغلق فيمكن للحلقة ان تقفل على التردد المعني وتتبع في اخراج مذبذب تحكم جهد VCO اشارة لها نفس التردد ذي الاستقرار العالية ومستوى اعلى من القدرة ، حيث تستخدم مثلاً في دائرة كشف اللون في جهاز التلفزيون الملون ، تزامن حلقة الطور المغلق مع تردد الحامل الثانوي (تردد تفجير اللون لأشارة الفيديو) المركبة وتقفل الحلقة على هذا التردد الشكل (5-4-أ.) (حيث تحتوي اشارة الفيديو) المركبة على معلومات حول الاشارات اللونية ، يتم فصل هذه المعلومات والكشف عنها باستخدام تردد اشارة تفجير اللون الثانوي الموجود في الحافة الخلفية لاشارات التزامن كما في الشكل (5-4ب) تكون اشارة التفجير هذه مستقرة التردد وضيفة الجهد . عند استخدام حلقة الطور المغلق نحصل على اشارة ذات تردد مساو لتردد اشارة التفجير ولكن بجهد اكبر يمكن الاستفادة منه في الحصول على المركبات اللونية .



الشكل (5-4) أ) الكشف عن اشارة تفجير اللون لموجة الفيديو المركبة



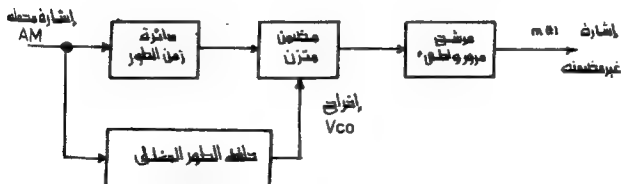
## ب - إشارات التزامن والتفجير اللوني

شكل 4-5 ب) إشارات التزامن والتفجير اللوني

## 5-3-5 الكشف عن الموجة المحملة في التضمين السعوي

### Detetion of AM Modulated signal

يمكن استخدام حلقة الطور المغلق مع المضمن المترن للكشف عن الإشارة المحملة في التضمين السعوي AM Modulation. يوضح الشكل (5-5) المخطط الكتلي لعمل كاشف الإشارة المحملة حيث تقفل الحلقة على تردد الموجة الحاملة Carrierr frequency.



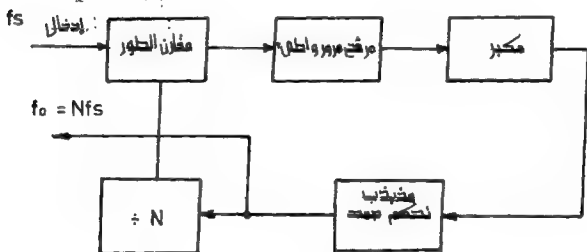
الشكل (5-5) المخطط الكتلي لكشف الإشارة في التضمين السعوي

يكون اخراج مذبذب تحكم جهد VCO بمثابة تردد مرجعي. يساوي تردد الموجة الحاملة AM carrier ولكن بدون تضمين. تدخل هذه الإشارة الى المضمن المترن balance modulator ، بعد ترشيح الإشارة الخارجة من المضمن المترن نحصل على الإشارة المحملة  $m(t)$  في التضمين السعوي.

## 5-4 تقسيم التردد ومضاعفته

### Frequency Division and Multiplication

بادخال مقسم التردد في دائرة حلقة الطور المغلق بين اخراج مذبذب تحكم جهد VCO ومقارن الطور يمكن حلقة الطور المغلق ان تعمل بصفة دائرة مضاعفة التردد ذات الذبذبة المختارة كما في الشكل (5-6) حيث  $N$  هي معامل تقسيم الذبذبة.



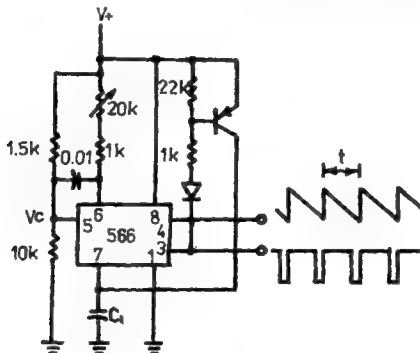
الشكل (5-6) مقسم ومضاعف التردد باستخدام حلقة الطور المغلق

عندما يكون النظام في حالة قفل يكون  $f_o = \frac{f_s}{N}$  وبالتالي  $f_o = Nf_s$  تحت ظروف اخرى يمكن ان نحصل على مضاعفات التردد بدون استخدام معامل تقسيم التردد  $N$  حيث يمكن الاستفادة من اساس تحليل الموجة غير الجيبية الى عدة موجات دورية بترددات مضاعفة ، ففي هذه الحالة يمكن جعل حلقة الطور المغلق تقفل على اى تردد من ترددات الموجات الدورية للحصول على ترددات مضاعفة للتردد الاصلي وبقدرة عالية.

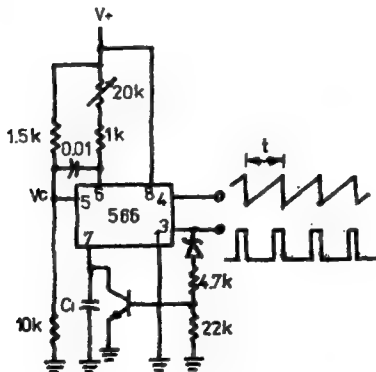
### 5-5-5 استخدامات اخرى لحلقة الطور المقفول :

نستعرض فيما يأتي بعض الدوائر الالكترونية بصفة تطبيقات اخرى عامة لدائرة حلقة الطور المقفول لفرض الاطلاع .

1. مولد موجة خطية سالبة او موجبة ، الشكل (5-7-أ) والشكل (5-7-ب)

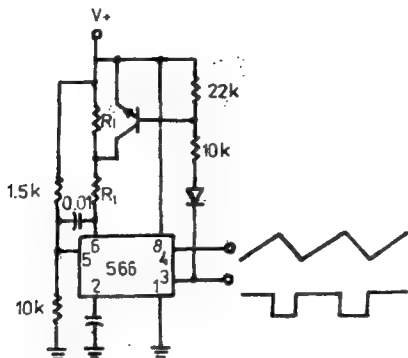


الشكل (5-7-أ) مولد موجة خطية سالبة

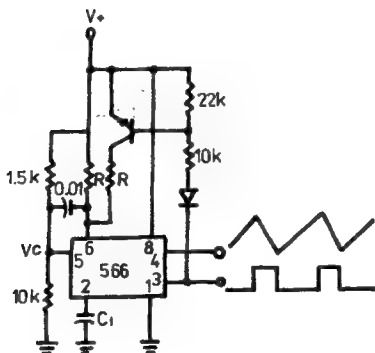


الشكل (5-7-ب) مولد موجة خطية موجبة

2. مولد موجة سن المنشار السالب او الموجب مع مولد نبضات الشكل (5-8-أ) و (5-8-ب).

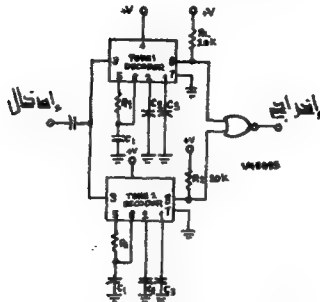


الشكل (5-18) مولد موجة سن منشار سالية



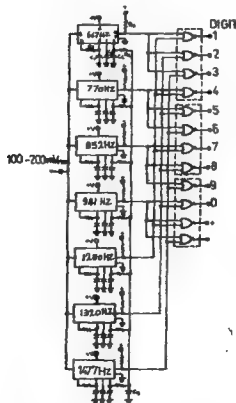
الشكل (5-8) مولد موجة من منشار موجية

3. الكشف عن التنعيم المتعاقب ، الشكل (5-9).



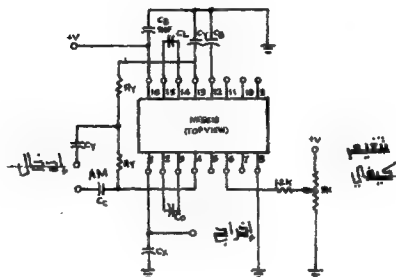
الشكل (5-9) الكشف عن التنعيم المتعاقب

4. مشفر التنعيم باللمس ، الشكل (5-10).

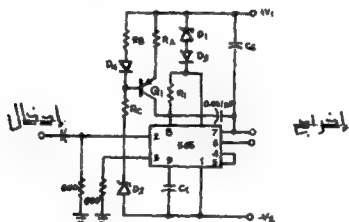


الشكل (5-10) مشفر التنعيم باللمس

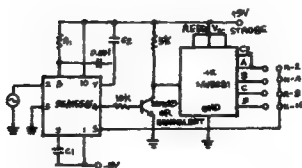
5. مستقبل الراديو ذو التضمين السعوي ، الشكل (5-11).



6. كاشف إشارة التضمين الترددي FM ذو النطاق الترددي الضيق، الشكل (5-12).



7. محلل الترددات ، الشكل (5-13).



## امثلة الفصل الخامس

- 5-1 ما حلقة الطور المغلق ولماذا سميت بهذا الاسم؟
- 5-2 ما مكونات حلقة الطور المغلق؟
- 5-3 ماذا نقصد بـ : مذبذب تحكم الجهد- مقارن الطور- المجال الترددي للقفل- تردد العمل الطليق؟
- 5-4 اشرح مفصلاً اساس عمل حلقة الطور المغلق.
- 5-5 عدد اهم تطبيقات حلقة الطور المغلق.
- 5-6 موجة دورية مربعة ترددها (10 KHZ). بين كيفية استحصال تردد (30 KHZ) بادخال هذه الموجة الى حلقة الطور المغلق.
- 5-7 نكلم على عمل حلقة الطور المغلق بشكل منغم وكاشف للاشارة المضمنة FM
- 5-8 اشرح كيفية استخدام حلقة الطور المغلق بشكل مولد موجة مترامن مع اشارة صغيرة.
- 5-9 بين كيف يمكن لحلقة الطور المغلق ان تعمل كدائرة مضاعفة ترددات.
- 5-10 نكلم على عمل حلقة الطور المغلق لكشف الاشارة المضمنة سعوياً.



## التحويل من الرقمي الى التناظري وبالعكس (A/D & D/A Conversion)

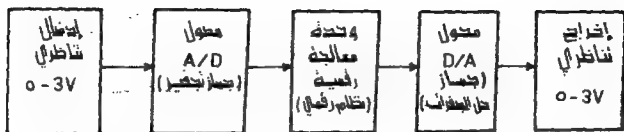
### 1 - مقدمة Introduction

تعد جميع الظواهر الفيزيائية (مثل : الجهد ، ودرجة الحرارة ، والضغط ، والسرعة — الخ) ذات طبيعة تناظرية analogue (وتسمى نظيرية ايضاً) وهذا يعني انها تتغير مع الزمن فهي في لحظة ما ذات قيمة معينة وفي لحظة اخرى ذات قيمة اخرى وهكذا. ولما كان التعامل مع هذه الاشارات ضمن المبادئ الرقمية له فوائد متعددة ، فقد برزت الحاجة الى عملية التحويل من التناظري الى الرقمي analogue - to - digital (اختصاراً A/D او ADC) وعملية التحويل من الرقمي الى التناظري digital - to - analogue (اختصاراً D/A او DAC).

تقوم محولات (A/D) بتحويل المعلومات الرقمية الى مايكافتها من معلومات تناظرية ، مثال ذلك ، تحويل المعلومات الرقمية في اخراج الحاسبة الالكترونية الى معلومات تناظرية تقوم بسياقة قلم الراسم البياني plotter ولهذا تعد محولات (D/A) في اغلب الاحيان اجهزة حل الجفترات decoder اذ تعمل عند اخراج النظام الرقمي.

اما محولات (A/D) فتقوم بعملية تحويل معاكسة فهي تغير الاشارة التناظرية الى اشارة رقمية مكافئة ، مثلاً ، تستعمل محولات (A/D) لتحويل اشارة تناظرية (كالحرارة او الضغط او الاهتزاز .... الخ) الى اشارة رقمية مكافئة وذلك لادخالها في منظومة رقمية ، ولهذا تعد محولات (A/D) غالباً اجهزة تجفير encoder اذ توجد في ادخال النظم الرقمية.

ان محولات A/D و D/A تعرف ايضاً بالمهيئات interface حيث تقوم بتهيئة الاشارة كي تستطيع الدخول الى النظام الرقمي او الخروج منه ، كما يسمى النظام الذي تستخدم فيه بالنظام المختلط او الهجين hybrid system. ويوضح المخطط الكلي في الشكل (1 - 6) الصيغة العامة للنظام المختلط لمعالجة المعلومات.



الشكل (6-1) منظم كمي للنظام المخطط لمعالجة المعلومات

## 6-2 التحويل الرقمي الى التناظري D/A conversion :

ان عملية التحويل (D/A) هي عملية سهلة اذا ماقورنت مع عملية التحويل (A/D). وفي الواقع ان محولات (D/A) تشكل جزءاً من اجزاء محولات (A/D)، لذلك يفضل تناول D/A قبل A/D.

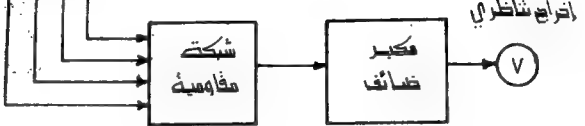
يبين المخطط الكلي في الشكل (6-2) محول D/A الذي يتم فيه تحويل عدة ادخالات رقمية (في هذه الحالة اربعة هي D,C,B,A) الى اخراج تناظري واحد (V) يمكن قراءته بوساطة الفولتميتر. حيث يتألف هذا المحول من جزأين: الاول شبكة مقاومة والثاني مكبر ضايف. ان الشبكة المقاومة تأخذ بعين الاعتبار ان منطق "1" للادخال B له ضعف قيمة منطق "1" للادخال A وكذلك منطق "1" للادخال C له اربعة امثال قيمة منطق "1" للادخال A وبفسس الطريقة فان منطق "1" للادخال D له ثمانية امثال قيمة منطق "1" للادخال A.

اعتماداً على طبيعة الشبكة المقاومة هنالك نوعان من محولات D/A الاول نوع الشبكة ذات المقاومة الموزونة Weighted resistor والثاني نوع السلم الثاني (R-2R ladder).

إدخالات رقمية

8s 4s 2s 1s

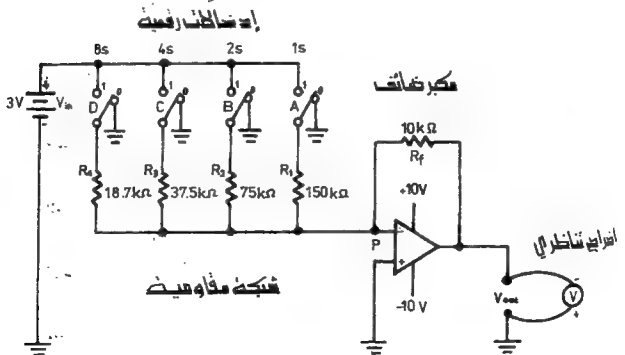
D C B A



الشكل (2-6) مخطط كتلي لمحول D/A

1-2-6 محول D/A نوع الشبكة ذات المقاومة الموزونة Weighted Resistor D/A

يوضح الشكل (3-6) محول D/A بسيط، حيث تشكل المقاومات  $R_4, R_3, R_2, R_1$  الشبكة المقاومة نوع المقاومة الموزونة، بينما تقوم مقاومة التغذية العكسية ( $R_f$ ) مع مكبر العمليات (OP-Amp) بدور المكبر الضائف.



الشكل (3-6) دائرة محول D/A نوع المقاومة الموزونة.

عندما تكون جميع المفاتيح موضوعة عند المنطق "0" (أي حالة الإدخال 0000) فإن فولتية الإدخال عند النقطة p ستكون OV وهذا تكون فولتية الإخراج OV أيضا .  
افرض ان المفتاح A قد تم وضعه عند منطق "1" (أي حالة الإدخال 0001) فان فولتية الإدخال 3V سوف تسلط على المكبر من خلال المقاومة  $R_1$  ولحساب فولتية الإخراج  $V_{out}$  نتبع مايلي :

$$A_v \text{ (الكسب)} = \frac{R_f}{R_{in}} = \frac{10000}{150000} = 0.066$$

$$V_{out} = A_v \times V_{in} = 0.066 \times 3 = 0.2 \text{ V}$$

وهكذا يمكننا حساب فولتية الإخراج التناظرية لكافة احتمالات الإدخال الرقمية حيث نحصل على جدول الحقيقة (جدول 6-1) لهذه الدائرة .

في الدائرة (6-3) لاحظ ان المقاومة  $R_2$  هي ضعف قيمة المقاومة  $R_3$  والمقاومة  $R_2$  ضعف المقاومة  $R_3$  وهكذا ، اي اننا لو اردنا اضافة مفتاح خامس E وزنه  $2^4$  (أي 16) فسوف نحتاج الى مقاومة  $R_5$  تربط على التوالي معه قيمتها نصف قيمة المقاومة  $R_4$  اي  $R_5 = 9.35K\Omega$  ولهذا السبب سمي هذا النوع بالمقاومة الموزونة . كذلك باستطاعتنا كتابة المعادلة (6-1) لإيجاد فولتية الإخراج ( $V_{out}$ ) في الدائرة (6-3) بصورة عامة :

$$V_{out} = - \frac{V_{in}}{R_1} \times R_f (A + 2B + 4C + 8D) \quad \dots(1-6)$$

حيث كل من A ، B ، C ، D أما "0" أو "1" اعتمادا على وضع كل مفتاح .

**مثال (6-1)**

في دائرة الشكل (6-3) ، احسب قيمة فولتية الإخراج التناظرية المكافئة لحالات الإدخالات الرقمية (1011) .

**الحل**

باستخدام المعادلة (6-1) نحصل على  $V_{out}$

$$V_{out} = - \frac{3}{150000} \times 10000 (8 \times 1 + 4 \times 0 + 2 \times 1 + 1 \times 1)$$

$$= - 2.2 \text{ Volt}$$

(ملاحظة : يمكن التخلص من الاشار السالبة بادخال اشارة  $V_{out}$  على مكبر عاكس كما مر بنا في الفصل الثاني) .

الجدول (6-1) جدول الحقيقة لمحول D/A المبين في دائرة الشكل (6-3)

الادخالات الرقمية				الاخراج التناظري
8's	4's	2's	1's	
D	C	B	A	فولت
0	0	0	0	0
0	0	0	1	0.2
0	0	1	0	0.4
0	0	1	1	0.6
0	1	0	0	0.8
0	1	0	1	1.0
0	1	1	0	1.2
0	1	1	1	1.4
1	0	0	0	1.6
1	0	0	1	1.8
1	0	1	0	2.0
1	0	1	1	2.2
1	1	0	0	2.4
1	1	0	1	2.6
1	1	1	0	2.8
1	1	1	1	3.0

على الرغم من بساطة محول D/A نوع المقاومة الموزونة وسهولة فكرة عمله ، الا انه يعاني من عائقين غير يسيرين يجعلان من دائرته غير مرغوب فيها : أولها الاختلاف الكبير في قيم المقاومات المستعملة فضلا عن ان هذه المقاومات يجب ان تكون من النوع المضبوط وذات سماحية محدودة جدا مما يؤدي الى تكاليف زائدة في تصميم هذه الدائرة ، وثانيها كون المقاومة المستعملة للرقم ذي المرتبة الاعلى (MSB) يجب ان تتحمل تيارا يزيد كثيرا عن التيار الذي تتحمله مقاومة الرقم ذي المرتبة الادنى (LSB). ومثالا على ذلك ، في منظومة تحويل D/A ذات (10) ارقام يكون التيار الذي يسري خلال مقاومة الرقم ذي المرتبة الاعلى (512) مرة اكبر من تيار مقاومة الرقم ذي المرتبة الادنى (لاحظ المثال 6-2) .  
لهذين السببين تم تطوير شبكة مقاومة اخرى اطلق عليها اسم : سلم ladder .

#### مثال (6-2)

في دائرة محول D/A المرسومة في الشكل (6-3) ، أحسب النسبة بين تيار المقاومة ذات المرتبة الاعلى والتيار في المقاومة ذات المرتبة الادنى .

الحل

ان مقاومة المرتبة الاعلى هي ( $R_4 = 18.7K\Omega$ ) والتيار الذي يسري فيها  $I_4$  :  
باستخدام قانون اوم هو:

$$I_4 = \frac{3}{18.7} = 160 \text{ mA}$$

اما مقاومة المرتبة الادنى فهي ( $R_1 = 150 k\Omega$ ) والتيار الذي يسري فيها  $I_1$  :

$$I_1 = \frac{3}{150} = 20 \text{ mA}$$

لذلك

$$\frac{I_4}{I_1} = \frac{160}{20} = 8$$

وهذا يعني ان تيار مقاومة المرتبة الاعلى اكبر من تيار مقاومة المرتبة الادنى بمقدار (8) مرات .

## 6-2-2 محول D/A نوع السلم الثنائي R-2R Binary Ladder D/A

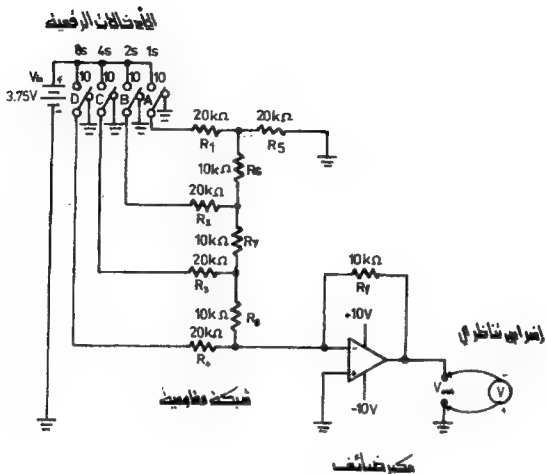
يبين الشكل (4-6) دائرة محول D/A نوع السلم الثنائي وقد سمي بهذا الاسم لأن قيم المقاومات التي تتألف منها الشبكة المقاومة تكون R و 2R. لاحظ في هذا الشكل ان المقاومات الافقية ( $R_1, R_2, R_3, R_4, R_5$ ) هي ضعف المقاومات العمودية ( $R_6, R_7, R_8, R_9$ ) حيث ان قيمة المقاومة الافقية ( $20K\Omega$ ) بينما قيمة المقاومة العمودية ( $10K\Omega$ ) وهذه الخاصية بمحد ذاتها تعد ميزة حسنة تجاوزت مشكلة قيم المقاومات المتفاوتة التي واجهناها في النوع السابق.

باستطاعتنا ملئ جدول الحقيقة (الجدول 2-6) لمحول D/A في الشكل (4-6) وذلك باستخدام المعادلة (2-6) :

$$V_{out} = \frac{V_{in}}{(2^n - 1)} (A + 2B + 4C + 8D) \quad \dots(2-6)$$

الجدول (2-6) جدول الحقيقة لمحول D/A المبين في الشكل (4-6)

الادخالات الرقمية				
B's	4's	2's	1's	الانخراج التناظري
D	C	B	A	فولت
0	0	0	0	0.00
0	0	0	1	0.25
0	0	1	0	0.50
0	0	1	1	0.75
0	1	0	0	1.00
0	1	0	1	1.25
0	1	1	0	1.50
0	1	1	1	1.75
1	0	0	0	2.00
1	0	0	1	2.25
1	0	1	0	2.50
1	0	1	1	2.75
1	1	0	0	3.00
1	1	0	1	3.25
1	1	1	0	3.50
1	1	1	1	3.75



الشكل (4-6) محول D/A نوع السلم التفاضلي

حيث  $n$  هي عدد الادخالات الرقمية وفي هذه الدائرة تساوي (4).

### المثال (3-6)

في دائرة محول D/A المبينة في الشكل (4-6)، اوجد فولتية الاخراج التناظرية ( $V_{out}$ ) لحالة الادخالات الرقمية (1001).



الحل :

باستخدام المعادلة (6-2) نحصل على :

$$V_{out} = - \frac{3.75}{(2^4 - 1)} (1 + 2 \times 0 + 4 \times 0 + 8 \times 1)$$

$$= - 2.25 \text{ Volt}$$

مثال (6-4) :

في محلول D/A له سلم يتألف من (6) أرقام ثنائية و  $V_{in} = 5V$  أوجد :

أ- فولتية الاخراج الناتجة من الادخال الرقمي 101100 ب- عدد الحالات في جدول الحقيقة لهذا المحول ، ج- أقصى فولتية اخراج لهذا المحول .

الحل :

أ- لاجباد قيمة فولتية الاخراج التناظرية  $V_{out}$  يمكن تطبيق المعادلة 6-2 ل 6 ادخالات ثنائية :

$$V_{out} = \frac{V_{in}}{(2^n - 1)} (A + 2B + 4C + 8D + 16E + 32F)$$

$$= \frac{5}{(2^6 - 1)} (0 + 2 \times 0 + 4 \times 1 + 8 \times 1 + 16 \times 0 + 32 \times 1)$$

$$= 3.492 \text{ Volt}$$

ب- ان عدد حالات جدول الحقيقة لهذا المحول تساوي  $2^6 = 64$  حالة .

ج- أقصى فولتية اخراج هي نفسها  $V_{in}$  وتساوي 5 فولت لهذا المحول ويمكن التأكد من ذلك باستخدام المعادلة 6-2 كما في الفقرة (أ) :

$$V_{out} = \frac{5}{(2^6 - 1)} (1 + 2 \times 1 + 4 \times 1 + 8 \times 1 + 16 \times 1 + 32 \times 1)$$

$$= 5 \text{ Volt}$$

## 6 - 2 - 3 الدقة والوضوح Accuracy & Resolution :

توجد عدة مميزات ومواصفات في محولات D/A ومن أهمها الدقة accuracy والوضوح resolution وتسمى أحيانا قابلية التحليل تحدد جودة المحول واعتماديته .

ان دقة المحول D/A تعتمد بشكل كبير على دقة قيم المقاومات المستعملة وكذلك على دقة جهد المرجع . ويمكن تعريف الدقة بأنها مقياس مدى قرب فولتية الاخراج الحقيقية عن قيمة الفولتية المحسوبة نظريا . مثالا على ذلك ، أفرض أن الفولتية الناتجة نظريا من ادخال رقمي معين هي 5V فإذا كانت دقة التحويل  $10\% +$  فإن الفولتية الحقيقية في الاخراج ستكون بين 4.5V و 5.5V أما الوضوح فيعني اقل زيادة في الفولتية يمكن تمييزها ، ويعتمد الوضوح بصورة رئيسة على عدد الادخالات الثنائية للمحول . بتعبير اخر تحدد أقل زيادة بفولتية الاخراج بالرقم الثنائي ذي المرتبة الأدنى LSB.

أي أن : الوضوح  $= \frac{1}{2^n}$  وهذا يعني انه كلما كانت n اكبر فإن الوضوح يكون افضل .

### المثال (6 - 5) :

محول D/A له (8) ادخالات رقمية ، أحسب :

أ- الوضوح (ب- النسبة المئوية للوضوح . ج- اذا كانت قيمة فولتية الاخراج القصوى هي 4.5V ، ما الوضوح بالفولت ؟

الحل :

$$\text{أ- الوضوح} = \frac{1}{2^8} = \frac{1}{256} = 0.0039$$

$$\text{ب- النسبة المئوية للوضوح} = 0.0039 \times 100 = 0.39\%$$

$$\text{ج- الوضوح (بالفولت)} = 0.0039 \times 4.5 = 17.55$$

مل فولت

المثال (6 - 6) : كم رقما ثنائيا نحتاج اليه في ادخال محول D/A لكي نحصل على الوضوح 10mV عندما تكون فولتية الاخراج القصوى 9V ؟

$$\frac{I}{2^n} = \frac{10 \text{ mV}}{9 \text{ V}} = \frac{10 \times 10^{-3}}{9}$$

الحل :

$$2^n = 900$$

$$n \approx 10$$

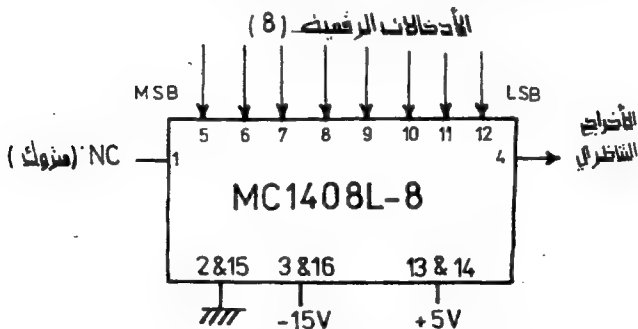
عليه

على الرغم من ان 10 ارقام ثنائية يمكن ان تعطي وضوحاً افضل 8.7mV ، غير ان اقل عدد من الارقام يعطي الوضوح المطلوب في المثال فلنستخدمنا  $n=9$  فهذا يعني ان الوضوح سوف يكون 17.5mV وهذا غير موافق لمطلوب هذا المثال حيث ان الوضوح المطلوب هو 10mV .

ملاحظة :  $n$  يجب ان تكون عدداً صحيحاً موجباً .

## 6-2-4 أمثلة عملية لمحولات D/A :

نتيجة للتطور الكبير في تصنيع الدوائر المتكاملة فقد أصبح بالإمكان الحصول على محولات D/A جاهزة بشكل دائرة متكاملة ، كما هو موضح في الشكل (6-5) والذي يبين الدائرة المتكاملة MC1408L كمثال عملي لمحول D/A ذي (8) أرقام ثنائية للدخال . كذلك يبين الجدول (6-3) امثلة عملية للدوائر متكاملة تقوم بمهام تحويل الاشارات الرقمية الى تناظرية مع بعض المعلومات الاساسية عنها .



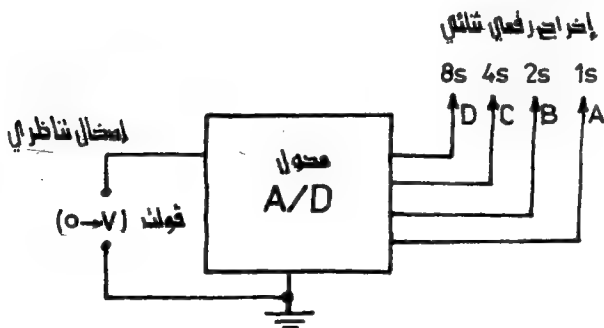
الشكل 6-5 دائرة المتكاملة 8 - MC1408L تمثل كمحول D/A

### المجلد 6 - 3 امثلة عملية لدوائر متكاملة للتحويل الرقمي الى تناظري

الرمز	النشأ	عدد الارقام الثانية للدخال	زمن التحويل (السرعة)
Mc 1408	Motorola	8	300 ns
DAC 08	PMI	8	100 ns
DAC 03	PMI	10	250 ns
DAC 4212	Datel	12	1S
DAC 70	Burr Brown	16	7S

### 6-3 التحويل التناظري الى الرقمي A/D Conversion

تعد عملية تحويل الاشارة التناظرية الى اشارة رقمية A/D عملية معاكسة تماماً من حيث الهدف للتحويل D/A الا انها اعقد منها كثيراً حيث تمثل الاخيرة جزءاً من الاولى كما سيتوضح لنا في الفقرات القادمة . يوضح الشكل 6-6 التخطيط الكتلي الاساسي لتحويل A/D علماً بأنه توجد طرق متعددة لانجاز عملية التحويل A/D سوف يتم تناول المهمة منها بالتفصيل .

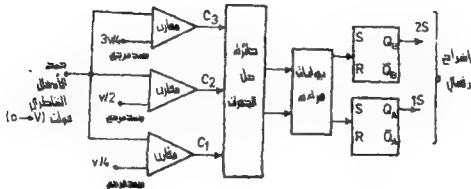


الشكل 6-6 مخطط كتلي لمحول A/D

### 6-3-1 محول A/D الآتي Simultaneous :

تعتمد طريقة التحويل الآتي للاشارة التناظرية الى اشارة رقمية على استعمال عدد من المقارنات (دوائر المقارنة) ، ويبين الشكل (6-7) منظومة ذات ثلاث دوائر مقارنة ، حيث يتم تسليط الاشارة التناظرية المراد تحويلها الى ارقام على احد طرفي الادخال في جميع المقارنات والطرف الثاني للمقارنات يربط بفولتيات المرجع ، والقيم التي استعملت هنا هي  $(V/4)$  ،  $(V/2)$  و  $(3V/4)$  وبذلك تقبل هذه الدائرة ادخلا تناظريا بين الصفر و  $V$  فولت .

ان مبداء عمل المقارن بسيط ويتلخص فيما يأتي : اذا كانت اشارة الادخال التناظرية اكبر من فولتية المرجع للمقارن فان اخراجه سيكون عند منطق "1" اما اذا كان العكس (اي ان اشارة الادخال اقل من فولتية المرجع) فان اخراج المقارن سيكون عند منطق "0" نستنتج من هذا ان هناك اربعة مستويات للفولتية يمكن كشفها بالمقارنات الثلاث في دائرة الشكل 6-7 . ويمكن تمثيل الحالات الاربع بوساطة رقمين ثنائيين كما هو واضح في جدول الحقيقة 6-4 حيث نستطيع الحصول عليها باستعمال دائرة لحل الجفترات التي تسوقها المقارنات الثلاث ، ويمكن تخزين هذين الرقمين اللذين يكافئان فولتية الادخال التناظرية في سجل يتألف من نقطتين نوع SR .



الشكل 6-7 محول A/D آتي ذو اخرج مكون من رقمين ثنائيين

الجدول (6-4) جدول الحقيقة لمحول A/D الآتي المبين في الشكل (6-7)

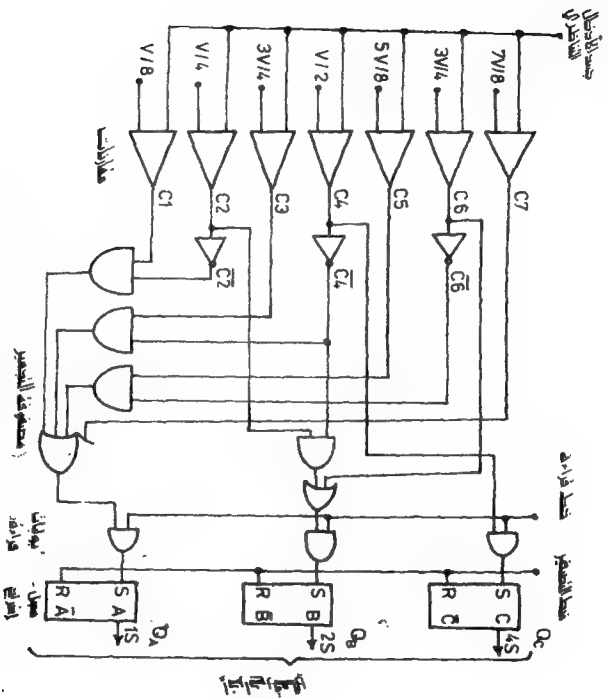
إخراج رقمي		إخراج المقارنات			جهد الإدخال التناظري
$Q_B^{(2n)}$	$Q_A^{(1n)}$	$C_3$	$C_2$	$C_1$	
0	0	0	0	0	0 إلى $V/4$
0	1	0	0	1	$V/2$ إلى $V/4$
1	0	0	1	1	$V/2$ إلى $3V/4$
1	1	1	1	1	$3V/4$ إلى $V$

ولزيادة فهم عمل محول A/D الآتي ، لندرس المحول A/D ذا الإخراج المكوّن من ثلاثة أرقام ثنائية المبين في الشكل (6-8) . يلاحظ هنا انه لتحويل إشارة الإدخال التناظرية الى إشارة رقمية ذات 3 أرقام يجب استعمال 7 مقارنات وبذلك يمكن تقسيم الإدخال الى 8 مستويات . وتذكر ان المحول ذا الرقبن احتاج الى 3 مقارنات للحصول على 4 مستويات . وبصورة عامة يمكن القول بأننا نحتاج الى  $(2^n - 1)$  من المقارنات للحصول على إشارة رقمية ذات  $n$  من الأرقام . ونحوي بعض المقارنات على دوائر اتمام في إخراجها حيث تستوجب الضرورة احيانا استعمال كل من الإخراج ومنتمه في مصفوفة التجفير .

ويوضح الجدول (6-5) ضمناً عمل مصفوفة التجفير وبسهولة ، حيث تقوم هذه المصفوفة بتسلم 8 مستويات للإدخال قادمة من إخراجات المقارنات السبعة كما في الشكل (6-8) ، ثم تتولى عملية تجفيرها بثلاثة أرقام ثنائية (لوجود 8 حالات ممكنة) .

يلاحظ ان الرقم ذا المرتبة الأعلى  $Q_6$  هو أبسط أرقام الإخراج تعييناً ، حيث نرى هذا الرقم واحداً كلما كان  $\bar{C}_4$  واحداً (أي أن  $Q_6 = C_4$ ) . أما خط الإخراج  $Q_8$  فانه يكون واحداً عندما يكون  $C_2$  و  $\bar{C}_4$  واحداً ، أو عندما يكون  $C_4$  واحداً . هنا بالإمكان كتابة علاقة لـ  $Q_8$  كالمينة في المعادلة (6-3) :

$$Q_8 = C_2 \bar{C}_4 + C_6 \quad \dots(3-6)$$



الشكل (8-6) محيل A/D الاني ذو إخراج مكون من ثلاثة أرقام ثنائية

الجدول (5-6) الجدول المنطقي غول A/D الآتي ذي إخراج مكون من ثلاثة أرقام ثنائية المبين في الشكل (8-6).

إخراج رقمي			إخراج المقارنات							جهد الادخال التناظري	
$Q_C^{45}$	$Q_B^{25}$	$Q_A^{15}$	$C_7$	$C_6$	$C_5$	$C_4$	$C_3$	$C_2$	$C_1$		
0	0	0	0	0	0	0	0	0	0	0 الى 7 / 8	0
0	0	1	0	0	0	0	0	0	1	7 / 4 الى 7 / 8	0
0	1	0	0	0	0	0	0	1	1	3V / 8 الى 3V / 4	0
0	1	1	0	0	0	0	1	1	1	7 / 2 الى 3V / 8	0
1	0	0	0	0	0	1	1	1	1	5V / 8 الى 5V / 2	0
1	0	1	0	0	1	1	1	1	1	3V / 4 الى 5V / 8	0
1	1	0	0	1	1	1	1	1	1	7V / 8 الى 3V / 4	0
1	1	1	1	1	1	1	1	1	1	7 الى 7V / 8	0

وهكذا يمكن إيجاد المعادلة المنطقية للرقم الثنائي ذي المرتبة الاقل  $Q_A$  كما في المعادلة (4-6):

$$Q_A = C_1 \bar{C}_2 + C_3 \bar{C}_4 + C_5 \bar{C}_6 + C_7 \quad \dots(4-6)$$

أما نقل المعلومات من مصفوفة التخزين إلى سجل الخزن فيتم بخطوتين:  
الاولى، يجب ظهور نبضة تصفير موجبة على خط التصفير وذلك لوضع النطاطات جميعها في حالة الصفر. الثانية، تقوم نبضة قراءة بفتح بوابات القراءة وبذلك تنقل المعلومات الى النطاطات.

إن تصميم محولات A/D الآتية يمكن أن تتم بكل سهولة وذلك لبساطة فهمها. إلا أن عدد المقارنات التي نحتاج إليها تزداد بصورة كبيرة كلما زاد عدد الارقام الثنائية المطلوبة (وهي  $2^n - 1$  حيث  $n$  يمثل عدد الارقام الثنائية للاخراج الرقمي المطلوب) ولذلك يصبح العدد الكبير للمقارنات وتخفيفها (بوساطة مصفوفة التخزين والتي تدعى أحياناً بمحلل الجفترات) عبء أمام التصميم. وعلى الرغم من ميزة المحولات الآتية وهي سرعتها كما يدل



على ذلك إسمها ، توجد هناك طرق أفضل للتحويل من النظيري الى الرقمي (والذي يسمى بعض الاحيان الترقيم) خصوصاً إذا مازادت الارقام الثنائية المطلوبة عن 3 أو 4 .

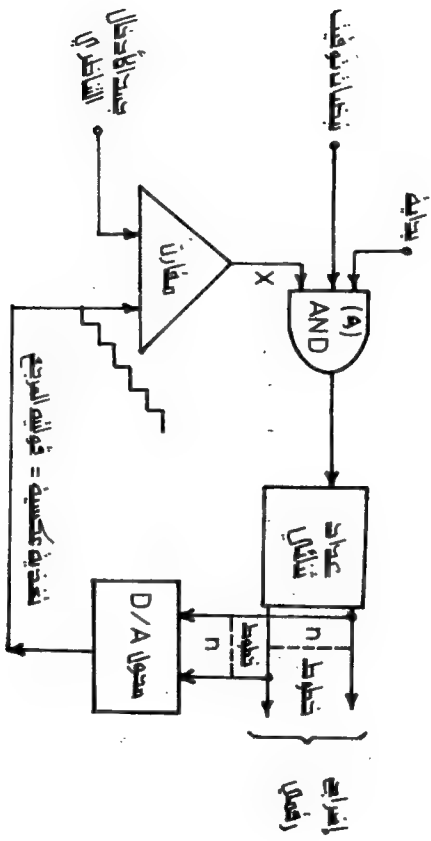
### 2-3-6 محول A/D - طريقة العداد Counter Method

يتألف هذا النوع من محولات A/D كما هو مبين في الشكل (6-9) من مقارن واحد ، وبوابة (و) AND ، وعداد ثنائي ، ومحول D/A .

يؤدي المقارن هنا دوراً رئيسياً في إنجاز عملية التحويل ، حيث يكون أحد طرفي الادخال له هو جهد الادخال التناظري المراد تحويله الى إشارة رقمية بينما يتسلم الطرف الثاني للادخال فولتية مرجع متغيرة (وليست ثابتة كما في النوع الآتي) قادمة من إخراج المحول D/A والذي بدوره يتسلم إشارة الدخول من عداد ثنائي بسيط مسيطر على عمله بواسطة بوابة (و) AND . وهنا لابد من الإشارة الى نقطتين : الأولى ، وجود مقارن واحد فقط حيث تكتمل عملية التحويل عندما يتساوى الجهد عند طرفيه . والثانية ، استخدام محول D/A مع بعض الدوائر البسيطة للحصول على محول A/D .

يمكن توضيح طريقة عمل محول A/D ذي العداد والمبين في الشكل (6-9) بما يأتي :  
أولاً ، يكون العداد مصفراً ثم عند ظهور إشارة التحويل على خط البداية وتكون بوابة (و) فعالة (حيث تكون إشارة X والتي تمثل إخراج المقارن عند المنطق "1" حتماً عند البدء بعملية التحويل) فنسمح بمرور نبضات التوقيت (القادمة من المؤقت) إلى العداد فيبدأ العداد بالعد الثنائي الاعتيادي فتولد بذلك الموجة في إخراج المحول D/A ، وهذه الموجة تسلط على أحد إدخالي دائرة المقارن حيث تعمل بشكل فولتية مرجع ، أما طرف الادخال الآخر للمقارن فتسلط عليه الإشارة التناظرية المراد ترقيمها (أي تحويلها إلى إشارة رقمية) . وعندما تتساوى فولتية المرجع مع فولتية الادخال التناظرية (أو تزيد عنها) فإن إشارة إخراج المقارن (X) ستكون عند منطق "0" مما يسبب غلق بوابة (و) AND (جعلها في حالة غير فعالة) ويقف العداد وهنا تنتهي عملية التحويل حيث أن العدد الذي توقف عنده العداد يمثل الاخراج الرقمي الذي يكافئ جهد الادخال التناظري .

يمكن اعتبار هذه الدائرة بأكملها منظومة سيطرة ذات الدائرة المغلقة ، حيث ان إشارة الفرق (X) تولد في إخراج المقارن وذلك بموازنة فولتية الادخال التناظرية مع إشارة التغذية العكسية (موجة المرجع المدرجة ثانياً) . وتقوم إشارة الفرق بفتح البوابة التي تسمح



الشكل (٩-٦) محول تناظري / رقمي (AND) نوع العداد

بمرور نبضات التوقيت ، فيتقدم العداد بعده بالاتجاه الذي يعمل على تقليل اشارة الفرق وذلك بزيادة اشارة التغذية العكسية الرقبة . وعندما يقل الفرق الى الصفر تكون فولتية التغذية العكسية ( اخراج العداد ) عندئذٍ مساوية لاشارة الادخال التناظرية . عند ذلك تقوم البوابة بحجب نبضات التوقيت فتستقر المنظومة على تلك الحالة .

يمتاز محول A/D ذو طريقة العداد بالدقة العالية موازنة بالنوع الآتي ، الا انه يستغرق وقتاً أطول في انجاز عملية التحويل حيث أن العداد يبدأ بالصفر ثم بعد بالتسلسل الثاني المألوف وقد يحتاج (اعتماداً على جهد الادخال التناظري) الى  $2^n$  (حيث  $n$  هي عدد الارقام الثنائية) من النبضات وذلك قبل أن تكتمل عملية التحويل . اما معدل زمن التحويل فهو  $2^n/2$  أو  $2^{n-1}$  عدداً . ان تردد نبضة الوقت هو الذي يتحكم في زمن التحويل كما يتضح من العلاقة الآتية :

$$\text{أعظم زمن للتحويل} = 2^n \times \frac{1}{f}$$

(حيث  $f$  هي تردد نبضة التوقيت بالهرتز)  
أما معدل زمن التحويل فهو الزمن المستغرق لاكمال نصف العد الكلي أي نصف أعظم زمن للتحويل .

مثال (7-6)

إذا كان محول A/D نوع العداد المبين في الشكل (6-9) ذا (4) أرقام ثنائية وتردد نبضة التوقيت (200 KHZ) ، المطلوب إيجاد :

أ- أقصى زمن للتحويل ، ب- معدل زمن التحويل ، ج- معدل سرعة التحويل القصوى .

الحل

$$\text{أ- أقصى زمن للتحويل} = 2^4 \times \frac{1}{200 \times 10^3} = 80 \mu s$$

هذا يعني ان المحول ذي الأربعة أرقام ثنائية  $2^4$  (أي 16) حالة عد ، وعندما يكون التردد (200 KHZ) فإن العداد يتقدم عدداً واحداً كل  $5 \mu s$

ب- ان معدل زمن التحويل يساوي نصف زمن التحويل الاعظم وفي هذه الحالة :

$$\frac{80}{2} = 40 \mu s$$

ج- ان معدل سرعة التحويل القصوى (يحدده زمن التحويل الاقصى) يمثل عدد التحويلات بالثانية الواحدة وهو :

$$\frac{1}{80 \times 10^{-6}} = 12500$$

#### المثال (8-6)

في المثال السابق اذا كان جهد الادخال التناظري يتراوح بين صفر و 3 فولت ، فأكتب جدول الحقيقة موضعاً عليه زمن التحويل لكل حالة .

#### الحل

بما أن أكبر قيمة لفولتية الادخال التناظرية هي 3 فولت وعدد الارقام الثنائية

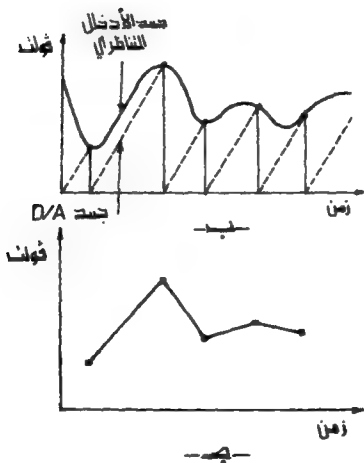
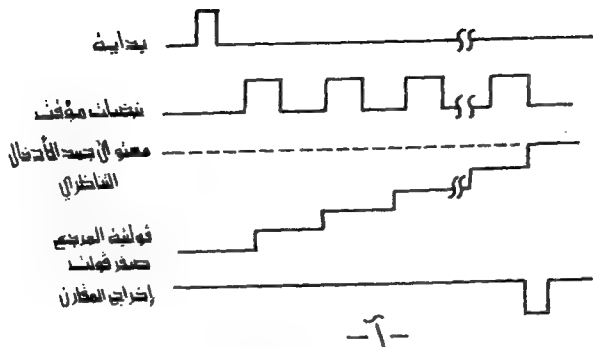
للاخراج الرقمي هي 4 فهذا يعني أن تغيراً في فولتية الادخال قدره  $0.2V$  يسـ

تغيراً في عد العداد بمقدار 1 ويحتاج الى زمن قدره  $5 \mu s$  ، ويوضح الجدول (6-6) المطلوب هذا المثال .

الجدول (6-6) جدول الحقيقة للمثال (6-8)

زمن التحويل ( $\mu S$ )	الاخراج الرقمي				جهد الادخال
	$D^{8S}$	$C^{4S}$	$B^{2S}$	$A^{1S}$	التناظري (V)
5	0	0	0	0	0.0
10	0	0	0	1	0.2
15	0	0	1	0	0.4
20	0	0	1	1	0.6
25	0	1	0	0	0.8
30	0	1	0	1	1.0
35	0	1	1	0	1.2
40	0	1	1	1	1.4
45	1	0	0	0	1.6
50	1	0	0	1	1.8
55	1	0	1	0	2.0
60	1	0	1	1	2.2
65	1	1	0	0	2.4
70	1	1	0	1	2.6
75	1	1	1	0	2.8
80	1	1	1	1	3.0

يبين الشكل (10-6) عمل محول A/D ذي العداد حيث مخطط التوقيت ، وترقيم اخراج الفولتية ثم اعادة بناء اشارة من معلومات رقمية .



الشكل (10-6) عمل معكّل A/D في المعاد

أ- مخطط التوقيت ب- ترميز إخراج فولتية

ج- إعادة بناء إشارة من معلومات رقمية

### 3-3-6 محول A/D ذو النوع المستمر A/D Converter Continuous Type

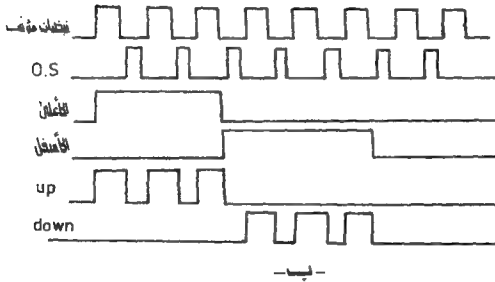
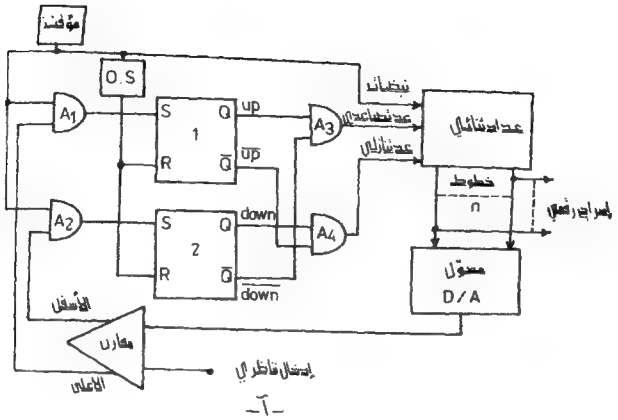
يعتمد هذا النوع من محولات A/D على فكرة حذف عملية تصفير لدى كل تحويل (الموجودة في طريقة العداد). أي أن العداد لن يبدأ في العد في كل مرة من الصفر وإنما بعد من حيث انتهى لدى آخر عملية تحويل ، وبهذا تزداد سرعة التحويل الجارية على الإشارة التناظرية .

سوف تحتاج هذه الطريقة بالطبع الى بعض الدوائر المنطقية (فضلا عن عداد تصاعدي/ تنازلي) حيث يجب معرفة فيما لو أن العد الضروري هو تصاعدي أم تنازلي وذلك بفحص اخراج المقارن . وبين الشكل (6-11) محول A/D ذا النوع المستمر ويوضح بأن دائرته تشبه دائرة المحول ذي العداد باستثناء نوع العداد ودائرة السيطرة عليه (للعاد التصاعدي أو التنازلي) .

في هذه الدائرة يمتلك المقارن طرفين للاخراج وليس طرفاً واحداً كما في محول A/D ذي العداد فعندما تزيد فولتية الادخال التناظرية عن فولتية اخراج المحول D/A يكون طرف اخراج المقارن UP (الأعلى) واحداً . وعندما تقل فولتية الادخال عن فولتية D/A فان طرف الاخراج down (الأسفل) يكون واحداً .

فإذا كان طرف اخراج المقارن الاعلى واحداً تكون البوابة  $A_1$  فعالة ومع أول حالة صعود (من منطق "0" الى منطق "1" ) في نبضة التوقيت يصبح النطاظ 1 في حالة المنطق "1" . وإذا افترضنا الآن ان النطاظ 2 هو في حالة الصفر فان البوابة  $A_3$  تفتح الطريق امام العد التصاعدي وبذلك يتقدم العداد عدداً واحداً وذلك لان اخراج هزاز الاطلاقة الواحدة (0.5) يصفر كلا النطاطين عند هبوط نبضة التوقيت . ويمكن اعتبار هذه دورة تحويل تصاعدية واحدة .

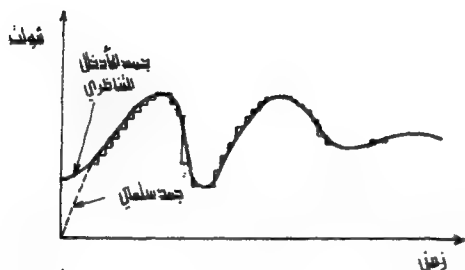
لاحظ ان بوابة  $A_3$  قد ربط طرفا ادخالها بالطرفين up , down وكذلك ربط طرفا ادخال البوابة  $A_4$  بالطرفين up , down وهذا الترتيب يمثل بوابة أو الحصرية ( $XoR$ ) . وهذا الربط يضمن اجتناب الخطأ من وقوع كلا الخططين اللذين يمرران النبضات التصاعدية والتناظرية في حالة المنطق "1" في نفس الوقت . وطالما كان الخط (الأعلى) لاجراج المقارن واحداً فان المحول يستمر في عملية التحويل بدورته التصاعدية . وعندما تزيد فولتية اخراج D/A المدرجة عن فولتية الادخال التناظرية فان الخط (الأعلى) يصبح صفرأً بينما يصبح الخط (الأسفل) واحداً وبعد ذلك يمر المحول بدورة تحويل تناظرية . وفي هذه



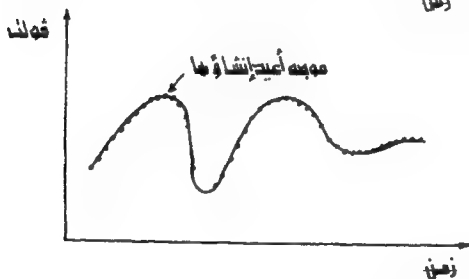
الشكل (11-6) تحويل A/D نوع مستمر - أ - الخطط المنطقية - ب - منطقتي التوقيت



النقطة تكون فولتية اخراج D/A أقل برقم LSB ذات مرتبة ادنى وحدا عن الفولتية التناظرية الداخلة ولذلك يتذبذب المحول حول هذه النقطة. وهذه الحالة غير مقبولة حيث نريد للمحول التوقف عند القيمة النهائية للتحويل وليس التذبذب حولها. والطريقة للتخلص من هذه الحالة هي بضبط المقارن بحيث ان اخراجه لا يتبدلان في وقت واحد. وذلك بحيث ان الاخراج (الأعلى) لا يكون واحداً مالم تقل فولتية اخراج D/A عن الفولتية التناظرية بمقدار  $(1/2 \text{ LSB})$ . والشكل (12-6) يبين نموذجاً للتحويل يمثل هذا المحول. ويلاحظ ان المحول يستطيع تتبع فولتية ادخال سرعة التغير.



- أ -

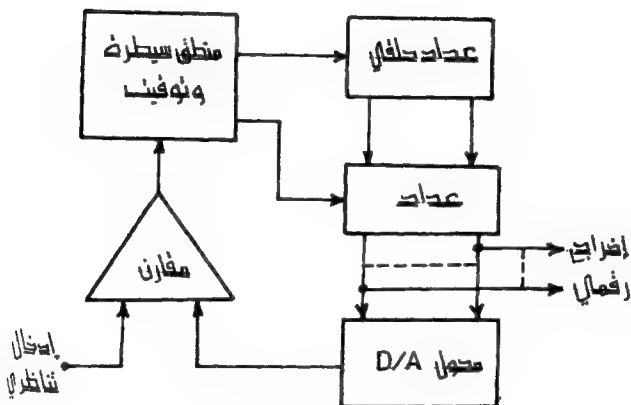


- ب -

الشكل (12-6) تحويل تناظري / رقمي مستمر

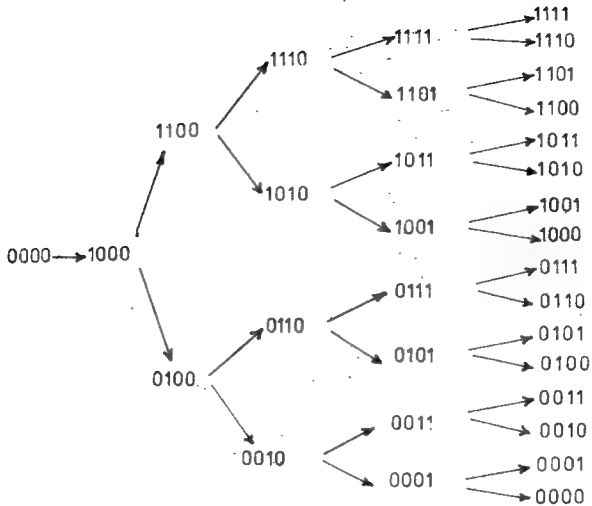
#### 4-3-6 محول A/D نوع التقريب المتعاقب Successive approximation :

يوضح الشكل (6-13) هذا المحول حيث يقوم المحول بتقسيم مجالات الفولتية كما هو موضح في الشكل (6-14). في البداية يصفر العداد ثم يجعل رقم المرتبة الاعلى MSB في حالة "1" ، ثم يترك هذا الرقم أو يبدل الى "0" (بتصغير نطاظه) حسب مايجدده اخراج المقارن. ثم يوضح الرقم التالي لرقم MSB في حالة "1" ويجري عملية المقارنة مرة اخرى وبذلك يابقائه في منطق "1" أو تصفيره.



الشكل (6-13) محول التقريب المتعاقب

وهكذا تكرر هذه العملية حتى تصل الى الرقم الثاني ذي المرتبة الادنى LSB عند ذلك يكون اخراج العداد هو المكافئ الرقمي للادخال التناظري. وبما أن عملية التحويل تجري على نطاظ واحد في آن واحد لذلك يستخدم عداد حلقي ليقوم باختيار النطاظات.



الشكل (6-14) دورات تحويل التقريب المتعاقب لحالة 4-n

ان طريقة التقريب المتعاقب هي عملية تقريب الفولتية التناظرية بنجربة رقم ثنائي واحد في كل مرة وابتداء من الرقم MSB ، ويوضح الشكل (6-14) هذه العملية .  
 يلاحظ ان كل عملية تحويل تستغرق وقتا واحداً وتحتاج الى دورة واحدة لكل رقم ثنائي ، وهكذا يكون الوقت الكلي للتحويل مساوياً لعدد الأرقام الثنائية n مضروباً في الوقت المستغرق لدورة تحويل واحدة . والدورة الواحدة تحتاج عادة الى دورة (فترة) واحدة من نبضات التوقيت .

#### المثال (6-9)

احسب زمن التحويل لمحول A/D نوع التقريب المتعاقب ذي (8) أرقام ثنائية يستخدم نبضات توقيت ترددها (1.2MHZ) .

الحل :

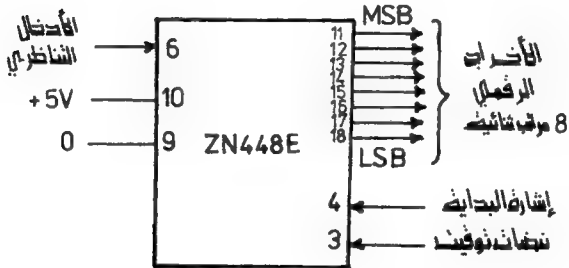
$$\text{فترة نبضات التوقيت} = \frac{1}{1.2 \times 10^{-6}} = 0.833 \text{ مايكرو ثانية}$$

$$\text{لذلك زمن التحويل} = 8 \times 0.833 = 6.664 \text{ مايكرو ثانية}$$

### 6-3-5 انواع محولات A/D :

من ضمن ماقدمته تقنيات الدوائر المتكاملة من تسهيلات تختلف التطبيقات الالكترونية ، كانت حصة محولات A/D كبيرة . يبين الشكل (6-15) الدائرة المتكاملة (ZN 448E) التي تستخدم بشكل محول A/D ذي (8) ارقام ثنائية للاخراج .

وبوضح الجدول (6-7) بعض المعلومات عن دوائر متكاملة تستخدم عمليا بشكل محولات A/D ، وبعد ارتفاع ثمن هذه الدوائر صعوبة تواجه مستخدميها .



النكل (6-15) الدائرة المتكاملة ZN448E تمثل كمحول A/D

## المجلد (6-7) أنواع للحوال متكاملة لتحويل A/D

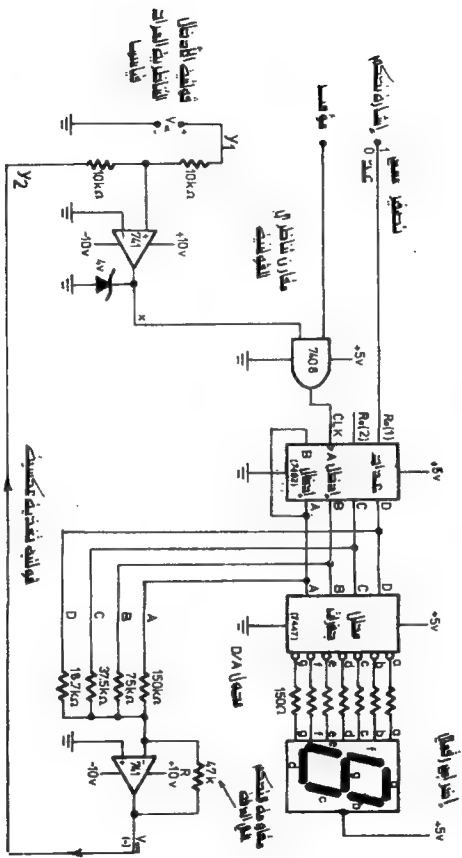
الرمز	النشأ	عدد الأرقام النتائية للإخراج	زمن التحويل (السرعة)
ZN 448 E	RS	8	10 $\mu$ S
AD 02	PMI	8	8 ms
AD 7570	Analog Devices	10	18 ms
ADC EK 128	Datel	12	24 ms
Ad 7550	Analog Devices	13	40 ms
Adc 0816	National	8	114 ms

### 6-3-6 الفولتميتر الرقمي Digital Voltmeter :

أحد التطبيقات المهمة لحوالات A/D هي الفولتميتر الرقمي كما هو مبين في الشكل (6-16). والذي يتألف من مقارن تناظري للفولتية ، وبوابة (و) AND ، وعداد ثنائي ، ومحلل الجفرات ، وعارضة القطع السبع ، ومحول D/A.

فعل سنيل المثال ، لو فرضنا أن فولتية ادخال تناظرية ( $V_{in}$ ) مقدارها (7 V) مراد قياسها باستخدام دائرة الفولتميتر الرقمي المبينة في الشكل (6-16).

في البداية يتم تصغير (مسح) العداد (أي يكون إخراجها 0000). يقوم المقارن التناظري للفولتية بمقارنة اشارتي الادخال له  $y_1$  و  $y_2$  وما أن  $y_1$  أكبر من  $y_2$  (حيث  $y_2 = 7V$ ) فإن إخراج المقارن (X) سيكون عند منطقي "1" والذي بدوره يجعل بوابة (و) AND في حالة فعالة مما يسبب مرور نبضة واحدة قادمة من الموقت من خلال البوابة الى العداد الذي يتحول إخراجها من 0000 الى 0001. بعد ذلك تفصل الاشارة الثنائية الأخيرة الى محلل الجفرات والذي يقوم بعمل الخططين b و c في حالة فعالة مما يتيح اضاءة القطعتين b و c في عارضة القطع السبع. وفي نفس الوقت تفصل الاشارة (0001) الى



الشكل (6-16) مخطط لدائرة تحويل رقمي

المحول D/A في الدائرة واعتمادا على قيمة الادخال هذه سوف تكون اشارة اخراجه التناظرية  $V_{out}$  تساوي (IV-) والتي ترجع كفولتية تغذية عكسية ( $Y_2$ ) الى المقارن .

ان هذه العملية سوف تعيد نفسها عدة مرات (في هذه الحالة ثماني مرات) حتى يصل المقارن الى حالة التوازن ( $y_2 = y_1$ ) ، عندها تكون اشارة اخراج المقارن عند منطق "0" وهكذا تصبح بوابة (و) AND غير فعالة ولا تسمح بمرور أي نبضات اضافية الى العداد ، هذا يعني ان الاخير سوف يحتفظ باشارة اخراجه التي سبقت حالة التوازن مباشرة (في هذه الحالة 0111) حيث تكون الخطوط c,b,a في حالة فعالة مما يسبب اضاءة القطع c,b,a والتي تعني ظهور الرقم 7 في عارضة القطع السبعة وهي نفس قيمة فولتية الادخال التناظرية  $V_{in}$  المراد قياسها . ويستمر بقاء الرقم 7 في العارضة مادامت  $V_{in}$  باقية لا تتغير فيها .

## أسئلة

6-1 إذا كانت  $V_{in} = 5V$  في محول D/A ذي (5) أرقام ثنائية . المطلوب :

أ- فولتية الاخراج الناتجة من حالة الادخال الرقمي 10011 .

ب- كتابة جدول الحقيقة .

6-2 محول D/A ذو (4) أرقام ثنائية ينتج فولتية اخراج مقدارها  $4.5V$  عندما يكون

الادخال الرقمي 1001 . كم هي فولتية الاخراج لحالة الادخال 0011 ؟

6-3 فولتية الاخراج القصوى تساوي  $5.6V$  في محول D/A له (9) ارقام ثنائية .

احسب :

1- الوضوح ، 2- النسبة المثوية للوضوح 3- الوضوح بالقولت .

6-4 كم هي عدد الارقام الثنائية في ادخال محول D/A له وضوح (10mV) عندما

تكون فولتية الاخراج القصوى  $5V$  ؟

6-5 اذا كان محول A/D نوع العداد المbin في الشكل (6-9) ذا (5) أرقام ثنائية وتردد

نبضة التوقيت له (300 KHZ) . أوجد :

أ- أقصى زمن للتحويل ، ب- معدل زمن التحويل ، ج- معدل سرعة

التحويل القصوى .

6-6 في السؤال السابق اذا كان جهد الادخال التناظري يتراوح بين صفرو (4.5)

فولت ، فأكتب جدول الحقيقة لهذا المحول موضعا عليه زمن التحويل لكل حالة .

6-7 أوجد تردد نبضة التوقيت الذي يجب استعماله في محول A/D نوع العداد كمي

يستطيع اجراء مالا يقل عن 7000 تحويل في الثانية الواحدة ، علما بان عدد

الارقام الثنائية للمحول تساوي (10) .

6-8 محول A/D نوع التقريب المتعاقب له (9) أرقام ثنائية يستخدم نبضات توقيت

تردها (2MHZ) . أحسب زمن التحويل لهذا المحول .



## الدوائر التراكيبية المنطقية المتكاملة

## Combinational Logic Integrated Circuits

## 7 - 1 المقدمة Introduction

تصنف دوائر الالكترونياات الرقية الى نوعين اساسيين هما :

1- الدوائر التعاقبية **Squential circuits** : وهي الدوائر التي لاتعتمد اخراجاتها على الادخالات فقط وانما تعتمد كذلك على حالة الاخراج عند وضع الاشارات على المدخل وتحتاج كذلك الى نبضات توقيت كما في العدادات الرقية .

2- الدوائر التراكيبية **Combinational Circuits** : وهي الدوائر التي تعتمد اخراجاتها على الادخالات فقط ولا تحتاج الى نبضات توقيت . يمكن بناء الدوائر التراكيبية من البوابات المنطقية الاساسية بالاعتماد على الجبر البوليني وطرق الاختزال المختلفة . تحتاج بعض المنظومات الرقية الى العشرات من هذه البوابات لتنفيذ دوال معينة خاصة في مجال التكامل المتوسط المدى مما يعني صعوبة في التصميم ويكون استهلاك القدرة كبيراً اذا احتاجت المنظومة الرقية الى تنفيذ عشرات او مئات الدوال .

انجه المصممون نحو تصنيع دوائر تراكيبية متكاملة تقوم بتنفيذ دوال معينة ويمكن استخدامها مباشرة بعد تعرف جداول الحقيقة لها . ستتطرق في هذا الفصل الى شرح بعض الدوائر التراكيبية المتكاملة ضمن التكامل المتوسط المدى وطرق استخدامها وهذه الدوائر هي :

- 1 . المعدد او المضاعف الرقمي **Digital Multiplexer** .
- 2 . كاشف المعدد او موزع البيانات **Demultiplexer or Data Distributer** .
- 3 . فاحص / مولد التكافؤ **Parity Checker/ Generator** .
- 4 . تحويل التشفير **code convertion** .
- 5 . وحدة الحساب والمنطق **Arithmetic Logic Unit (ALU)** .

## 7 - 2 التكامل الصغير والمتوسط والكبير المدى

### : Small, Meddium and Large Scale Integration

نتيجة للتقدم الكبير في تقنية صناعة الدوائر المتكاملة فقد تم تصنيع انواع هائلة من الدوائر المتكاملة الرقمية. صنف الدوائر المتكاملة الرقمية الى احجام تكاملات ثلاثة واعتمد في هذا التصنيف على عاملين اولهما درجة تعقد التقنية المستعملة في صناعة الدوائر المتكاملة وثانيها حجم الرقاقة التي تبنى فيها الدائرة المتكاملة. ونتيجة للعاملين المذكورين فقد تحدد التكامل على اساس عدد البوابات المنطقية في كل دائرة متكاملة. أما انواع التكامل فهي :

#### 1 - التكامل الصغير المدى : Small Scale Integration – SSI .

ويكون عدد البوابات المنطقية في الدائرة المتكاملة في هذا النوع اقل من 12 بوابة .

#### 2 - التكامل المتوسط المدى : Medium Scale Integration – MSI .

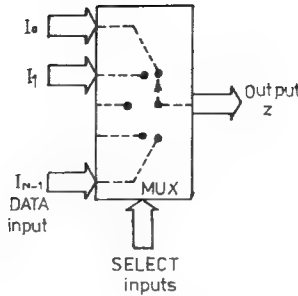
ويكون عدد البوابات المنطقية في الدائرة المتكاملة المصنعة بين 12 بوابة الى 100 بوابة منطقية .

#### 3 - التكامل الكبير المدى Large Scale Integration LSI

ويكون عدد البوابات المنطقية في الدائرة المتكاملة المصنعة في هذا النوع اكثر من 100 بوابة منطقية .

## 7 - 3 المعدادات الرقمية Digital Multiplexers

المعدد او المضاعف الرقمي هو دائرة منطقية تقبل البيانات من عدة ادخالات وتسمح بمرور احداها فقط لكل مرة الى الاخراج. ويسمى المعدد ايضا بمختار البيانات Data Selector اي يقوم باختيار احد الادخالات لارسال بياناته الى الاخراج. تم السيطرة على عملية اختيار الادخال الذي يتم السماح لبياناته بالمرور الى الاخراج بوساطة مداخل الاختيار Select Inputs يمكن ان ينسب تفجير مداخل الاختيار الى عناوين ادخال البيانات ، يبين الشكل 7 - 1 التخطيط الكتلي وميكانيكية عمل المعدد .



الشكل (1-7) المخطط الكلي للمعدد الرقمي

من الشكل (1-7) يمكن ملاحظة ان المعدد يعمل بشكل مفتاح متعدد المواضع ومسيطر عليه رقمياً حيث ان الجفترات الرقمية تعطي الى مداخل الاختيار التي تقوم بالسيطرة واختيار أي من مداخل البيانات يتم ربطه الى الاخراج أي ان المعدد يقوم باختيار ادخال واحد من (N) من الادخالات ويتم ارسال بياناته الى الاخراج وتدعى هذه العملية بالتعددية Multiplexing.

### 1-3-7 معدد ثنائي الادخال 2- Input Multiplexer :

يمثل الشكل (2-7) الدائرة المنطقية لمعدد ثنائي الادخال .

من الشكل (2-7) يمثل ( $I_0$ ) و ( $I_1$ ) ادخالي البيانات و ( $S$ ) ادخال الاختيار. المنطق الذي يكون عليه ادخال الاختيار ( $S$ ) هو الذي يحدد أيًا من بوابتي (و) تسمح بمرور البيانات عبرها فعندما تكون ( $S=0$ ) فإن البوابة (2) لاتسمح بينما البوابة "1" تسمح بمرور البيانات عبرها الى بوابة (أو) ثم الى الاخراج ( $Z$ ). وعندما ( $S=1$ ) فإن البوابة (2) لاتسمح البوابة (1) تسمح بمرور البيانات عبرها الى بوابة (أو) ثم الى الاخراج ( $Z$ ).

نمل الجدول (1-7) جدول الحقيقة للمعدد الثنائي الادخال . التعبير بالجبر البوليني لمعدد ثنائي الادخال يمكن توضيحه بالمعادلة (1-7) :

$$Z = I_0 \bar{S} + I_1 S$$

...(1-7)

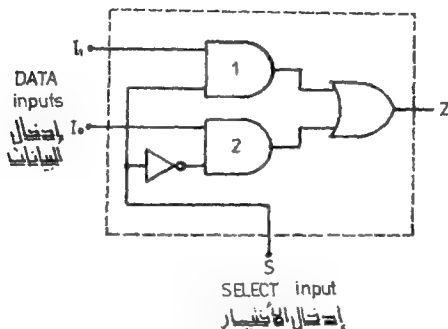
$$Z = I_{01} + I_{1.0} = I_0$$

عندما (S=0)

$$Z = I_{00} + I_{11} = I_1$$

وعندما (S=1)

يمكن ان يكون ( $I_0$ ) و ( $I_1$ ) منطقي ثابت او اشارة منطقية متغيرة مع الزمن .



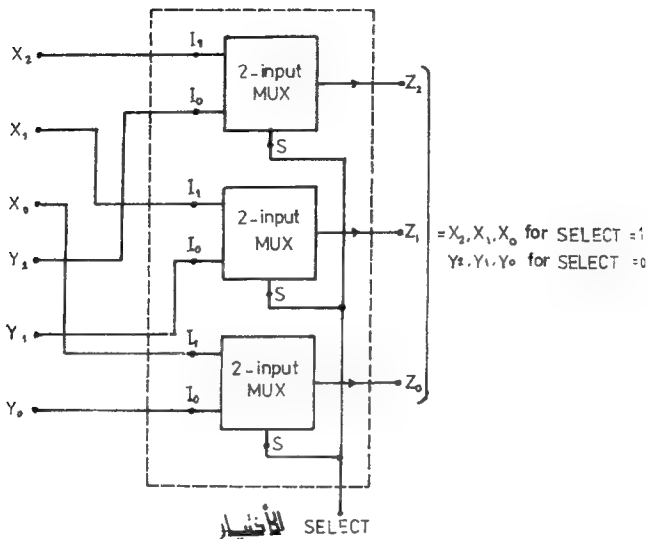
الشكل (1-7) الدائرة المنطقية لمحدد ثنائي الإدخال

جدول (1-7) جدول الحقيقة

الاخراج	S
$Z = I_0$	0
$Z = I_1$	1

المثال (1-7)

بين كيف يمكن استعمال المحددات المربوطة في الشكل (3-7) لاختذ عددين كل واحد منها مكون من ثلاثة ارقام ثنائية (3-Bit) وارسال احدهما الى الاخراج بالاعتماد على منطق طرف الاختيار.



الشكل (3-7) دائرة المثال (1-7)

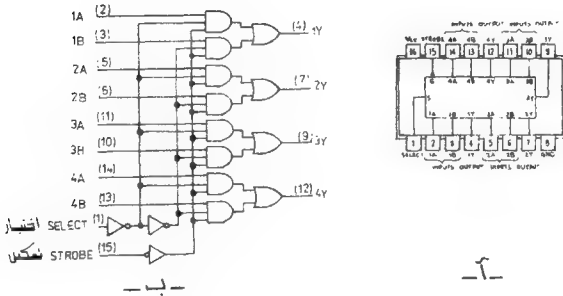
الحل

يمثل الشكل (3-7) ثلاث معدّات ثنائية الإدخال مبرّطة لإرسال عددين كل عدد منها مكون من ثلاثة أرقام ثنائية هي  $(X_2, X_1, X_0)$  و  $(Y_2, Y_1, Y_0)$  إلى الإخراج  $(Z_2, Z_1, Z_0)$ ، في كل مرة بالتناوب. أطراف ادخال الاختيار (S) للمعدّات مبرّطة بعضها مع البعض ليكون لها اختيار عام واحد. عندما  $(S=1)$  فإن بيانات الإدخال (X) لكل معدّد تنتقل إلى الإخراج (Z) بصورة مستقلة وعندما  $(S=0)$  فإن بيانات الإدخال (Y) تنتقل إلى الإخراج (Z).

## 2-3-7 اربع معددات ثنائية الادخال - الدائرة المتكاملة (74157)

### :Quad. Two - Input Multiplexer - IC (74157)

الدائرة المتكاملة (74157) هي دائرة معدد مفيدة جداً في التطبيقات المختلفة تحتوي الدائرة المتكاملة (74157) على اربع معددات ثنائية الادخال ، كل واحد منها يشبه المعدد الموضح في الشكل (2-7) للمعدد طرف تمكين strob-G وطرف اختيار واحد Select - S والمخطط الكتلي والتركيب الداخلي للمعدد مبين في الشكل (4-7) وجدول الحقيقة مبين في الجدول (2-7).



الشكل (4-7) الدائرة المتكاملة (74157)

أ- المخطط الكتلي ب- التركيب الداخلي

## الجدول (7-2) للدائرة المتكاملة 74157

4y	3y	2y	1y	S Select	G Strobe
0	0	0	0	X	1
4A	3A	2A	1A	0	0
4B	3B	2B	1B	1	0

من الشكل (7-4ب) ولأجل ان يعمل فان طرف التمكن STROBE يجب ان يكون عند منطق (0) اي عندما (G=0) فان المعدد يعمل وعندما (G=1) فان المعدد لايعمل. طرف الاختيار (S) يكون مسؤولا عن اي من الكلمتين تظهر على الاخراج :  
عندما (S=0) فان

$$4Y = 4A \quad , \quad 3Y = 3A \quad , \quad 2Y = 2A \quad , \quad 1Y = 1A$$

وعندما (S=1) فان

$$4Y = 4B \quad , \quad 3Y = 3B \quad , \quad 2Y = 2B \quad , \quad 1Y = 1B$$

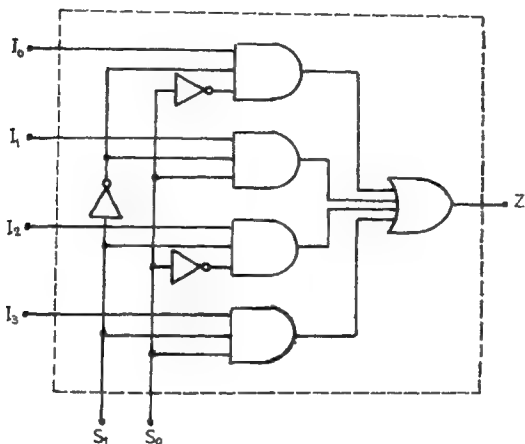
يستعمل المعدد لنقل كلمتين كل منها مكونة من اربعة ارقام ثنائية.

### 3-3-7 المعدادات رباعية الادخال 4-Input Multiplexer

ان فكرة المعدادات رباعية الادخال هي نفس فكرة المعدادات ثنائية الادخال. يبين الشكل (7-5) معددا رباعيا الادخال والجدول (7-3) جدول الحقيقة للمعدد. في هذا المعدد تكون هناك اربعة ادخالات ويتم اختيار بيانات احد الادخالات لارسالها الى الاخراج بناء على حالة طرفي الاختيار (S1S0) حيث يكون هناك طرفان للاختيار بدلاً من طرف واحد كما في حالة المعدد ثنائي الادخال.

يعتمد الادخال الذي يتم اختياره لارسال بياناته الى الاخراج على حالة طرفي الاختيار حيث ان بيانات الادخال (I<sub>0</sub>) تعتمد على حالة طرفي الادخال (S<sub>1</sub> S<sub>0</sub>) حيث يتم ارسال

هذه انبيانات فقط عندما تكون  $(S_1=0, S_0=0)$ . يبين جدول الحقيقة (جدول (3-7) عمل المعدد رباعي الادخال.



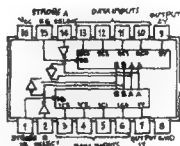
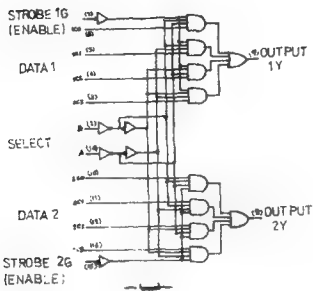
الشكل (5-7) دائرة معدد رباعي الادخال

جدول (3-7) جدول الحقيقة

الايخراج	طرق الاختيار	
	$S_1$	$S_0$
$Z = I_0$	0	0
$Z = I_1$	0	1
$Z = I_2$	1	0
$Z = I_3$	1	1



توجد ضمن الدوائر المتكاملة من عائلة منطق الترانزستور- الترانزستور معدّات متعددة منها الدائرة المتكاملة (74153) والتي تمثّل معدّين رباعبي الادخال . يبين الشكل (6-7) المخطط الكتلي والتركيب الداخلي للدائرة المتكاملة (74153).  
يبيّن الجدول (4-7) عمل الدائرة المتكاملة يظهر في الشكل (6-7) ان طرفي الاختيار للمعدّين مشتركان اما طرفا التمكين STROBE فنفسلان اي يمكن استخدام احدهما فقط او الاثنين معاً.



الشكل (6-7) الدائرة المتكاملة (74153)  
أ- المخطط الكتلي ب- التركيب الداخلي

الجدول (4-7) جدول الحقيقة للدائرة المتكاملة (74153)

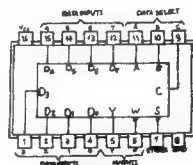
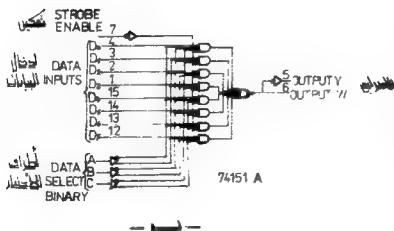
الايخارج		طرق التمكين	اطراف الاختيار	
2y	1y	G	B	A
0	0	1	X	X
2C <sub>0</sub>	1C <sub>0</sub>	0	0	0
2C <sub>1</sub>	1C <sub>1</sub>	0	0	1
2C <sub>2</sub>	1C <sub>2</sub>	0	1	0
2C <sub>3</sub>	1C <sub>3</sub>	0	1	1

عموما تستخدم الدائرة المتكاملة (74153) لارسال بيانات كلمتين كل واحدة منها ذات اربعة ارقام ثنائية .

### 8-3-7 4-المعدّدات ثمانية الادخال Input Multiplexers

تكون في المعدّدات ثمانية الادخال ثمانية اطراف للادخالات وثلاثة اطراف للاختيار وطرف للاخراج . الدائرة المتكاملة (74151) هي دائرة معدّد ثمانية الادخالات . يمثل الشكل (7-7) التخطيط الكلي والتركيب الداخلي للمعدّد ثنائي الادخال للدائرة المتكاملة (74151) .

للمعدّد ثنائي الادخال (74151) طرف تمكين (STROBE) . عندما يكون طرف التمكين (S) عند منطق (1) فإنّ المعدّد لا يعمل ويكون اخراجه عند المنطق (0) بغض النظر عن حالة ادخال الاختيار وعندما يكون ( $\bar{S}$ ) عند المنطق (0) فإنّ المعدّد يعمل . يجهّز هذا المعدّد الاخراج بحالتين هما متعاكستين ( $Y=W$ ) أي يقوم باخراج بيانات الادخال التي تم اختيارها ومقلوب نفس الادخال في نفس الوقت . عندما تكون ( $\bar{S} = 0$ ) فإنّ حالة ادخال الاختيار (ABC) تقوم باختيار احد الادخالات الثمانية ( $D_7 - D_0$ ) للسماح بمرور بياناته الى الاخراج . يمكن اختصار عمل المعدّد (74151) بمجدول الحقيقة المبين في الجدول (7-5) .



الشكل (7-7) معدّد ثنائي الادخال الدائرة المتكاملة 74151

أ- التخطيط الكلي ب- التركيب الداخلي

الجدول (7-5) جدول الحقيقة لمعدّد ذو ثمانية ادخالات

الاطراف الاختيار		طرف التمكن	الاطراف الاختيار		
W	Y	Strobe	C	B	A
1	0	1	X	X	X
D <sub>0</sub>	D <sub>0</sub>	0	0	0	0
D <sub>1</sub>	D <sub>1</sub>	0	0	0	1
D <sub>2</sub>	D <sub>2</sub>	0	0	1	0
D <sub>3</sub>	D <sub>3</sub>	0	0	1	1
D <sub>4</sub>	D <sub>4</sub>	0	1	0	0
D <sub>5</sub>	D <sub>5</sub>	0	1	0	1
D <sub>6</sub>	D <sub>6</sub>	0	1	1	0
D <sub>7</sub>	D <sub>7</sub>	0	1	1	1

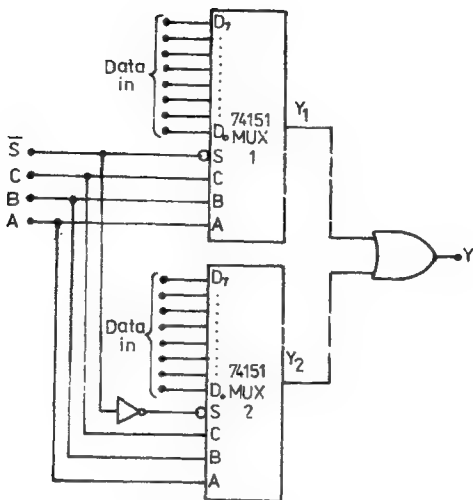
### المثال (7-2)

باستخدام دائرتين متكاملتين من نوع (74151) كوّن معدداً ذا ستة عشر ادخالات.

### الحل

ربط الدائرة المطلوبة مبين في الشكل (7-8).

يمثل الشكل (7-8) معدداً ذا ستة عشر ادخالات للبيانات. تربط ثمانية ادخالات لكل معدّد واخراج المعددين مربوطان الى بوابة (أو) المنطقية للسماح لاحد طرفي الاخراج (Y<sub>1</sub>) أو (Y<sub>2</sub>) باخراج بياناته الى الاخراج (Y) تسمح اطراف الاختيار الاربعة (ABCS) باخراج بيانات احد الادخالات الستة عشر الى الاخراج (Y). يحدد طرف الاختيار (S) ايّاً من المعددين يكون فعالاً فعندما (S = 0) فإن المعدد (1) يكون فعالاً والاطراف (ABC) تحدد ايّاً من الادخالات الثمانية للمعدد (1) تظهر بياناته في الاخراج (Y). وعندما يكون (S = 1) فإن المعدد (2) يكون فعالاً واطراف الاختيار (ABC) تحدد ايّاً من ادخالات المعدد (2) تظهر بياناته على الاخراج (Y).



الشكل (7-8) معدد فو ستة عشر إدخالاً

### 7-3-5 المعدد ذو الستة عشر ادخالاً - الدائرة المتكاملة (74150)

توجد ضمن عائلة منطق الترانزستور- الترانزستور (TTL) دائرة متكاملة تكون معدياً ستة عشر ادخالاً هي الدائرة المتكاملة (74150). وعمل المعدد (74150) يشبه عمل معدي المثال السابق. المخطط الكتلي والتركيب الداخلي مبين في الشكل (7-9) وجدول الحقيقة الذي يبين عمل المعدد في الجدول (7-6) يكون اخراج المعدد (74150) هو مكوس بيانات الادخال الذي تم اختياره.

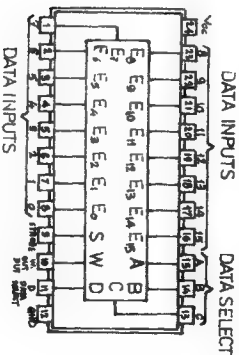
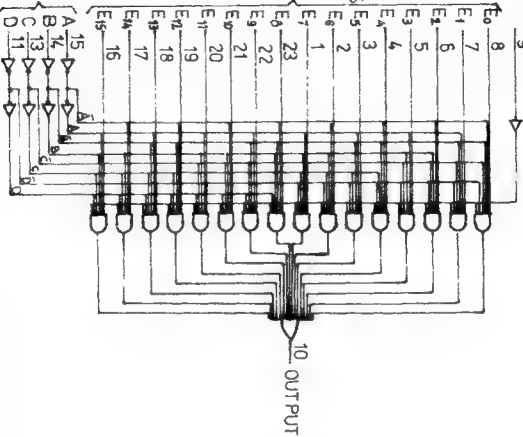
STROBE  
ENABLE (E)

المكين

البيانات  
الداخل

DATA  
INPUTS

DATA  
SELECT  
BINARY



١-

النموذج (٩-٧) متعدد ذو (١٦ إدخال)  
١- الخط الكلي ب- التركيب الداخلي

الجدول (7-6) جدول الحقيقة للدائرة المتكاملة (74150)

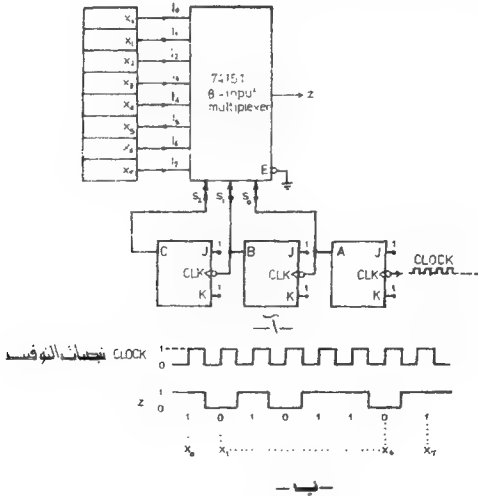
الاخراج W	التمكين S	الاختيار		ادخالات	
		D	B	C	A
1	1	X	X	X	X
$\bar{E}_0$	0	0	0	0	0
$E_1$	0	0	0	0	1
$E_2$	0	0	0	1	0
$E_3$	0	0	0	1	1
$\bar{E}_4$	0	0	1	0	0
$E_5$	0	0	1	0	1
$E_6$	0	0	1	1	0
$E_7$	0	0	1	1	1
$E_8$	0	1	0	0	0
$F_9$	0	1	0	0	1
$E_{10}$	0	1	0	1	0
$E_{11}$	0	1	0	1	1
$E_{12}$	0	1	1	0	0
$E_{13}$	0	1	1	0	1
$\bar{E}_{14}$	0	1	1	1	0
$\bar{E}_{15}$	0	1	1	1	1

الأمثلة الآتية توضح بعض استخدامات المعدد

المثال (3-7)

كوّن محول التوازي التوالي لنقل البيانات باستخدام المعدد.

تعالج معظم المنظومات الرقمية البيانات الثنائية بالشكل المتوازي (جميع الأرقام بنفس الوقت) لأن المعالجة تكون سريعة ، وعندما يراد إرسال هذه البيانات عبر مسافات كبيرة فإن صيغة التوازي أو شكله غير مرغوب بها لأن ذلك يتطلب حجماً كبيراً من خطوط النقل أو قنواته ولهذا السبب يجب تحويل البيانات من الشكل المتوازي الى الشكل المتوالي أثناء احدى الطرق لتنفيذ ذلك يكون باستخدام المعدادات . يبين الشكل (7-10-أ) دائرة التحويل من التوازي الى التوالي ، توجد البيانات بشكل توازي في المسجل (X) ومغذاة الى المعداد ذي الثمانية ادخالات والمعداد ذو المعامل X يستخدم للسيطرة على الإدخال الذي ترسل بياناته الى الخارج وذلك بربطه الى اطراف الاختيار حيث يبدأ العد من (000) الى (111) والذي يسيطر على بيانات الادخالات من  $I_0$  الى  $I_7$  . الشكل الموجي لإرسال بيانات المسجل ( $X_0, \dots, X_7$ ) والتي تساوي (10110101) نسبة الى نبضات التوقيت للمعداد مبين في الشكل (7-10-ب) .



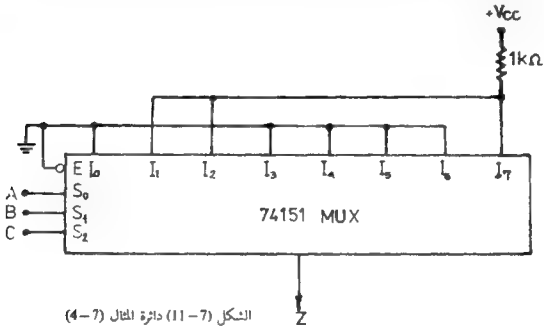
الشكل (7-10) دائرة تحويل توازي متوالي  
أ- ربط الدائرة به الأشكال الموجية

#### المثال (4-7)

باستخدام المعداد ولّد الموجة التعاقبية الآتية (10000110).

الحل :

يمكن استخدام المعدادات لتوليد الدوال المنطقية بصورة مباشرة من جدول الحقيقة لهذه الدوال بدون استخدام طرق التبسيط وذلك بوضع منطق ثابت على ادخال المعداد المستخدم. يبين الشكل (11-7) ربط الدائرة التكاملة (74151) لتوليد الموجة التعاقبية (10000110). يبين الجدول (7-7) الجدول التعاقبي للدالة المنطقية المتولدة.



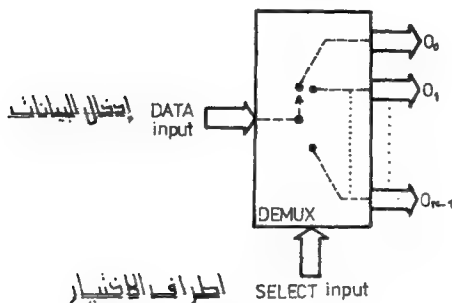
الجدول (7-7) للمثال (4-7)

C	B	A	Z
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1



## 7-4 كاشف التعدد أو موزع البيانات Demultiplexer or Data Distributer

يقوم التعدد بأخذ بيانات من عدة ادخالات ويرسل احداها الى الاخراج أما موزع البيانات فيقوم بعكس عمل التعدد أي أنه يأخذ البيانات من ادخال واحد ويقوم بتوزيعها على عدة اخراجات . يوضح الشكل (7-12) الشكل العام للموزع .



الشكل (7-12) موزع البيانات

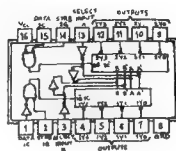
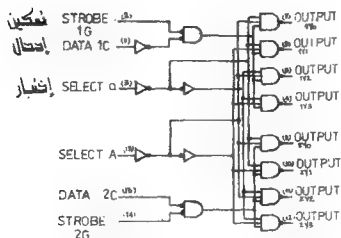
يمكن أن تكون الاسهم الكبيرة للأدخال والاخراج خطأ واحداً أو عدة خطوط للبيانات .

ترميز أطراف مداخل الاختيار يحدد أي طرف من الاخراج ترسل بيانات الادخال اليه وبعبارة اخرى فأن موزع البيانات يأخذ مصدر بيانات الادخال ويقوم بتوزيعه بأختيار معين الى (1) من (N) من قنوات الاخراج وعمله بالضبط كعمل مفتاح متعدد الطرق .

### 7-4-1 موزع البيانات (خط واحد - 4 خطوط) 1-line - 4-line Demultiplexer

موزع البيانات (خط واحد - 4 خطوط) يقوم بتوزيع بيانات خط ادخال واحد على اربعة خطوط اخراج وله طرفان للاختيار وطرف لادخال البيانات وطرف للتمكين . تضم الدائرة المتكاملة (74155) موزعين للبيانات يمكن استخدامها بصورة منفصلة .

يبين الشكل (7-13) المخطط الكتلي والتركيب الداخلي للدائرة المتكاملة (74155) والجداولان (7-8) و(7-9) يمثلان جدولا الحقيقية لاستخدام الموزعين بصورة منفصلة. المنطق الفعال لاطراف الاخراج هو منطق (o) وللموزعين نفس طرفي الاختيار (BA).



الشكل (7-13) الدائرة المتكاملة (74155) موزع البيانات (أ - حط - 4 خطوط)  
أ - المخطط الكتلي ب - التركيب الداخلي

الجدول (7-8)

اطراف الاخراج				طرف البيانات	طرف التمكين	اطراف الاختيار	
$1y_3$	$1y_2$	$1y_1$	$1y_0$	1C	1G	B	A
1	1	1	1	X	1	X	X
1	1	1	0	1	0	0	0
1	1	0	1	1	0	0	1
1	0	1	1	1	0	1	0
0	1	1	1	1	0	1	1
1	1	1	1	0	X	X	X

## الجدول (7-9)

اطراف الاخراج				طرف البيانات	طرف التمكين	اطراف الاختيار	
$2y_3$	$2y_2$	$2y_1$	$2y_0$	2C	2G	B	A
1	1	1	1	X	1	X	X
0	1	1	1	1	0	0	0
1	1	0	1	1	0	0	1
1	1	0	1	1	0	1	0
1	1	1	0	1	0	1	1
1	1	1	1	0	X	X	X

7-4-2 موزع البيانات (خط واحد - 8 خطوط line-to-8 line - 1 :  
Demultiplexer

عمل موزع البيانات (خط واحد - 8 خطوط) هو نفس عمل موزع البيانات (خط واحد - 4 خطوط) ويختلف عنه في أنه يقوم بتوزيع بيانات الادخال على ثمانية اخراجات بدلا من أربعة.

تستخدم الدوائر المتكاملة (74155) بصفة موزع بيانات (خط واحد - 8 خطوط) وذلك بعد اجراء التحويل الآتي :

1- يربط طرف ادخال البيانات (2C, 1C) احدهما مع الآخر وتعامل كطرف (C) اختياراً ثالثاً.

2- يربط طرفا التمكين (2G, 1G) احدهما مع الآخر وتعامل كطرف (G) ادخال البيانات.

جدول الحقيقة لاستخدام الدائرة المتكاملة بصفة موزع بيانات (خط واحد - 8 خطوط) مبين في الجدول (7-10).

الجدول (7-10) استخدام الدائرة المتكاملة 74155 بصفة موزع بيانات

اطراف الاختيار				طرف البيانات				اطراف الاخراج			
A	B	C	G	1y <sub>3</sub>	1y <sub>2</sub>	1y <sub>1</sub>	1y <sub>0</sub>	2y <sub>3</sub>	2y <sub>2</sub>	2y <sub>1</sub>	2y <sub>0</sub>
X	X	X	1	1	1	1	1	1	1	1	1
0	0	0	0	1	1	1	1	1	1	1	0
1	0	0	0	1	1	1	1	1	1	0	1
1	1	0	0	1	1	1	1	1	0	1	1
0	0	1	0	1	1	1	0	1	1	1	1
1	0	1	0	1	1	0	1	1	1	1	1
0	1	1	0	1	1	0	1	1	1	1	1
0	1	1	1	1	1	0	1	1	1	1	1
1	1	1	1	1	1	0	1	1	1	1	1

7-5 مولد / فاحص التكافؤ Parity Generator/ Checker:

7-5-1 التكافؤ Parity

تكون البيانات في المنظومات الرقمية على شكل كلمات وكل كلمة تتكون من ثمانية أو أكثر من الأرقام الثنائية. عند انتقال هذه البيانات بين الأجزاء المختلفة للمنظومات الرقمية يكون هناك احتمال حدوث خطأ في البيانات أثناء الانتقال وذلك بتغير منطق (1) الى (0) أو بالعكس لأحد الأرقام الثنائية في الكلمة. ولضمان انتقال البيانات بدون اخطاء تجري عليها عملية التكافؤ. فالتكافؤ هو اضافة رقم ثنائي الى الكلمة والمثال الآتي يوضح ذلك ويدعى الرقم المضاف برقم التكافؤ الثنائي parity Bit.

هناك نوعان من التكافؤ:

1- التكافؤ الفردي: ويكون عدد الأرقام الثنائية ذات المنطق 1 في الكلمة بما فيها رقم التكافؤ المضاف فردياً.

2- التكافؤ الزوجي : ويكون عدد الأرقام الثنائية ذات المنطق 1 في الكلمة بما فيها رقم التكافؤ المضاف زوجياً ، أن أية منظومة رقمية تتبع إحدى طرق التكافؤ ولا تتبع الاثنتين معاً ، أي تكون اما ذات تكافؤ فردي أو تكافؤ زوجي ومثالاً على ذلك : يمثل الحرف الهجائي (C) في تجفير الآسكي ب (100011) ولهذا الحرف هناك ثلاثة أرقام ثنائية (منطق 1) وعند إضافة رقم التكافؤ الثنائي يصبح عدد الأرقام ثمانية .

أ- إذا كان رقم التكافؤ الثنائي المضاف (0) فإن التكافؤ يكون فردياً لأن عدد الأرقام الثنائية بمنطق (1) ثلاثة وعليه يمثل الحرف (C) في تجفير الآسكي ذي التكافؤ الفردي ب (1000110) .

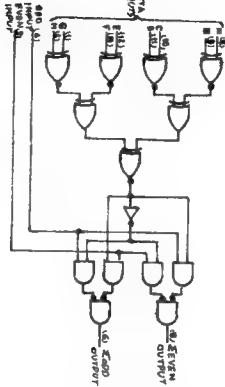
ب- إذا كان رقم التكافؤ المضاف (1) فإن التكافؤ يكون زوجياً لأن عدد الأرقام الثنائية بمنطق (1) ويمثل الحرف (C) في تجفير الآسكي ذي التكافؤ الزوجي ب (1000111) .

#### 2-5-7 مولد / فاحص التكافؤ : Parity Generater/ Checker

يمكن تصميم مولد/ فاحص التكافؤ باستخدام البوابات المنطقية خاصة بوابة أو الاستثنائية (XOR). هناك دائرة متكاملة ضمن التكامل المتوسط المدى تستخدم بصورة واسعة بصفة مولد/ فاحص التكافؤ ذي الثمانية أرقام الثنائية هي الدائرة المتكاملة (74180) .

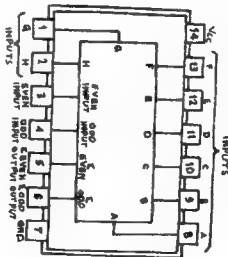
يبين الشكل (7-14) التخطيط الكتلي والتركيب الداخلي للدائرة المتكاملة (74180) . لمولد/ فاحص التكافؤ الدائرة المتكاملة (74180) ثمانية أطراف إدخال للتكافؤ (من A إلى H) وطرفاً إدخال متتابعان هما (EVEN) و (ODD) ولها طرفاً إخراج هما (ΣEVEN) و (ΣODD) يمكن إستعمال الدائرة المتكاملة (74180) كفاحص التكافؤ وكذلك يمكن إستعمالها أيضاً بصفة مولد التكافؤ. عند إستعمال الدائرة المتكاملة (74180) كفاحص التكافؤ فإن عملها مبين في الجدول (7-11) .

# دائرة التفاضل



— ١ —

الشكل (١٤-٧) الدائرة المتكاملة ٧٤١٨٠ (سري) / مخرج / مخرج التفاضل  
١- منطق الاطراف ب - التركيب الداخلي



— ٢ —

الجدول (11-7) عمل الدائرة المتكاملة (74180) بصفة فاحص التكافؤ

تكاؤ أطراف الإدخال		طرفا الإدخال المتتابعان		تكاؤ أطراف الإدخال	
(A إلى H)		EVEN	ODD	أطراف الإخراج	
		EVEN	ODD		
زوجي	EVEN	0	1	0	1
فردى	ODD	0	1	1	0
زوجي	EVEN	1	0	1	0
فردى	ODD	1	0	0	1
	X			1	0
	X			0	1

وعند استعمال الدائرة المتكاملة (74180) بصفة مولد التكافؤ فإن عملها مبين في الجدول (12-7).

الجدول (12-7) عمل الدائرة المتكاملة (74180) كمولد التكافؤ

تكاؤ أطراف الإدخال		طرفا الإدخال المتتابعان		تكاؤ أطراف الإخراج	
(A إلى H)		EVEN	ODD	(A إلى H)	
		ΣEVEN	ΣODD	فضلا عن	
ODD	0	1	ODD	EVEN	
EVEN	0	1	EVEN	ODD	
ODD	1	0	ODD	EVEN	
EVEN	1	0	EVEN	ODD	

ملاحظة : يجب ان تؤخذ بنظر الاعتبار عند استعمال الدائرة المتكاملة (74180) :

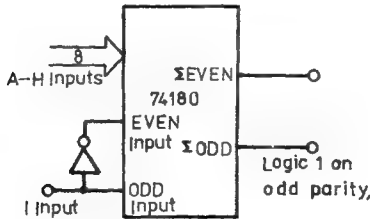
- 1 - طرفا الادخال المتتابعان (ODD) و (EVEN) يجب الا يكون عليهما نفس المنطق اي يجب ان لا يتساويا.
- 2 - اطراف ادخال التكافؤ غير المستعملة يجب ان يوضع عليها منطق (0).

مثال (5-7)

- أ - صمم فاحص تكافؤ فردي ذو تسعة ارقام ثنائية (9-BiT) باستخدام الدائرة المتكاملة (74180) وعاكس.
- ب - صمم مولد تكافؤ زوجي ذو عشرة ارقام ثنائية (10-BiT) باستخدام الدائرة المتكاملة (74180) وعاكس.
- ج - صمم فاحص تكافؤ زوجي ذو ستة عشر رقماً ثنائياً (16-BiT) باستخدام دائرتين متكاملتين من (74180).

الحل

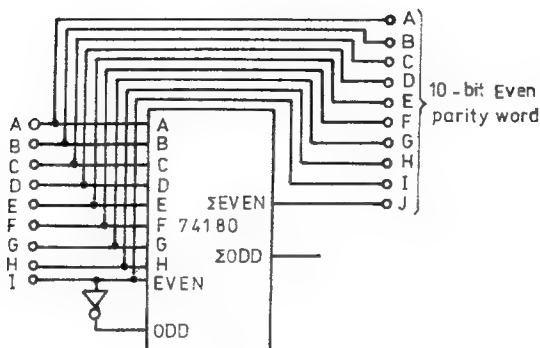
- أ - ثمانية من الارقام التسعة تربط الى اطراف الادخال (A الى H) والرقم التاسع يربط الى طرف الادخال (ODD) كما في الشكل (7-15). كما يتم ادخال متممه (بعد ادخاله الى عاكس) الى الادخال EVEN. يبين الجدول (7-11) عمل الدائرة.



الشكل (7-15) دائرة المثال (5-7)

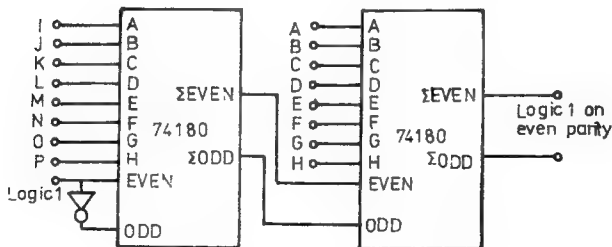


ب- بالنسبة لمولد التكافؤ فإن الكلمة مكونة من تسعة ارقام ثنائية وترتبط كما في الشكل (7-16) حيث تتحول الى كلمة ذات عشرة ارقام ثنائية بضمها رقم التكافؤ الثنائي المضاف.



الشكل (7-16) دائرة المثال (7-5)

ج - فاحص التكافؤ الزوجي ذو الستة عشر رقماً ثنائياً (BiT-16) مبين في الشكل (7-17) حيث استخدمت دائرتان متكاملتان (74180) لتنفيذ فاحص التكافؤ.



الشكل (7-17) دائرة المثال (7-5 ج)

## 7-6 تحويل الجفرات Code Conversion :

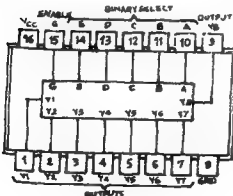
هناك العديد من الجفرات Codes الثنائية المستخدمة في المنظومات والحاسبات الرقية ومن هذه الجفرات العشري الجفر بالثنائي - Binary Coded Decimal (أو BCD) وجفرة اضافة - 3 (Excess - 3)، وجفرة آسكي ASCII، وجفرة الثنائي وجفرة السداسي عشر. هناك حاجة كبيرة في المنظومات الرقية للتحويل من جفرة الى اخرى مثلاً الادخال الى المنظومة الرقية قد يكون من النوع العشري الجفر بالثنائي والاخراج يمكن ان يظهر على العارض ذي القطع السبع (7-Segment Display) بينما تقوم المنظومة الرقية بمعالجة البيانات الرقية وهي بالجفرة الثنائية Binary. لذلك من المطلوب تحويل البيانات من جفرة العشري الجفر بالثنائي الى الجفرة الثنائية ثم تحول البيانات الخارجة من الثنائي الى العشري الجفر بالثنائي وتغذي بعد ذلك الى العارض ذي القطع السبع قبل تغذية بيانات الاخراج الى الثنائيات الضوئية للعارض. كذلك تستخدم جفرة الثنائي والسداسي عشر بصورة واسعة في المعالجات الدقيقة Microprocessors والحاسبات الرقية بصفة جفرات ادخال واخراج للبيانات. يمكن تصميم العديد من محولات الجفرات وتنفيذها باستخدام البوابات المنطقية والمعدات وموزعات البيانات.

كما ان هناك عدداً من الدوائر المتكاملة ضمن التكامل المتوسط المدى MSI تستخدم لتنفيذ مختلف التحويلات مباشرة وهي مفيدة جداً في تصميم المنظومات الرقية.

## 7-6-1 محول جفرة العشري الجفر بالثنائي الى الجفرة الثنائية

### Binary - Coded Decimal to Binary Converter

الدائرة المتكاملة 74184 هي محول جفرة العشري الجفر بالثنائي الى الثنائي. يبين الشكل (7-18) التخطيط الكتلي للدائرة المتكاملة 74184 ويبين الجدول (7-13) جدول الحقيقة.



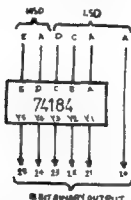
الشكل (7-18) التخطيط الكتلي للدائرة المتكاملة (74184)

الجدول (7 - 13)  
جدول الحقيقة للدائرة المتكاملة (74184)

الادخال ( Binary )				الادخال (BCD)				BCD			
y <sub>8</sub>	y <sub>4</sub>	y <sub>3</sub>	y <sub>2</sub>	y <sub>1</sub>	G	E	D	C	B	A	
0	0	0	0	0	0	0	0	0	0	0	1 - 0
0	0	0	0	1	0	0	0	0	0	1	3 - 2
0	0	0	1	0	0	0	0	0	1	0	5 - 4
0	0	0	1	1	0	0	0	0	1	1	7 - 6
0	0	1	0	0	0	0	0	1	0	0	9 - 8
0	0	1	0	1	0	0	1	0	0	0	11 - 10
0	0	1	1	0	0	0	1	0	0	1	13 - 12
0	0	1	1	1	0	0	1	0	1	0	15 - 14
0	1	0	0	0	0	0	1	0	1	1	17 - 16
0	1	0	0	1	0	0	1	1	0	0	19 - 18
0	1	0	1	0	0	1	0	0	0	0	21 - 20
0	1	0	1	1	0	1	0	0	0	1	23 - 22
0	1	1	0	0	0	1	0	0	1	0	25 - 24
0	1	1	0	1	0	1	0	0	1	1	27 - 26
0	1	1	1	0	0	1	0	1	0	0	29 - 28
0	1	1	1	1	0	1	1	0	0	0	31 - 30
1	0	0	0	0	0	1	1	0	0	1	33 - 32
1	0	0	0	1	0	1	1	0	1	0	35 - 34
1	0	0	1	0	0	1	1	0	1	1	37 - 36
1	0	0	1	1	0	1	1	1	0	0	39 - 38
1	1	1	1	1	1	X	X	X	X	X	أي رقم

تستخدم الدائرة المتكاملة 74184 بمفردها بصفة محول عشري مجفر بالثنائي الى الثنائي ذو (1/2) رقم عشري كما هو مبين في الشكل (7 - 19) .

### 6-BIT CONVERTER



### إخراج منه (6) أرقام ثنائية

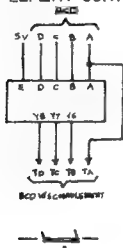
الشكل (7 - 19) محول عشري مجفر بالثنائي الى ثنائي

نربط ادخالات البيانات ذات تجفير العشري المجفر بالثنائي (BCD) الى اطراف الادخال (A, B, C, D, E) للدائرة المتكاملة (74184) بحيث يربط أدنى رقم لأدنى مرتبة لجفرة العشري المجفر بالثنائي ليظهر كادنى رقم للاخراج الثنائي كما هو مبين في الشكل (7 - 19) . يتقبل المحول رقمين من العشري المجفر بالثنائي وهما كل الرقم الأدنى مرتبة ( $D_1, C_1, B_1$ ) و ( $A_1$ ) وادنى رقمين من المرتبة الأعلى ( $B_2, A_2$ ) وهذا يعني ان الارقام العشرية المجفرة بالثنائي من (00) الى (39) يمكن تحويلها الى مايكافتها من الارقام الثنائية بوساطة الدائرة المتكاملة (74184) كما مبين في جدول (7 - 13) .

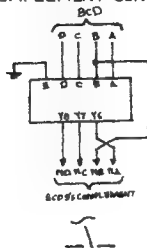
لاستخدم اطراف الاخراج  $Y_6, Y_5, Y_4$  عند التحويل من العشري المجفر للثنائي الى الثنائي وانما تستخدم فقط للحصول على متمم ال (9) ومتمم ال (10) للارقام العشرية المجفرة بالثنائي ، والتي تفيد في العمليات الحسابية في نظام الثنائي المجفر بالعشري كما في الشكل (7 - 20) .

لدائرة متمم (9) في الشكل (7 - 20 - أ) نعطي البيانات الى اطراف الأدخال (DCBA) للدائرة للمتكاملة ومتمم (9) للرقم يظهر على الاطراف ( $N_D, N_C, N_B, N_A$ ) . تصميم دوائر لتحويل رقمين عشريين أو أكثر من جفرة الثنائي المجفر بالعشري الى الثنائي

# BCD 10'S COMPLEMENT CONVERTER



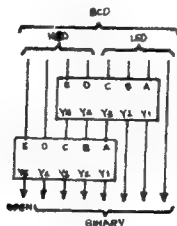
# BCD 9'S COMPLEMENT CONVERTER



الشكل (7 - 20) -  $\bar{A}$  محول متمم ال (9) ب - محول متمم ال 10

تكون مشتركة دائماً. أما دائرة محول لرقين عشرين مجفرة بالثنائي الى الثنائي فبينة في الشكل (7 - 21).

يزداد عدد الدوائر المتكاملة (74184) المطلوبة بصورة كبيرة كلما ازداد عدد الأرقام العشرية المجفرة بالثنائي المطلوب تحويلها الى الثنائي.



الشكل (7 - 21) محول رقين عشرين

الجدول (7 - 14) يوضح عدد الدوائر المطلوبة لتحويل عدد معين من الأرقام العشرية  
المجفرة بالثنائي .

الجدول (7 - 14)

عدد الأرقام العشرية المجفرة بالثنائي	عدد الدوائر المتكاملة (74184) المطلوب
2	2
3	6
4	11
5	19
6	28

مثال (7 - 6)

وضح عمل محول جفرة العشري المجفر بالثنائي الى الثنائي ذي رقبين عشرين كما مبين في  
الشكل (7 - 21) لرقم ادخال (29) .

الحل :

$$D_1 C_1 B_1 A_1 D_0 C_0 B_0 A_0 = 00101001$$

$$B_0 = A_0 = 1$$

$$E = B_1 = 1$$

رقم الادخال هو

الاخراج الثنائي

ادخلات الدائرة المتكاملة (1):

$$\begin{aligned} A &= B_0 = 0 \\ C &= D_0 = 1 \quad , \quad B = C_0 = 0 \\ E &= B_1 = 1 \quad , \quad D = A_1 = 0 \end{aligned}$$

اخراجات الدائرة المتكاملة الأولى هي :

$$\begin{aligned} Y_1 &= 0 \\ Y_3 &= 1 \quad , \quad Y_2 = 1 \\ Y_5 &= 0 \quad , \quad Y_4 = 1 \end{aligned}$$

الأخراجات الثنائية  $(B_2, B_1)$  تساوي

$$B_1 = Y_1 = 0 \quad , \quad B_2 = Y_2 = 1$$

ادخلات الدائرة المتكاملة (2):

$$\begin{aligned} A &= Y_3 \text{ (للدائرة المتكاملة 1)} = 1 \\ B &= Y_4 \text{ (للدائرة المتكاملة 1)} = 1 \\ C &= Y_5 \text{ (للدائرة المتكاملة 1)} = 0 \\ E &= D_1 = 0, D = C_1 = 0 \end{aligned}$$

اخراجات الدائرة المتكاملة (2) هي :

$$\begin{aligned} Y_2 &= 1 \quad , \quad Y_1 = 1 \\ Y_5 &= 0 \quad , \quad Y_4 = 0 \quad , \quad Y_3 = 0 \end{aligned}$$

الاجراجات الثنائية  $(B_6, B_5, B_4, B_3, B_2, B_1)$  هي :

$$B_3 = Y_1 = 1$$

$$B_4 = Y_2 = 1$$

$$B_5 = Y_3 = 0$$

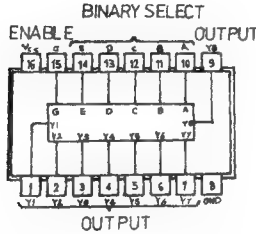
$$B_6 = Y_4 = 0$$

لذلك فان الأخراج الثنائي النهائي  $B_6, B_5, B_4, B_3, B_2, B_1$  يكون (001110)

## 7-6-2 محول جفرة الثنائي الى جفرة العشري المجفر بالثنائي

### Binary to Binary Coded Decimal Converter

يبين الشكل (7-22) المخطط الكتلي لمحول جفرة الثنائي الى جفرة العشري المجفر بالثنائي للدائرة المتكاملة (74185). ويبين الجدول (7-15) جدول الحقيقة.



الشكل (7-22) المخطط الكتلي للدائرة المتكاملة (74185)

تجهز البيانات ذات جفرة الثنائي الى أطراف الدائرة المتكاملة (EDCBA) ويظهر الاخراج الذي هو جفرة العشري المجفر بالثنائي على أطراف الاخراج ( $Y_8, Y_5, Y_4, Y_3, Y_2, Y_1$ ) علماً بأن الطرفين ( $Y_8, Y_7$ ) لا يستعمل وهما دوماً عند منطق (1).

وكما في محول العشري المجفر بالثنائي فإن الرقم الأدنى من المرتبة الأدنى يعبر للدائرة المتكاملة ويظهر بصفة أدنى رقم في الاخراج كما هو موضح في الشكل (7-23).

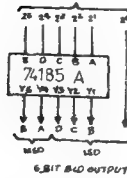
تكون طريقة التوسع لتحويل عدد أكبر من الادخالات الثنائية معقدة نوعاً ما. يبين الشكل (7-24) دائرة تحويل ثمانية أرقام ثنائية (8-BiT) إلى أرقام عشرية مجفرة بالثنائي.



الجدول (15-7) جدول الحقيقة للدائرة المتكاملة (74185)

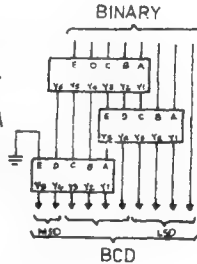
( BCD )				الإخراج				( Binary )				الإدخال				Binary
$y_6$	$y_5$	$y_4$	$y_3$	$y_2$	$y_1$	$G$	$E$	$D$	$C$	$B$	$A$					
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
0	0	0	0	0	1	0	0	0	0	0	1	0	0	0	1	3
0	0	0	0	1	0	0	0	0	0	1	0	0	0	1	0	5
0	0	0	0	1	1	0	0	0	0	1	1	0	0	1	1	7
0	0	0	1	0	0	0	0	0	1	0	0	0	0	1	0	9
0	0	1	0	0	0	0	0	0	1	0	1	0	0	1	10	11
0	0	1	0	0	1	0	0	0	1	1	0	0	0	1	12	13
0	0	1	0	1	0	0	0	0	1	1	1	0	0	1	14	15
0	0	1	0	1	1	0	0	1	0	0	0	0	0	1	16	17
0	0	1	1	0	0	0	0	1	0	0	1	0	0	1	18	19
0	1	0	0	0	0	0	0	1	0	1	0	0	1	0	20	21
0	1	0	0	0	1	0	0	1	0	1	1	0	1	1	22	23
0	1	0	0	1	0	0	0	1	1	0	0	0	0	1	24	25
0	1	0	0	1	1	0	0	1	1	0	1	0	1	1	26	27
0	1	0	1	0	0	0	0	1	1	1	1	0	0	1	28	29
0	1	1	0	0	0	0	0	1	1	1	1	1	1	1	30	31
0	1	1	0	0	1	0	1	0	0	0	0	0	0	1	32	33
0	1	1	0	1	0	0	1	0	0	0	1	0	0	1	34	35
0	1	1	0	1	1	0	1	0	0	1	0	0	1	0	36	37
0	1	1	1	0	0	0	1	0	0	1	1	0	1	1	38	39
1	0	0	0	0	0	0	1	0	1	0	0	0	0	1	40	41
1	0	0	0	0	1	0	1	0	1	0	1	0	1	1	42	43
1	0	0	0	1	0	0	1	0	1	1	1	0	1	0	44	45
1	0	0	0	1	1	0	1	0	1	1	1	1	1	1	46	47
1	0	0	1	0	0	0	1	1	0	0	0	0	0	1	48	49
1	0	1	0	0	0	0	1	1	0	0	1	0	0	1	50	51
1	0	1	0	0	1	0	1	1	0	1	0	0	1	0	52	53
1	0	1	0	1	0	0	1	1	0	1	1	0	1	1	54	55
1	0	1	0	1	1	0	1	1	1	0	0	0	0	1	56	57
1	0	1	1	0	0	0	1	1	1	1	0	1	1	1	58	59
1	1	0	0	0	0	0	1	1	1	1	1	0	0	1	60	61
1	1	0	0	0	1	0	1	1	1	1	1	1	1	1	62	63
1	1	1	1	1	1	1	X	X	X	X	X	X	X	X	أي رقم	

6-BIT BINARY INPUT



الشكل (7 - 23) محول ثنائي الى عشري محرم بالثنائي

- (1) الدائرة المتكاملة
- (2) الدائرة المتكاملة
- (3) الدائرة المتكاملة



الشكل (7 - 24) محول ثمانية أرقام ثنائية الى عشري محرم بالثنائي

من هذه الدائرة يمكن ملاحظة أن ثلاث دوائر متكاملة يتوجب إستخدامها لتحويل ثمانية أرقام ثنائية. يبين الجدول (7-16) عدد الدوائر المتكاملة المطلوب ربطها لكل عدد من أرقام الادخال الثنائية. لذا من المفضل إستخدام ذاكرة القراءة فقط (ROM) لتحويل عدد أكبر من أرقام الادخال الثنائية الى أرقام عشرية مجفرة بالثنائي.

الجدول (7-16)

عدد المتكاملات (74185) المطلوبة	عدد الأرقام الثنائية المطلوب تحويلها
1	4-6
3	7-8
4	9
6	10
7	11
8	12
10	13
12	14
14	15
16	16

مثال (7-7)

وضح عمل الدوائر المبينة في الشكل (7-24) لخول الثنائي الى العشري المخفض بالثنائي لرقم إدخال ثنائي مقداره (11010011).

الحل

إدخالات الدائرة المتكاملة (1) هي :

$$A = B_3 = 0$$

$$C = B_5 = 0 \quad . \quad B = B_4 = 1$$

$$E = B_7 = 1 \quad . \quad D = B_6 = 1$$

إخراجات المتكاملة (1) هي :

$$Y_2 = 0 \quad Y_1 = 1$$

$$Y_4 = 1 \quad , \quad Y_3 = 0$$

$$Y_6 = 1 \quad , \quad Y_5 = 0$$

ادخلات الدائرة المتكاملة (2) هي :

$$A = B_1 \quad = 1$$

$$B = B_2 \quad = 0$$

$$C = Y_1 \quad ( \text{للدائرة المتكاملة}^1 ) = 1$$

$$D = Y_2 \quad ( \text{للدائرة المتكاملة}^1 ) = 0$$

$$E = Y_3 \quad ( \text{للدائرة المتكاملة}^1 ) = 0$$

إخراجات الدائرة المتكاملة (2) هي :

$$Y_2 = 0 \quad , \quad Y_1 = 0$$

$$Y_4 = 1 \quad , \quad Y_3 = 0$$

$$Y_6 = 0 \quad , \quad Y_5 = 0$$

ادخلات الدائرة المتكاملة (3) هي :

$$A = Y_5 \quad ( \text{للدائرة المتكاملة}^2 ) = 0$$

$$B = Y_4 \quad ( \text{للدائرة المتكاملة}^1 ) = 1$$

$$C = Y_5 \quad ( \text{للدائرة المتكاملة}^1 ) = 0$$

$$D = y_6 \quad ( \text{للدائرة المتكاملة}^1 ) = 1$$

$$E = 0$$

إخراجات الدائرة المتكاملة (3) هي :

$$Y_3 = 0 \quad , \quad Y_2 = 0 \quad , \quad Y_1 = 0$$

$$Y_6 = 0 \quad , \quad Y_5 = 1 \quad , \quad Y_4 = 0$$

الايخارجات العشرية المجفرة بالثنائي هي :

$$B_1 = Y_1 \quad (\text{للدائرة المتكاملة } 3) = 0 \quad A_1 = Y$$

$$D_1 = Y_1 \quad (\text{للدائرة المتكاملة } 3) = 0 \quad C_1 = Y_2 \quad (\text{للدائرة المتكاملة } 3)$$

$$B_2 = Y_5 \quad (\text{للدائرة المتكاملة } 3) = 1 \quad A_2 = Y_4 \quad (\text{للدائرة المتكاملة } 3)$$

## 7 - 7 وحدة الحساب والمنطق Arithmetic and Logic Unit :

من الدوائر المنطقية التراكيبية الشائعة الاستعمال في وحدات المعالجة المركزية للمنظومات الرقمية والتي تستطيع ان تنفذ العمليات الحسابية فضلاً عن العمليات المنطقية هي وحدة الحساب والمنطق. وتعتبر هذه الوحدة هي قلب المعالجات الدقيقة Microprocessors. توجد ضمن الدوائر المتكاملة ذات التكامل المتوسط المدى وحدة الحساب والمنطق - الدائرة المتكاملة (74181). يبين الشكل (7-25) المخطط الكتلي والتركيب الداخلي لوحدة الحساب والمنطق المتكاملة (74181). تكون وظائف اطراف الادخال والاخراج والسيطرة على وفق الآتي :

A و B : طرفا ادخال البيانات ، كل طرف يستقبل اربعة ارقام ثنائية (4-BiT)

C<sup>-n</sup> : ادخال التحميل (فعال عندما يكون صفراً)

F : اخراج البيانات ذو اربعة ارقام ثنائية (4-BiT)

Cn<sup>-</sup> + 4 : اخراج التحميل (فعال عندما تكون صفراً). يوضح هذا الطرف اشارة

الناتج لعملية الطرح ، منطق (0) يبين أن النتيجة موجبة ومنطق (1) يبين

أن النتيجة سالبة. عملية الطرح والجمع مبنية على متمم الاثنين.

A = B : منطق (1) على هذا الطرف يعني ان A = B

G : اخراج مولد التحميل

P : اخراج انتقال التحميل

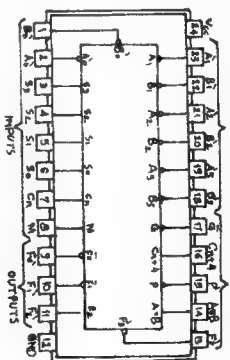
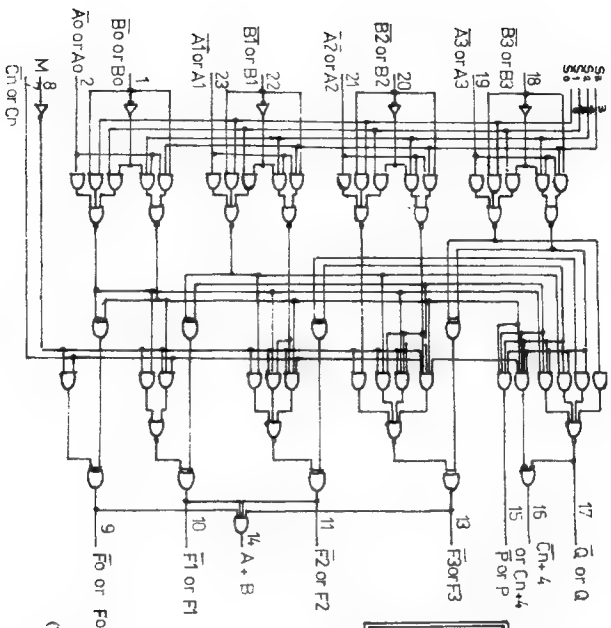
يستخدم الاخراجان (G,P) عندما يربط عدد من دوائر وحدة الحساب والمنطق (74181) بالتتابع مع الدائرة المتكاملة (74182) لجعل العمليات الحسابية أسرع.

ادخال الاختيار (S) وتكون اربعة ادخالات (S<sub>0</sub>S<sub>1</sub>S<sub>2</sub>S<sub>3</sub>) تستعمل لاختيار نوع العمليات

المطلوب تنفيذها كما هو موضح في الجدول (7-17)

طرف السيطرة (M) : M = 0 عمليات حسابية

M = 1 عمليات منطقية



-1-

النموذج (74181) وحدة الحساب والمنطق الدائرة المتكاملة (74181)  
 1- الخطأ الكلي ب - التركيب الداخلي

الجلد 7 (7-17) جلد الحقيقة للدائرة الكاملة (74181)

يمكن ان تستخدم وحدة الحساب والمنطق الدائرة المتكاملة (74181) بالتابع بعضها مع بعض وذلك بربط طرف اخراج التحويل من الدائرة المتكاملة الاولى الى طرف التحويل للدائرة المتكاملة الثانية وهكذا.

#### المثال (7-8)

صمم ضائف طارح ذا ثمانية أرقام ثنائية (8-BiT) باستخدام دائرتين متكاملتين (74181) بالتابع ، وبين كيف تعمل الدائرة اذا كان الرقمان :

$$1 - (A = 97), (B = 29)$$

$$2 - (A = 24), (B = 58)$$

#### الحل

لتصميم ضائف / طارح ذي ثمانية ارقام ثنائية تربط دائرتين متكاملتين على التتابع وعلى وفق الآتي :

تربط الارقام الثنائية الاربعة لادنى مرتبة للرقين (A) و (B) الى طرفي الادخال (A0 A1 A2 A3) و (B0 B1 B2 B3) للدائرة المتكاملة الأولى وتربط الارقام الثنائية الاربعة لأعلى مرتبة للرقين (A) و (B) الى طرفي الادخال (A3 --- A0) و (B3 --- B0) للدائرة للمتكاملة الثانية.

يجب أن يربط اخراج التحويل للدائرة المتكاملة الأولى (Cn+4) الى ادخال التحويل (Cn) للدائرة المتكاملة الثانية. ويربط اطراف الاختيار (S3 --- S0) للدائرتين المتكاملتين احدهما مع الآخر، وتؤخذ النتيجة ذات الثمانية ارقام الثنائية (8-BiT) من طرفي الأخراج (F3 --- F0) لكلا الدائرتين المتكاملتين وتكون المرتبة الادنى للنتيجة على اطراف الاخراج للدائرة للمتكاملة الأولى والمرتبة العليا على اطراف اخراج الدائرة المتكاملة الثانية. تنفذ عملية الجمع عندما تكون (M = 0) و (S = 1001) وتنفذ عملية الطرح عندما تكون (M = 0) و (S = 0110).

يربط الطرف C<sub>n</sub> للدائرة الأولى الى منطق (1) للجمع والى منطق (0) لعملية الطرح. عندما يكون الرقمان :

$$A = 97 = 01100001$$

- 1

$$B = 29 = 00011101$$

$$A = 24 = 00011000$$

- 2

$$B = 58 = 0011010$$

يبين الجدول (7-18) النتيجة وحالات الأطراف لكل عملية.



الغدير (7-18) حل المك (7-8)

[illegible]

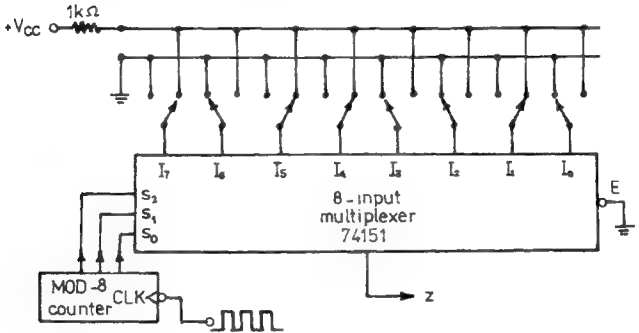
### اسئلة

7-1 بين كيف يمكن استخدام دائرتين متكاملتين من نوع (74157) ودائرة متكاملة من نوع (74151) لتكوين معدد رقمي ذي ستة عشر ادخالاً وبدون استخدام أي دائرة منطقية اضافية ؟ اكتب جدول الحقيقة .

7-2 اربط المعدد ذا الستة عشر ادخالاً بالدائرة المتكاملة (74150) لتوليد الدالة المنطقية الآتية :

$$W = \bar{A}BCD + BCD + ABD + ABC\bar{D}$$

7-3 استخدم المعدد المبين في الشكل (7-26) لتوليد موجه منطقيه بحيث أن اطراف الاختيار مبربوطة الى عداد ذو معامل -8 . ارسم الموجة الخارجة (z) مقارنة بنبضات التوقيت التي تحفز العداد وبوضعية المفاتيح المبينة في نفس الشكل . كيف يمكن تغير شكل الموجه ؟



الشكل (7-26) دائرة السؤال (7-3)

7-4 صمم دائرة اتصال لارسال ثمانية أرقام ثنائية (8-BiT) على قابلو واحد (أي اجراء تحويل البيانات من التوازي الى التوالي ثم من التوالي الى التوازي وذلك باستخدام المعدد والموزع وعداد للترامن).

5-7 أضف رقماً ثنائياً الى الكلمات الآتية ليكون التكافؤ زوجياً :

أ- 10111001

ب- 101011101

ج- 1011001100111000

6-7 صمم فاحص تكافؤ فردي ذا ستة أرقام ثنائية باستخدام الدائرة المتكاملة (74180).

7-7 صمم دائرة فاحص تكافؤ ذا عشرة أرقام ثنائية باستخدام دائرة متكاملة واحدة من نوع (74180) وبوابة أو الاستثنائية (XOR).

8-7 صمم مولد تكافؤ باستخدام الدائرة المتكاملة (74180) لاضافة رقم تكافؤ فردي لكلمة مكونة من سبعة ارقام ثنائية.

9-7 صمم ضائفاً/ طارحاً ذا أربعة أرقام ثنائية باستخدام الدائرة المتكاملة (74181) ، ثم بين كيف تعمل الدائرة اذا كان الرقمان

$$1 \quad (A = 12) , (B = 5)$$

$$2 \quad (A = 15) , (B = 9)$$

7-10 صمم باستخدام الدائرة المتكاملة (74184) لتحويل الأرقام الآتية من حفرة العشري المجفر بالثنائي الى الثنائي

$$(19) , (44) , (97)$$

7-11 صمم دائرة لتحويل الارقام الآتية من جفرة الثنائي الى العشري المجفر بالثنائي :

$$(110010) , (11110011) , (1011110111)$$



## الفصل الثامن

# تطبيقات ذاكرة أشباه الموصلات

### Semiconductor Memory Application

#### 1-8 مقدمة Introduction

كما يستخدم الانسان ذاكرته ل تخزين المعلومات ، فإن الانظمة الرقمية تحتاج الى ذاكرة ل تخزين المعلومات حيث تستعيدها في الوقت المناسب دون أن تفقددها . تعمل البطاقات المثقبة والأشرطة الورقية والأشرطة المغناطيسية والاقراص المغناطيسية وغيرها عادة كذاكرات دائمة . أما للتخزين المؤقت ، فتستعمل ذاكرة أشباه الموصلات كما في الحاسبات الرقمية .

تصنع ذاكرة أشباه الموصلات بأشكال متعددة منها : ثنائية القطبية ،  $PL$ , NMOS, CMOS, MOS . وتعد خلية الذاكرة memory cell هي وحدة بناء الذاكرة الاساسية وهي دائرة الكترونية لها القابلية على تخزين وحدة رقمية ثنائية (إما 0 أو 1) . ونحتوي الدائرة المتكاملة للذاكرة فضلاً عن الخلايا ، على ثلاث وحدات مكملة هي : وحدة إختيار العنوان address Selection unit ، ووحدة التكبير amplification unit . ووحدة التحكم Control unit .

هناك ثلاثة أنواع مهمة من ذاكرات أشباه الموصلات هي :

- 1- ذاكرة الوصول العشوائي (RAM) (وتسمى ذاكرة القراءة والكتابة) .
- 2- ذاكرة القراءة فقط (ROM) .
- 3- ذاكرة الوصول التابعي (SAM) أو الذاكرة التابعة .

وسوف يتم شرح كل من هذه الانواع الثلاثة بالتفصيل في الفقرات اللاحقة من هذا الفصل .

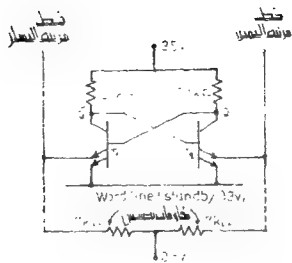
## 2-8 الهيكلة والتشغيل للذاكرة أشباه الموصلات :

### : Construction and Operation of Semiconductor memory

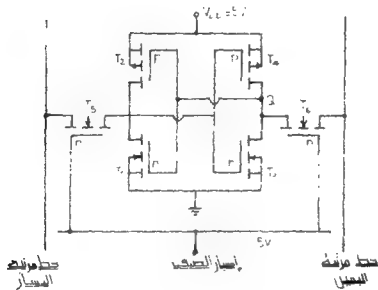
تنظم الذاكرات بدلالة الكلمات والوحدات الرقبة الثنائية ، فالذاكرة التي يقال عنها  $N \times M$  تعني أن لها  $N$  من الكلمات ولكل كلمة  $M$  من الوحدات الثنائية . وعلى سبيل المثال يمكن تصميم ذاكرة مكونة من 1024 وحدة ثنائية أي كيلو واحد (1k) عن طريق تقسيمها الى 256 كلمة تتكون كل منها من 4 وحدات ثنائية ، وتسمى عندئذ ذاكرة  $256 \times 4$  وبالرغم من وجوب إعطاء 256 عنواناً مختلفاً (لكل كلمة عنوان) ، فإنه يمكن تقليل عدد العناوين الداخلة الى الدائرة المتكاملة للذاكرة باستخدام دوائر محلل الجفرات decoders .

نحتاج الذاكرة التي تعمل على تخزين 1024 وحدة ثنائية الى 1024 خلية (يبين الشكل (1-8) دوائر لأنواع مختلفة من خلايا ذاكرة أشباه الموصلات) . يتم ترتيب هذه الخلايا على قطعة سيليكون على شكل مصفوفة matrix وقد يكون لها 32 صفاً row و 32 عموداً column ، حيث يكون لكل صف 8 كلمات . ولا يكون شكل المصفوفة مربعاً بالضرورة . فقد يكون لها 32 صفاً و 16 عموداً أو أي تركيب آخر مناسب . وتصمم الذاكرات في بعض الأحيان بحيث يكون هناك وحدة ثنائية لكل كلمة . للذاكرة ( $16K \times 1$ ) كلمات عددها 16384 حيث تتكون كل كلمة من وحدة ثنائية واحدة . يكتفي خط واحد لبيانات الادخال والايخراج في هذه الحالة لادخال وحدة ثنائية واحدة أو إخراجها في وقت واحد .

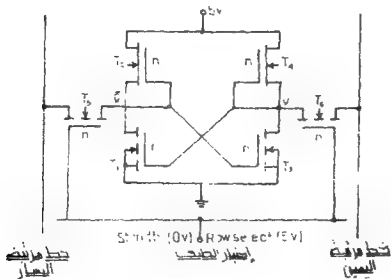
يبين الشكل (2-8) ذاكرة RAM ذات  $256 \times 4$  مرتبة على هيئة مصفوفة  $32 \times 32$  . هناك 32 خطاً لاختيار الصف row-select lines و 8 خطوط لاختيار العمود Column-Select lines . فعلى سبيل المثال الجهد المناسب المسلط على الخطين  $X_2$  و  $Y_1$  يتوجه الى عنوان الكلمة المكونة من أربع وحدات عند المركز  $X_2-Y_1$  ، اما للقراءة أو للكتابة . تستخدم كواشف الجفرات لاختيار الصف والعمود بصورة عامة في مثل هذه التركيبات . والمهدف منها هو تقليل عدد الاطراف Pins المطلوبة للعناوين ، وتخفيض عدد إشارات عناوين الادخال الى رقم معقول حيث يكون التخفيض في الحالة من 40 إلى 8 .



٦



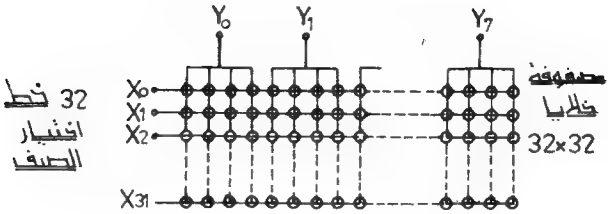
٧



٨

الشكل (1-8) دوائر لأنواع مختلفة من خلايا ذاكرة أشباه الموصلات  
 أ- خلية باعث متعدد TTL (حركة) ب- خلية ذاكرة CMOS (ساكنة) ج- خلية ذاكرة NMOS (ساكنة).

## 8 خطوط إختيار الأعمدة

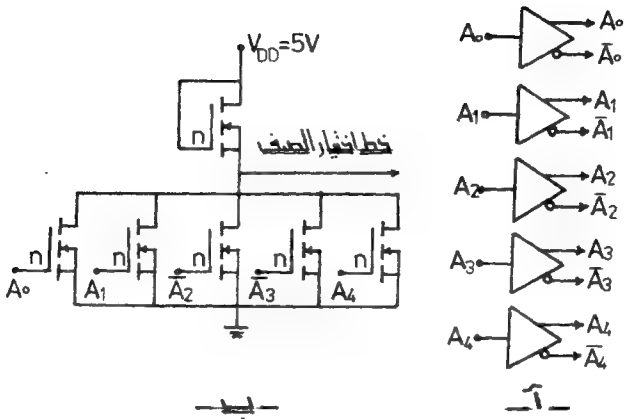


الشكل (2-8) مصفوفة خلايا ذاكرة RAM ذات 256x4.

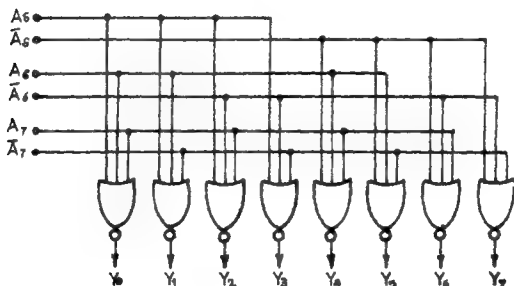
يبين الشكل (3-8) دائرة إختيار الصف التي يمكن إستخدامها مع ذاكرة MOS ذات 4 X 256 ، تحتوي على مصفوفة مكونة من 32 X 32 . هناك خمسة أطراف نهاية تدعى  $A_0, A_1, A_2, A_3, A_4$  ، وتتصل هذه بخمسة مكبرات عواكس فصل buffer inverter amplifiers كما هو موضح في الشكل (3-8 أ) . تعطي الإدخالات الخمسة ومتماتها  $2^5$  أو 32 عنواناً . يكون العنوان عند إدخال النهايات الخمسة لدائرة كاشف الصف المبينة في الشكل (3-8 ب) هي  $A_0 A_1 A_2 A_3 A_4$  . ولجعل خط إختيار الصف هذا في حالة فعالة للقراءة والكتابة يجب أن تكون مراتب العنوان جميعاً في حالة إصفار (وهو إحتيال واحد من بين 32 إحتيلاً لتكونها خمس مراتب ثنائية) . لنفرض أن العنوان  $A_0 A_1 A_2 A_3 A_4$  هو 00000 ، عندئذ تكون بوابة نبي الاختيار في الشكل (3-8 ب) في حالة القطع وتؤدي إلى تطبيق الحالة المنطقية "1" على خط إختيار الصف ، وبذلك يكون هذا الخط قد أصبح فعالاً للقراءة أو الكتابة ، بينما تصبح بقية الخطوط في حالة خاملة .

لاتمام العنوان يجب إختيار إحدى الكلمات الثماني للصف الفعال التي تحتوي كل منها على أربع وحدات ثنائية ، يمكن إستخدام دائرة شبيبة بالدائرة المبينة في الشكل (3-8) . ولأن هناك ثمانية خطوط أعمدة ، ينبغي وجود ثماني بوابات نبي إختيار مع ثلاثة مكبرات عواكس فصل للإدخال . يبين الشكل (4-8) التركيب المنطقي لدائرة كاشف الجفرات 3 إلى 8 . نلاحظ هنا أن ذاكرة 4 X 256 تتطلب ثمانية أطراف للعناوين وتتصل إلى ثمانية





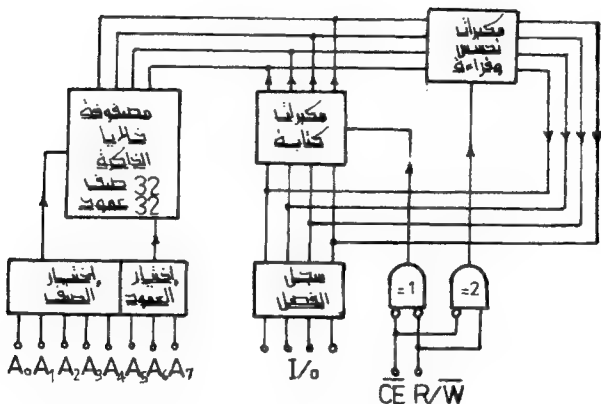
الشكل (3-8) دائرة MOS لاختيار الصف في مصفوفة مكونة من 32 خلية صف :  
 أ- خمسة عواكس فصل.  
 ب- إحدى دوائر كواشف الصف المتطابقة البالغ عددها 32.



الشكل (4-8) دائرة محلل الجفرات 3 الى 8 لاختيار العمود.

عواكس ، بحيث تشكل خمسة منها جزءاً من كاشف 5 إلى 32 من أجل اختيار الصف ، وتشكل ثلاثة منها جزءاً من كاشف 3 إلى 8 لاختيار العمود .

وفضلاً عن مصفوفة الخلايا والكواشف ، تحتوي الدائرة المتكاملة للذاكرة على مكبرات تحسس Sense وقراءة ومكبرات كتابة ودوائر تحكم . إن مكبرات التحسس والكتابة هي بوابات منطقية بسيطة تعطي مستويات منطقية مناسبة وفصلاً كافياً . يبين الشكل (5-8) مخططاً كتلياً للذاكرة RAM ساكنة مكونة من 256 كلمة لكل منها أربع وحدات ثنائية . هناك أربعة مكبرات تحسس وأربعة مكبرات كتابة لتكبير الوحدات الثنائية للكلمة .



الشكل (5-8) مخطط كتلي لذاكرة RAM (256X4) .

تكون دائرة الذاكرة المتكاملة في حالة فعالة عندما يكون إدخال تمكين الرقاقة ( CE ) Chip enable في منطقي "0" . ولكن إذا كان الإدخال CE هو "1" ، فإن إخراج كل من البوابتين 1 و 2 يكون "0" وتكون مكبرات التحسس والكتابة في حالة قطع وعلى ذلك تكون دائرة الإدخال / الإخراج (I/O) في حالة خاملة .

لنفرض أنه تم تمكين القطعة (الدائرة المتكاملة للذاكرة) بوجود منطق "0" عند الادخال CE . يعطي المنطق "1" عند تحكم القراءة/ الكتابة (R W) إخراجاً يساوي الصفر عند البوابة 1 التي تجعل مكبرات الكتابة في حالة خاملة . وتعمل الحالة المنطقية "1" لإخراج البوابة 2 على جعل مكبرات التحسس في حالة فعالة ، وتظهر الوحدات الثنائية للكلمات المعنونة عند الإخراج . ومن ناحية أخرى ، يعكس المنطق "0" عند الادخال R W إخراج كل من البوابتين 1 و 2 ، بحيث يتم تمكين مكبرات الكتابة وتعطيل مكبرات التحسس . وتخزن الوحدات الثنائية عند نهايات الادخال الآن في الكلمة المعنونة .

### 8-3 ذاكرة الوصول العشوائي (RANDOM Access Memory (RAM :

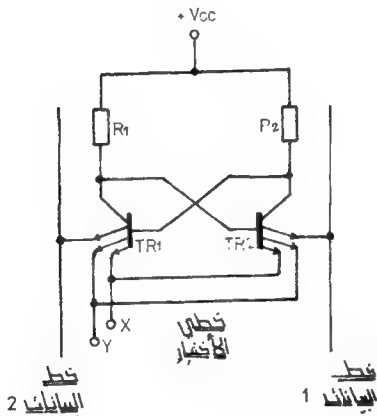
يتضمن مصطلح RAM كلا من ذاكرة القراءة فقط ROM وذاكرة القراءة والكتابة RWM (Read/write Memory) إلا أنه أصبح يطلق على ذاكرة القراءة والكتابة RWM . وهي كما يدل اسمها تسمح بالقراءة والكتابة ويكون زمن الوصول إلى المراكز المختلفة فيها متساوياً كما أنها ذاكرة من نوع متطايرة Volatile أي تفقد المعلومات المخزنة فيها بمجرد انقطاع مصدر الجهد الكهربائي ولو لحظة واحدة عنها ، ولهذا السبب لاتصلح لحزن المعلومات فترة طويلة وعليه لايقوم المصمم ببرمجتها وإنما الشخص المستفيد حيث يغير المعلومات فيها وحسب الحاجة .

يكون النشاط هو العنصر الأساسي لبناء ذاكرة RAM في منظومة بحيث يمكن اختيار أي عنصر عن طريق خطي اختيار X و Y ، وفي هذه الحالة تكون الكلمة من مجموعة أو سف من الخلايا بحيث يمكن عنوانها كلها في وقت واحد .

تكون ذاكرات RAM على نوعين أولها ساكن (مستقر) بمعنى أن المعلومات المخزنة فيها تظل ثابتة طالما استمر وجود تيار التغذية الكهربائي ، وثانيها حركي (ديناميكي) بمعنى أن المعلومات يحتفظ بها على هيئة شحنات كهربية في مكثفات بحيث يجب تجديدها (انعاشها) دورياً في دورة التجديد لتعويض الشحنة المترسبة من المكثفات .

يبين الشكل (8-6) خلية ذاكرة ساكنة مصنعة من ترانزستورات ثنائية القطبية . عندما يكون الجهد المتصل بالخطين X و Y جهداً منخفضاً يمر تيار في الترانزستور  $TR_1$  أو  $TR_2$  تبعاً للمعلومة المخزنة في الخلية إلى الخطين X و Y ذوى الجهد المنخفض . لقراءة

الخلية يتم رفع جهد خطي الاختيار  $X$  و  $Y$  الى جهد موجب بحيث يتحول التيار المار في اي من  $TR_1$  أو  $TR_2$  الى خطي البيانات . يلاحظ ان التيارين المارين في خطي البيانات يكونان غير متساويين مما يدل على الحالة المنطقية للخلية . للكتابة في الخلية يجب رفع جهد خطي الاختيار  $X$  و  $Y$  الى جهد موجب والاحتفاظ بجهد خط البيانات موجباً أو سالباً تبعاً للترانزستور المراد وضعه في حالة توصيل .

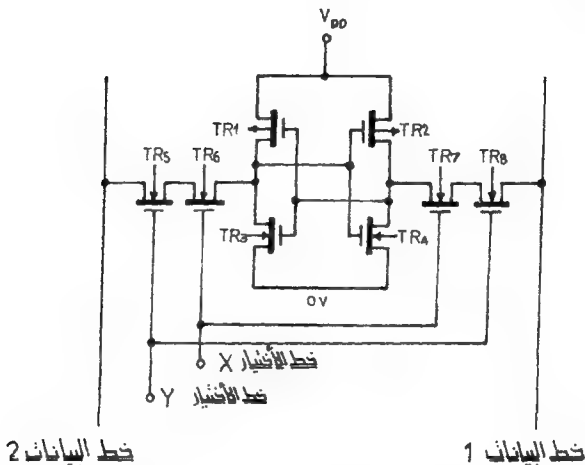


الشكل (6-8) خلية ذاكرة الوصول العشوائي RAM ساكنة باستخدام عاصر ثنائية القطبية .

يبين الشكل (7-8) خلية ذاكرة ساكنة بسيطة مكونة من ترانزستورات احادية القطبية من نوع CMOS . يمتاز هذا النوع من الخلايا بسرعة وصول عالية في حدود (200ns) واستهلاك اقل للطاقة موازنة مع خلايا ثنائية القطبية . يلاحظ ان خطي البيانات لا يتصلان بخلية الذاكرة الا عندما يكون كل من خطي الاختيار  $X$  و  $Y$  ذا جهد سالب .

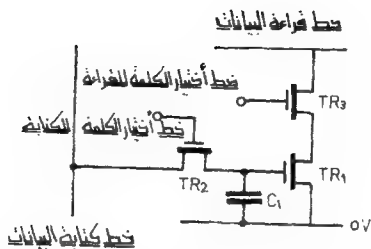
تمتاز ذاكرة الوصول العشوائي الحركية بكثافة تخزين عالية موازنة مع ذاكرة الوصول العشوائي الساكنة ، كذلك تمتاز بسرعة الوصول الى المعلومات العالية منها وقلة القدرة المستهلكة ولكنها تعاني من مشكلة تسرب الشحنة من متسعة التخزين مما يستوجب تجديد

شحن هذه المتسعة باستمرار (عادة تتم إعادة شحن المتسعة كل بضعة أجزاء من المليون ثانية).



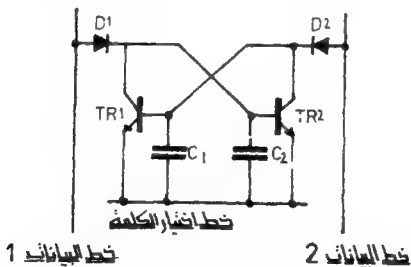
الشكل (7-8) خلية ذاكرة الوصول العشوائي RAM ساكنة باستخدام عناصر أحادية القطبية من نوع CMOS.

يوضح الشكل (8-8) دائرة RAM حركية بسيطة احادية القطبية والتي تستخدم ثلاثة ترانزستورات من نوع MOS حيث يتم تخزين الشحنة في المتسعة C1. اذا كان الترانزستور TR2 في حالة توصيل (ON) فانه بالامكان تجديد وضع الشحنة أو تغييرها. كما يمكن قراءة محتويات الخلية بتوصيل خط القراءة الى جهد سالب وبذلك يصبح الترانزستور TR3 في حالة توصيل اذا كان هناك "1" مخزون في المتسعة C1 يؤدي ذلك الى وضع TR1 في حالة توصيل، مما يسبب تفريغ الشحنة الى خط البيانات. اما اذا كان هناك "0" في المتسعة C1 فان خط البيانات لا يتغير حالته. لذلك في نهاية دورة القراءة تكون حالة خط البيانات متممة للقيمة المخزنة في الخلية، ويتم تصحيح ذلك باعادة كتابة المعلومات الموجودة في خط البيانات عن طريق خط كتابة البيانات لتجديد تخزين القيمة الصحيحة في الخلية بعد كل دورة للقراءة.



الشكل (8-8) خلية ذاكرة الوصول العشوائي (RAM) الحركية أحادية القطبية من نوع MOS

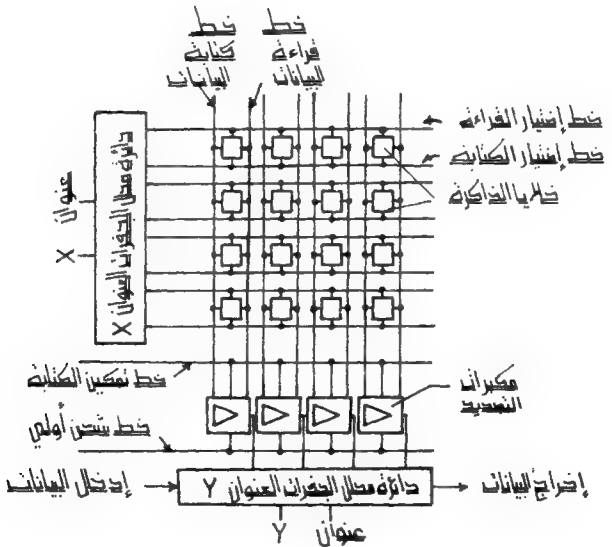
بالرغم من تصنيع ذواكرات RAM الحركية باستخدام اشباه الموصلات احادية القطبية بشكل عام ، الا انه توجد ذواكرات RAM حركية مصنعة باستخدام اشباه الموصلات ثنائية القطبية. يبين الشكل (8-9) خلية ذاكرة RAM حركية من اشباه الموصلات ثنائية القطبية حيث يتم تخزين المعلومات في المتسعتين  $C_1$  و  $C_2$ . في الحالة الاعتيادية يكون كل من الثنائين  $D_1$  و  $D_2$  في حالة اغياز عكسي بحيث يكون خطا البيانات 1 و 2 معزولين تماماً عن الخلية ويكون الجهد الموجود على احد المتسعتين أعلى من الجهد الموجود على المتسعة الاخرى تبعاً لحالة الترانزستورين  $TR_1$  و  $TR_2$  (ايهما في حالة توصيل).



الشكل (8-9) خلية ذاكرة الوصول العشوائي (RAM) الحركية ثنائية القطبية.

يمكن عتونة الخلية بوضع جهد منخفض على خط اختيار الكلمة ، ويمكن بذلك قراءة المعلومة بمعرفة التيارات السارية في خطوط البيانات . يتم تجديد تخزين المعلومة (أو كتابة معلومة جديدة) بوضع الحالة المطلوبة على خط البيانات المناظر (أي بوضع الجهود المناسبة على خطوط البيانات) .

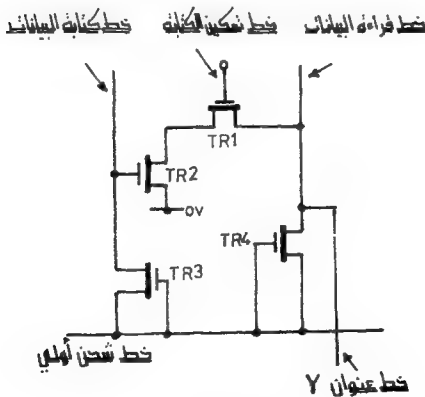
يكون تنظيم خلايا ذاكرة الوصول العشوائي RAM عادة في مصفوفة بخطوط الاختيار X و Y التي تتصل بدورها بدائرة محلل الجفرات للعناوين X و Y ، كما هو مبين في الشكل (8-10) حيث أن كل خلية تتألف من ثلاث ترانزستورات من نوع MOS كما هو موضح في الشكل (8-8) .



الشكل (8-10) مصفوفة ذاكرة الوصول العشوائي RAM الحركية المصنعة من أشباه الموصلات .

ان مكبرات التجديد الموضوعه في الشكل (8-11) تستخدم لضمان امكانية تجديد شحنات الخلايا كل ثانيتين تقريباً. يلاحظ ان الترانزستورين  $TR_3$  و  $TR_4$  يعملان بصفة مقاومتين في هذه الدائرة. يبدأ عمل الخلية بوضع خطوط البيانات في الحالة "1" عن طريق خط الشحن الاولي ثم يتم عنونة صف من الخلايا عن طريق خطوط الاختيار  $X$  و  $Y$  وتكون الاشارات الخارجة على خطوط قراءة البيانات متممة للقيمة المخزونة في صف الخلايا. تبدأ دورة التجديد بجعل الترانزستور  $TR_1$  في حالة توصيل وبذلك تصبح الاشارات المتممة الموجودة على خطوط البيانات متصلة مباشرة بخطوط الكتابة بحيث يمكن اعادة كتابتها في الخلية. بذلك بالامكان اعادة كتابة (تجديد) صف كامل من الخلايا في نفس الوقت رغم انه تمت قراءة خلية واحدة.

يأستطاعتنا كتابة معلومة جديدة في الخلية بالاحتفاظ بالترانزستور  $TR_1$  في حالة قطع وادخال المعلومة المرغوب في كتابتها مباشرة على خط كتابة البيانات ومن الممكن زيادة سعة تخزين الذاكرة المصنوعة من اشباه الموصلات باضافة دوائر متكاملة اخرى كما سيتم شرح ذلك في الفقرة (8-7) من هذا الفصل.



الشكل (8-11) أحد مكبرات التجديد المستخدمة في الشكل (8-10).

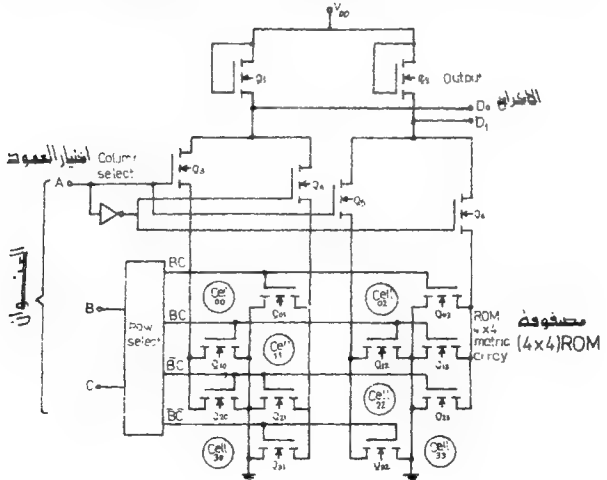


## 8-4 ذاكرة القراءة فقط (ROM) Read Only Memory :

كما يستدل من اسمها فان الذاكرة ROM تستخدم للقراءة فقط اي ان الكتابة فيها غير ممكنة. ولهذا تستخدم لحزن المعلومات لفترات طويلة كمعلومات البرنامج المراقب Monitor Program في الحاسبات الدقيقة. ويتم ادخال المعلومات على يد المصنع وبعد ذلك فانه ليس بمقدور المستفيد تغيير هذه المعلومات.

تتماز ذاكرة ROM برخصها وسرعتها العالية وارتفاع كثافة مصفوفات التخزين الثابتة فيها. ويكون الوصول فيها عشوائياً حيث يكون زمن الوصول للمراكز المختلفة متساوياً. كما انها ذاكرة غير متطايرة non-volatile اي انها لا تفقد معلوماتها عند انقطاع مصدر القدرة الكهربائية عنها. وتعطي امكانية برمجتها (ملئها بالمعلومات) في البداية مرونة مفيدة للمصمم.

بين الشكل (8-12) دائرة ذاكرة ROM ساكنة من نوع NMOS لها ثلاثة ادخالات للعنوان (A و B و C) لاختيار 8 كلمات لكل منها وحدتان ثابتيان ( $D_0$  و  $D_1$ ). ان



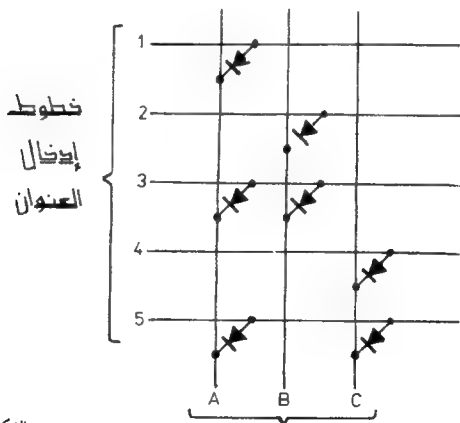
الشكل (8-12) ذاكرة ROM ساكنة من نوع NMOS لها 8 كلمات لكل منها وحدتين ثابتيين.

التعبيرين المنطقيين في المعادلتين (1-8) و (2-8) المشتقين من خارطة كارنوف (العلاقة بين الإخراج  $D_1$  و  $D_2$  مع الإدخال A و B و C) يمثلان المنطق المركب الذي تنفذه دائرة ROM الصغيرة جداً الموضحة في الشكل (8-12).

$$D_1 = ABC' + ABC = ABC \quad (1-8)$$

$$D_2 = AC = ABC' \quad (2-8)$$

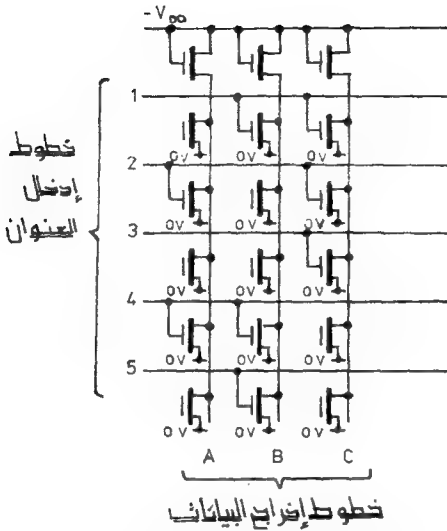
يتم بصورة عامة تصنيع ذاكرات ROM باستخدام الشبكات المنطقية التراكيبية بدلاً من دوائر النطاطات وذلك لأنها تقوم بتخزين شكل معين من الاشارات المنطقية. يوضح الشكل (8-13) مصفوفة بسيطة من الثنائيات وهي جزء من دائرة تحويل النظام العددي العشري الى النظام الثنائي بحيث يتم وضع العدد العشري بصيغة جهد موجب على العنوان المناسب وبذلك تظهر الاشارات المنطقية على خطوط اخراج البيانات. تم برجة ذاكرة ROM هذه اثناء عمليات التصنيع باستخدام عدد من الاقنعة المختلفة اثناء مراحل الانتشار. يبين الشكل (8-14) مصفوفة من الترانزستورات من نوع MOS والتي تقوم بعمل مماثل لمصفوفة الثنائيات المبينة في الشكل (8-13).



الشكل (8-13)

جزء من ذاكرة ROM على هيئة مصفوفة من الثنائيات

خطوط إخراج البيانات



الشكل (8-14) جزء من ذاكرة ROM على هيئة مصفوفة من ترانزستورات MOS

### 8-5 ذاكرة القراءة القابلة للبرمجة PROM

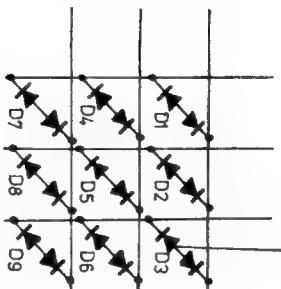
#### : Programmable Read Only Memory

لقد علمنا في الفقرة السابقة ان ذاكرة القراءة فقط ROM تتم عملية ادخال المعلومات اليها على يد الشركة المصنعة. غير ان ذاكرة القراءة القابلة للبرمجة PROM تترك فارغة ويتم ادخال المعلومات المطلوبة على يد المستخدم (مستعملها).

يبين الشكل (8-15) نوعين من ذاكرة PROM احدها ذات وصلات يمكن صهرها والثانية ذات ثنائيات متعاكسة.

## ثاني مختار عكسيا

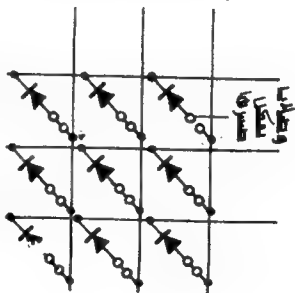
خطوط إدخال العنوان



خطوط إخراج البيانات

نفس

خطوط إدخال العنوان



خطوط إخراج البيانات

نفس

النكل (8-15) جزء من ذاكرة PROM

أ- ذات وصلات يمكن صومها ب- ذات ثوابت متحركة

اذا كانت الحالة المنطقية المرغوب فيها للخلية هي "1" فان الوصلة تترك سليمة كما حالها. اما اذا كانت حالة "0" هي المطلوبة فيتم قطع الوصلة كهربائياً وذلك بامرارته قدره حوالي (25 mA) من خلالها. ويكون زمن الوصول اقل من (90 ns) وتبديد القدرة اقل من (900 mW) وتعد الذاكرة المسماة Intel 3604 ثنائية القطبية ذات سعة (1 K) والمترتبة على هيئة (8 × 512) خير مثال للذاكرات PROM.

يوجد نوع اخر من ذاكرات PROM يدعى ذاكرات القراءة فقط القابلة للبرمجة والمسح EPROM حيث يمكن مسح المعلومات المخزونة فيها وذلك بتسليط اشعة فوق البنفسجية لمدة تتراوح بين 10 و 15 دقيقة من خلال نافذة زجاجية في الدائرة المتكاملة للذاكرة، ومن ثم يمكن اعادة برمجتها بنفس طريقة برمجة ذاكرة PROM.

كما يوجد نوع آخر يطلق عليه ذاكرة EAPROM وهي ذاكرة يمكن قراءتها فقط ويمكن برمجتها وتغيير المعلومات او البرنامج باستخدام نبضات كهربائية ذات جهد عالي على اطراف التوصيل الخاصة بالبرمجة. وتمتاز ذاكرة EAPROM عن ذاكرة PROM بإمكانية مسح كلمة واحدة من الذاكرة واعادة كتابتها بدون التأثير على باقي محتويات الذاكرة.

#### 8-6 الذاكرة التابعة (SAM) Sequentially Accessed Memory :

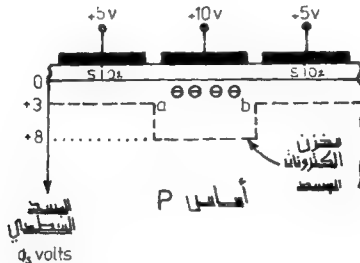
وتعرف ايضاً بذاكرة الوصول التسلسلي، حيث تقوم بخزن المعلومات بشكل متسلسل. يتم ادخال المعلومات وفق تسلسل زمني، بحيث يكون لكل وحدة ثنائية زمن تأخير محدد عن مرجع معين (اي ان زمن الوصول لوحدة ثنائية يختلف من وحدة لآخرى). يعد الشريط المغناطيسي هو المثال المألوف للذاكرات التابعة، حيث تقوم الحركة الميكانيكية للشريط بنقل الوحدات الثنائية المخزونة على التسلسل الى اخراج معين من اجل معالجة البيانات (المعلومات) فيها.

ان ابسط ذاكرات اشباه الموصلات التابعة هي سجلات الازاحة Shift registers. وهناك العديد من الدوائر المتكاملة المصنعة كذاكرات تابعة وتختلف في حجمها وتنظيمها. احدى هذه الذاكرات، الذاكرة TMS 3140 PMOS المكونة من تسع سجلات ازاحة ساكنة لكل منها 133 مرحلة وتعمل بتردد توقيت ما بين الصفروال 1.5 MHz وتكون قدرة التبديد عند تردد (1 MHz) هي (330 mW). تعد الدائرة

لتكاملة TMS 3409 الرابعية PMOS مثلاً على الذاكرات التابعة الديناميكية ، وتكون هذه الدائرة من اربع سجلات ازاحة لكل منها 80 مرحلة ، وتكون قدرة التبديد عند تردد (1 MHz) هي (285 mW).

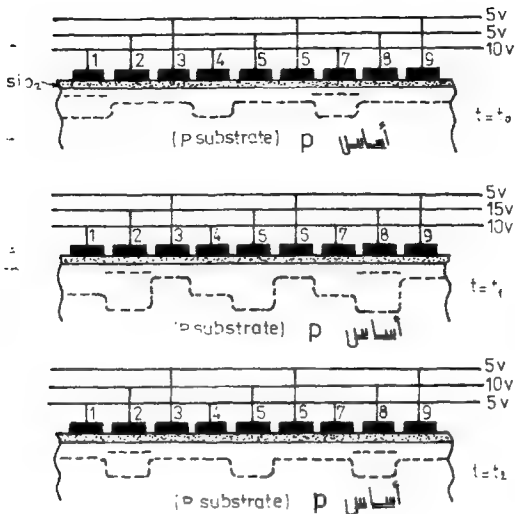
من ذاكرات اشياء الموصلات التابعة المهمة ، الذاكرة التي تستخدم جهاز ربط الشحنة charge - coupled device وتعرف باختصار على انها ذاكرة CCD. وبالرغم من زمن الوصول العالي لها موازنة مع ذاكرات RAM فانها تعطي سعة خزن كبيرة بكلفة منخفضة ، حيث يمكن تصنيع ذاكرة CCD لها قابلية خزن 64 kbit على قطعة سيليكون مساحتها اقل من نصف مستر مربع.

يبين الشكل (8-16) تمثيلاً مبسطاً لجزء محدد من مقطع عرضي لجهاز ربط الشحنة مع الالكترونات مخزنة.

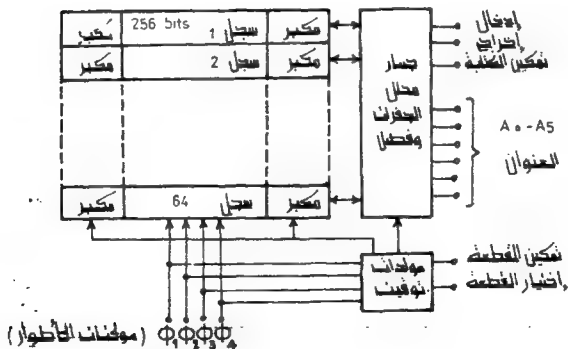


الشكل (8-16) مخزن الشحنة في جهاز ربط الشحنة

يستخدم نظام الاطوار الثلاثة قطارات نبضات لنقل الشحنة كما هو مبين في الشكل (8-17). وتعد الذاكرة التابعة Intel 2416 CCD التي تبلغ سعتها (16 kbits) تركيباً عملياً ، ويبين الشكل (8-18) مخططاً كتلياً مبسطاً لها. وترتب على اساس 64 سجل سحب دائري مكرر لكل منها 256 bits لها 18 طرفاً ، 3 منها لتغذيات الجهود ( $V_{DD} = 12V$ ) و ( $V_{SS} = -5V$ ) و ( $V_{SS} = 0V$ ) ، طرف الباقية فشار اليها بالشكل (8-18). وبسبب الحاجة الى 225 عملية ازاحة لتحريك وحدة ثنائية من ادخال الذاكرة الى الاخراج ، ولان دورة الازاحة تحتاج الى (750 ns) ، فإن زمن السحب الاعظم يكون مساوياً لـ (200  $\mu s$ ) تقريباً.



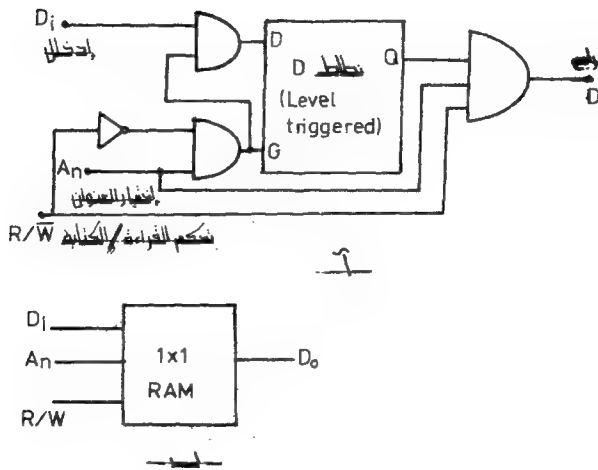
الشكل (17.8) نقل الشحنة في ثلاثة أطوار CCD



الشكل (18-8) مخطط كلي للذاكرة التابعية Intel 2416 CCD

## 7- التوسعات في احجام الذاكرة Memory Expansions :

تعتبر خلية الذاكرة  $1 \times 1$  (المبينة دائرتها المنطقية في الشكل (8-19)) العنصر الاساس في بناء الدوائر المتكاملة للذاكرة.

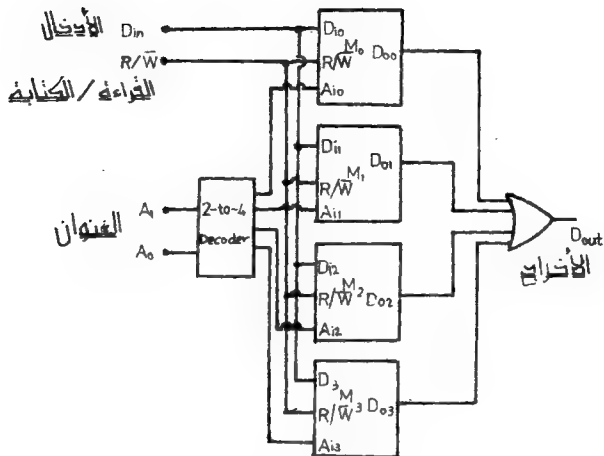


الشكل (8-19) ذاكرة RAM  $(1 \times 1)$  أ- دائرتها المنطقية ب- مخططها الكلي.

وباستخدام الذاكرة  $(1 \times 1)$  يمكن توسيع حجم الذاكرة في الاشكال الاتية :

1) توسيع المتوالي Serial expansion يمكن ربط  $n$  من خلايا الذاكرة  $(1 \times 1)$  للحصول على ذاكرة  $(n \times 1)$ ، لها ادخال واحد  $D_{in}$  واخراج واحد  $D_{out}$ ، كما هو موضح في الشكل (8-20). تتألف الذاكرة هذه من أربعة خلايا  $(1 \times 1)$  تشكل مجموعها ذاكرة RAM  $(4 \times 1)$ . للقراءة يربط الادخال  $R/\bar{W}$  الى المنطق "1"، وللكتابة الى المنطق "0". وفي الحالتين يربط العنوان الى  $A_0$  و  $A_1$ .



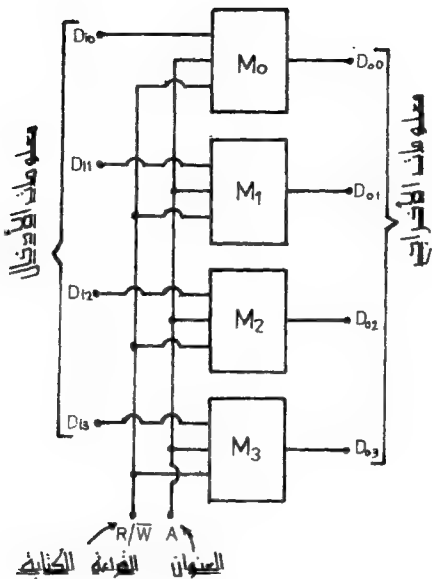


الشكل (8 - 20) ذاكرة RAM (4 × 1)

(2) توسع الموازي Parallel expansion يبين الشكل (8 - 21) ذاكرة RAM (4 × 1) مكونة من أربعة خلايا ذاكرة (1 × 1) مربوطة على الموازي ، حيث يمكن قراءة كلمة ذات أربعة وحدات ثنائية أو كتابتها في آن واحد . هذه الذاكرة لها أربعة أطراف لادخال المعلومات (Dio الى D13) وأربعة أطراف لاختراج المعلومات (D00 الى D03) .

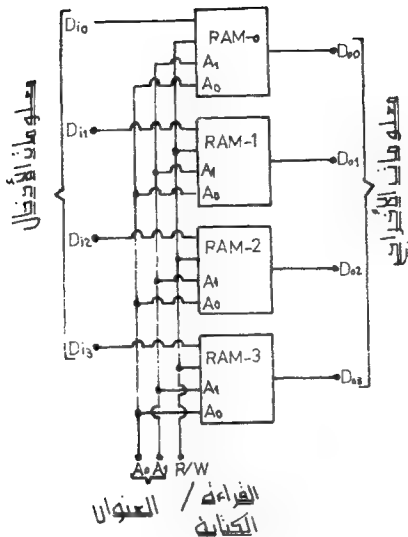
عندما يكون العنوان A في منطق "1" تكون جميع خلايا الذاكرة في حالة فعالة وفي آن واحد . أما بالنسبة لطرف تحكم القراءة / الكتابة (R/W) فهو كما في النوع السابق . باستخدام m من خلايا الذاكرة RAM (1 × 1) مربوطة على الموازي بنفس الطريقة الموضحة في الشكل (8 - 21) ، يمكن الحصول على ذاكرة RAM (1 × m) .

(3) توسع المتوالي - الموازي serial - parallel expansion يمكن الحصول على ذاكرة (n × m) اما بربط n من ذاكرة (1 × m) بطريقة التوالي . أو بربط m من ذاكرة (n × 1) بطريقة الموازي .



الشكل (8-21) ذاكرة RAM (4 × 1)

. يبين الشكل (8-22) المخطط الكتلي لذاكرة RAM (4 × 4) ، حيث تتم قراءة أربع كلمات أو كتابتها لكل منها أربع وحدات ثنائية وذلك بربط أربعة من ذاكرات التوالي (الشكل 8-20) بعضها مع بعض بشكل توازي .  
يتم اختيار الكلمة المطلوبة (القراءة أو الكتابة) من خلال العنوان  $A_0$  و  $A_1$  .



الشكل (8-22) مخطط الكتلة لذاكرة RAM (4 × 4)

المثال (8-1)

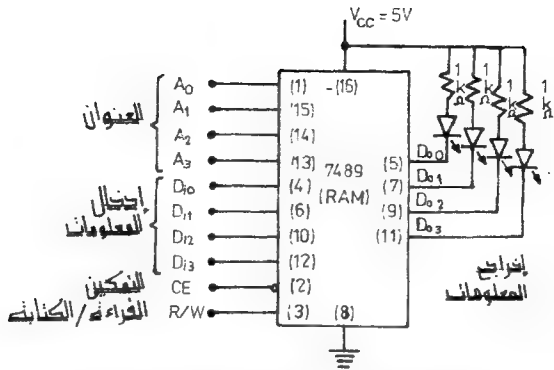
اذكر كافة الاحتمالات الممكنة لترتيب الذاكرة (16 × 1).

الحل

$$(1 \times 16), (2 \times 8), (4 \times 4), (8 \times 2), (16 \times 1)$$

المثال (8-2)

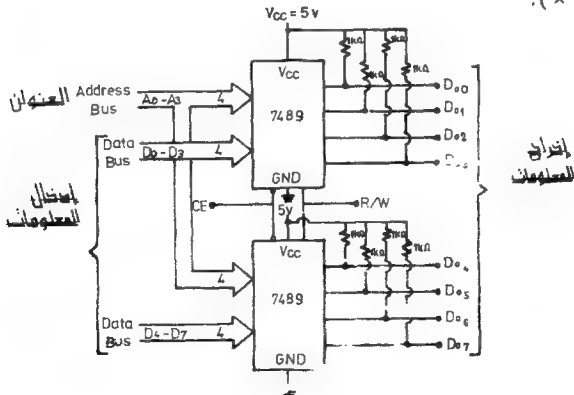
باستخدام دائرتين متكاملتين نوع (7489) والتي تمثل ذاكرة RAM (16 × 4) كما هو مبين مخطط ربطها في الشكل (8-23)، ارسم مخططاً كتلياً لذاكرة RAM (16 × 4) أولاً ولذاكرة RAM (32 × 4) ثانياً.



الشكل (8-23) دائرة اختبار الدائرة المتكاملة 7489 ذاكرة أشباه الموصلات RAM ذات (4 × 16)

الحل

يبين الشكلان (8-24) و (8-25) مخططين لذاكرة RAM (8 × 16) و (8 × 32) RAM (4) على التوالي باستخدام دائرتين متكاملتين نوع 7489 (ذاكرة RAM ذات 16 × 4).



الشكل (8-24) مخطط كلي لذاكرة RAM (8 × 16) باستخدام دائرتين متكاملتين نوع 7489 (ذاكرة RAM ذات 16 × 4).

العنوان

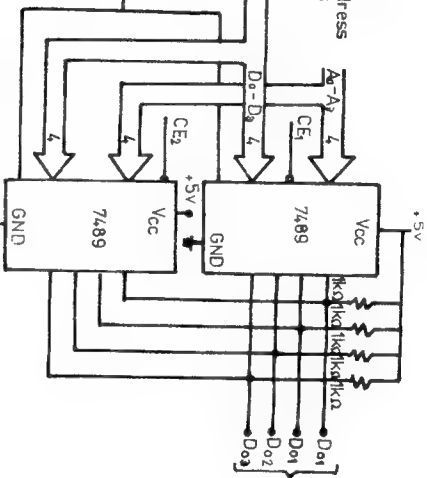
Address Bus

إدخال المعلومات

Data Bus

الكتابة / القراءة R/W

الخارجية المعلومات



تابع العنوان

A<sub>4</sub>

To CE<sub>2</sub>

النقطة

EN

To CE<sub>1</sub>

النمط (8 - 25) مضط كل للذاكرة RAM (4 × 32) باستخدام دارتتين متكاملين نوع 7489 وذاكرة RAM ذات 16 (× 4).

### امثلة

- 8-1 كم عدد كلمات الذاكرة K (4 X 16) اذا كان لكل كلمة اربع وحدات ثنائية؟
- 8-2 اكتب جدول الحقيقة لدائرة محلل الجفرات المينة في الشكل (8-4).
- 8-3 اذكر كافة الاحتمالات الممكنة لترتيب الذاكرة (4 X 32).
- 8-4 ما عدد الدوائر المتكاملة نوع (7489) التي تحتاج اليها لبناء ذاكرة RAM (8 X 32)؟ ارسم مخططاً كتلياً يوضح ذلك.
- 8-5 وازن بين ذاكرة RAM وذاكرة ROM.
- 8-6 ما حالة الاخراج في ذاكرة ROM المينة في الشكل (8-12)؟
- 8-7 ايها افضل ذاكرة الوصول العشوائي ثنائية القطبية أم احادية القطبية؟ ولماذا؟
- 8-8 ما مزايا ذاكرات اشباه الموصلات ومحدداتها موازنة مع الذاكرات المغناطيسية؟

## مفاتيح التشفير واعادة حل الجفريات & Encoders Decoders Keys

### 9-1 مقدمة : Introduction :

هناك انواع عديدة من الجفريات تستخدم بكثرة سواء في العمليات الحسابية أم في نقل المعلومات من جهاز الى اخر أو في الاتصالات الرقية ، نتناول في هذا الفصل قواعد التشفير وانواع الجفريات المستخدمة بكثرة والعلاقة فيما بينها كما نتطرق الى مفاتيح التشفير وحل الجفريات وتوضيح وظائفها من خلال امثلة على عملية التشفير واستعادة المعلومات وتطبيقاتها العملية .

### 9-2 التشفير وحل الجفريات Coding & Encoding :

نعني بالتشفير كيفية ترتيب المعلومات الرقية لاجراء العمليات الحسابية عليها أو معالجتها بوساطة الحاسبة الالكترونية أو نقلها من جهاز الى اخر حتى تكون العملية برمتها اكثر كفاية واقل خطأ .

ان التشفير يعني تحويل أي رقم أو حرف الى شكل ثنائي (رقم ثنائي) اما حل التشفير فيعني العكس تماما اي اعادة تكوين الرقم أو الحرف أو بنائه من الرقم الثنائي الناتج . هناك دوائر عديدة للتحويل من جفرة الى اخرى تسمى بمحولات الجفر وهي دوائر مترابطة او متعاقبة sequential or combinational تحول الجفرة التي تعمل بنظام معين الى جفرة ثانية بنظام ثانٍ مطلوب .

### 9-3 استخدام الجفريات Use of Codes :

ان التعامل مع الحاسبات هو احسن مثال للحاجة الى التشفير وحل الجفريات ، مثلاً العمليات الحسابية ومعالجة المعلومات تدعونا الى اختيار نظام ثنائي بوصفه اساساً لعمليات الفتح والغلق المستخدمة في الدوائر الرقية للحاسبة والتي لها حالتان منطقيتان مستقرتان هما

(0) و(1) ، وتظهر الحاجة في معظم الاحيان لتغيير الجفرة داخل الحاسبة فبعض الحاسبات تنفذ عملياتها الحسابة باستخدام جفرة العشري المجفر بالثنائي BCD (راجع الفقرة (7-6)). وهناك عدد من الجفرات كل واحدة منها تعطي للحاسبة كفاية وفائدة معينة في العمليات الحسابة تعتمد على دائرة الحاسب واللغة المستخدمة.

#### 4-9 قواعد التجفير وأنواع الجفرات : Coding principles & Types

يستخدم عادة في الانظمة المنطقية أربع قواعد للتجفير وترتيب الأرقام وهي كما يأتي :

1. النظام الثنائي Binary - الاساس 2 مع الرموز 0, 1.
  2. النظام العشري Decimal - الاساس 10 مع الرموز 0, 1, 2, ... 9.
  3. النظام الثماني Octal - الاساس 8 مع الرموز 0, 1, 2, ... 7.
  4. النظام السداسي عشر Hexadecimal - الاساس 16 مع الرموز 0, 1, 2, ... 8, 9, F, D, C, B, A ( تمثل الحروف A الى F الأرقام 10, 11, 12, 13, 14, 15 ).
- هناك أنواع أخرى من الجفرات منها :

أولاً : جفرة كري gray code : يبين الجدول (9-1) جدول الحقيقة لجفرة كري مع الجفرة في النظام العشري والجفرة في النظام الثنائي لسته عشر رقماً.

هناك علاقة رياضية بين جفرة كري والجفرة في النظام الثنائي وهي كما يأتي :

$$X = \frac{Y \oplus 2Y}{2}$$

حيث X هو الرقم في جفرة كري أما Y فهو الرقم في جفرة النظام الثنائي ، مثلاً 2 في النظام العشري يمثل (0010) في النظام الثنائي ، (2Y = 0100) . (0100) = 0110 (0010) وتساوي 6 في النظام العشري .



الجدول (1-9) جدول الحقيقة لجفرة كري

عشري	ثنائي				كري			
	B <sub>4</sub>	B <sub>3</sub>	B <sub>2</sub>	B <sub>1</sub>	G <sub>4</sub>	G <sub>3</sub>	G <sub>2</sub>	G <sub>1</sub>
0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1
2	0	0	1	0	0	0	1	1
3	0	0	1	1	0	0	1	0
4	0	1	0	0	0	1	1	0
5	0	1	0	1	0	1	1	1
6	0	1	1	0	0	1	0	1
7	0	1	1	1	0	1	0	0
8	1	0	0	0	1	1	0	0
9	1	0	0	1	1	1	0	1
10	1	0	1	0	1	1	1	0
11	1	0	1	1	1	1	1	0
12	1	1	0	0	1	0	1	0
13	1	1	0	1	1	0	1	1
14	1	1	1	0	1	0	0	1
15	1	1	1	1	1	0	0	0

فتكون X في النظام كرى تساوي  $\left( \begin{smallmatrix} 6 \\ 2 \end{smallmatrix} = 3 \right)$  اي (0011) في النظام الثنائي اي ان الرقم 2 في النظام العشري يمثل بـ (0011) في جفرة كري ، وهكذا يمكن للطالب ان يتحقق من بقية الأرقام.

ثانياً : جفرة العشري المخفر بالثنائي BcD Code

ثالثاً : جفرة زائد ثلاثة Excess 3 Cods

يبين الجدول (9-2) جفرة BcD وجفرة BcD زائد ثلاثة وجفرة كري وجفرة كري زائد ثلاثة حيث يلاحظ امكانية الحصول على جفرة زائد ثلاثة بإضافة الرقم 3 الى جفرة BcD أو جفرة كري

### الجدول (2-9) جفرة BCD وجفرة كرى زائد ثلاثة

عشري	BCD				BCD				كرى				زائد ثلاثة			
	8	4	2	1	زائد ثلاثة				كرى				زائد ثلاثة			
0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1	0
1	0	0	0	1	0	1	0	0	0	0	0	1	0	1	1	0
2	0	0	1	0	0	1	0	1	0	0	1	1	0	1	1	1
3	0	0	1	1	0	1	1	0	0	0	1	0	0	1	0	1
4	0	1	0	0	0	1	1	1	0	1	1	0	0	1	0	0
5	0	1	0	1	1	0	0	0	0	1	1	1	1	1	0	0
6	0	1	1	0	1	0	0	1	0	1	0	1	1	1	0	1
7	0	1	1	1	1	0	1	0	0	1	0	0	1	1	1	1
8	1	0	0	0	1	0	1	1	1	1	0	0	1	1	1	0
9	1	0	0	1	1	1	0	0	1	1	0	1	1	0	1	0

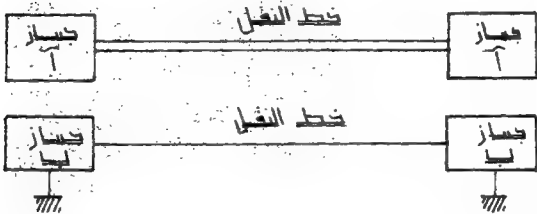
وابعاً: جفرة ايكن Aiken code : هذه الجفرة تسهل العمليات الحسابية في بعض الاجهزة الحسابية ، يبين الجدول (3-9) جفرة ايكن بالموازنة مع الجفرة الثنائية وجفرة BCD.

### الجدول (3-9) جفرة ايكن

عشري	BCD				Aiken			
	$B_4$	$B_3$	$B_2$	$B_1$	$A_4$	$A_3$	$A_2$	$A_1$
	8	4	2	1	2	4	2	1
0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1
2	0	0	1	0	0	0	1	0
3	0	0	1	1	0	0	1	1
4	0	1	0	0	0	1	0	0
5	0	1	0	1	1	0	1	1
6	0	1	1	0	1	1	0	0
7	0	1	1	1	1	1	0	1
8	1	0	0	0	1	1	1	0
9	1	0	0	1	1	1	1	1

## خامساً : جفرات الاتصالات Telegraph Codes :

ان ظهور اجهزة الاتصالات جعل من الضروري تجهيز المعلومات لنقلها من مكان الى آخر ، ويكون هذا التجهيز بشكل توالي وتكرر الأرقام الناتجة بأقل عدد من الأسلاك ( سلك واحد ذهاب مع اياب عن طريق الأرض ) ، أو سلكين للذهاب والاياب كما في الشكل (1-9) .



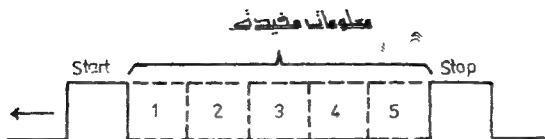
الشكل (1-9) نقل المعلومات بين مكانين متباعدين

وهناك نوعان من جفرات الاتصالات الأكثر شيوعاً :-

- 1- جفرة الاتصالات العالمية الرقم 2.
- 2- جفرة الاتصالات العالمية ASCII for American Standard Code for Information Interchange التجهيز القياسي الأمريكي لتبادل المعلومات

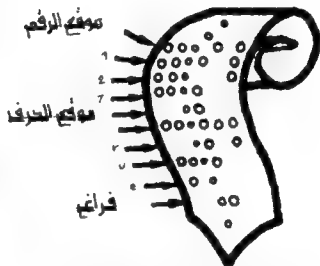
جفرة الاتصالات العالمية الرقم 2 : ترسل المعلومات في هذه الجفرة بخمسة أرقام ثنائية (خمسة لحظات في لغة الاتصالات) ، وتسبق المعلومات المفيدة دائماً إشارة بدء تسمى بداية Start ، وتعبق المعلومات المفيدة إشارة نهاية تسمى وقوف stop ، يتكرر ذلك لكل معلومات مجفرة بخمسة أرقام كما في الشكل (2-9) .

يتم عن طريق التجهيز بخمسة أرقام استخلاص 32 احتمالاً تستخدم لتمثيل الأرقام والحروف كما يظهر في الشكل (3-9) حيث يشبه الشكل أسلوب استخدام الشريط الورقي المثقب .



الشكل (9-2) إرسال المعلومات بخمسة أرقام

Nb	A...	1	2	3	4	5
1	A -	O	O	.		
2	B ?	O	.		O	O
3	C :		O	.	O	O
4	D :	O	.			O
5	E 3	O	.			
6	F E	O	.	O	O	
7	G %		O	.		O
8	H H			.	O	O
9	I 8		O	.	O	
10	J R	O	O	.		O
11	K (	O	O	.	O	
12	L )		O	.		O
13	M .			.	O	O
14	N .			.	O	O
15	O 9			.	O	O
16	P 0		O	.	O	O
17	Q 1	O	O	.	O	
18	R 4		O	.		O
19	S /	O	.	.	O	
20	T 5		.	.		O
21	U 7	O	O	.	O	
22	V =		O	.	O	O
23	W 2	O	O	.		O
24	X /	O	.	O	O	O
25	Y 6	O	.	O	O	O
26	Z +	O	.	.		O
27	<		.	.		O
28	≡		O	.		
29	A...	O	O	.	O	O
30	1...	O	O	.		O
31	→		.	.		O
32			.	.		



←	عودته الصبيحة	بين الخطوط
≡	موقع الحرف	موقع الرقم
A	موقع فراغ	من أنبا
1	جدها	استخدام مطلق

الشكل (9-3) جفرة الاتصالات العالمية الرقم 2

تستغرق كل لحظة من لحظات التجفير الخمسة 20 ملي ثانية ويحدد ذلك بسرعة التضمين وفي مجال الاتصالات ترسل بمعدل 50 بود band حيث

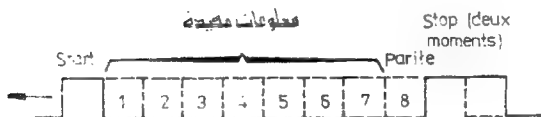
$$band = \frac{1}{20 \times 10^{-3}} = 50$$

## جفرة الاتصالات العالمية ASCII Code :

تمثل المعلومات في جفرة ASCII بسعة ارقام ثنائية مضافاً إليها رقم تامين للكشف عن الخطأ (الرقم التكافئي Parity bit). ولهذا تكون هذه اخرة مضافة من الخطأ بعكس الجفرة الثنائية. تستخدم هذه اخرة عادة في الخاسات عندما يتطلب الامر تبادل المعلومات مع اجهزة طرفية peripherals مثل اطابعات أو دوائر التضمين MODEM أو ثاقبة الشريط الورقي.

تكون الاشارة في جفرة ASCII على الخط كما في الشكل (9-14) حيث تحاط الارقام الثمانية (7) لتمثيل المعلومات 1 لكشف الخطأ) بنحطة بدء start وخصتي توقف stop. تستغرق الاشارة المرسلة على الخط 99 ملي ثانية وهذا يكون

$$\text{سرعة التضمين} = \frac{1}{9.9 \text{ ms}} = 110 \text{ بود}$$



الشكل (9-4) مكونات الاشارة على الخط في نظام اتصلي ASCII

اما الشكل (9-5) فيبين لنا التجفير في صام اتصلي ASCII حيث يحتوي الجدول (128) احتمالاً ممكناً للتجفير.

0	COLONNE				0	1	2	3	4	5	6	7
	1	2	3	4								
0												
1												
2												
3												
4												
5												
6												
7												
8												
9												
10												
11												
12												
13												
14												
15												

0												
1												
2												
3												
4												
5												
6												
7												
8												
9												
10												
11												
12												
13												
14												
15												

0												
1												
2												
3												
4												
5												
6												
7												
8												
9												
10												
11												
12												
13												
14												
15												

0												
1												
2												
3												
4												
5												
6												
7												
8												
9												
10												
11												
12												
13												
14												
15												

0												
1												
2												
3												
4												
5												
6												
7												
8												
9												
10												
11												
12												
13												
14												
15												

0												
1												
2												
3												
4												
5												
6												
7												
8												
9												
10												
11												
12												
13												
14												
15												

0												
1												
2												
3												
4												
5												
6												
7												
8												
9												
10												
11												
12												
13												
14												
15												

0												
1												
2												
3												
4												
5												
6												
7												
8												
9												
10												
11												
12												
13												
14												
15												

0												
1												
2												
3												
4												
5												
6												
7												
8												
9												
10												
11												
12												
13												
14												
15												

0												
1												
2												
3												
4												
5												
6												
7												
8												
9												
10												
11												
12												
13												
14												
15												

0												
1												
2												
3												
4												
5												
6												
7												
8												
9												
10												
11												
12												
13												
14												
15												

0												
1												
2												
3												
4												
5												
6												
7												
8												
9												
10												
11												
12												
13												
14												
15												

0												
1												
2												
3												
4												
5												
6												
7												
8					</							

تعد لوحة المفاتيح جهاز ادخال المعلومات الاكثر استخداماً في الحاسبات الالكترونية ، تتكون اساساً من مصفوفة من نقاط التماس مع مفتاح تجفير مرتبط باللوحة وبشكل عام يكون دائرة متكاملة (MM 5740 على سبيل المثال) . يرتبط كل مفتاح في اللوحة مع الخطوط الافقية والعمودية للمصفوفة المكونة للوحة .

يستخدم مع لوحة المفاتيح مبداء المسح الالكتروني المستمر على نقاط التماس ليكشف نقطة تماس المفتاح المضغوط (حيث يمثل كل مفتاح رقماً أو حرفاً أو علامة خاصة) ترسل اشارة اخراج عن تماس المفتاح المضغوط . في لوحات المفاتيح الاكثر تطوراً يعمل مفتاح التجفير مع حاسب مايكروبي يسمح بتطوير وظيفة معظم نقاط التماس حسب تطور برنامج الحاسب . فثلاً يمكن استخدام نفس المفتاح للتعبير عن كتابة حرف أو رسم علامة معينة أو لون معين .

### المواصفات التقنية للوحات المفاتيح :

لدراسة المواصفات التقنية للوحات المفاتيح يجب موازنة المواصفات الاتية :-  
1- تقنية لوحة المفاتيح : هناك على الاقل خمسة انواع مختلفة من تقنيات صناعة مفتاح التماس للوحة وهي : ميكانيكية ، ذات شريحة ، وذات متسعة ، وذات تأثير فجوة وذات قلب حديدي . ونقاط التماس الميكانيكية هي الاكثر اقتصادية وتستخدم تقنية التماس المعدني ولها فترة استخدام تتراوح بين (5-10 ملايين التماس) اما تقنية المتسعة فتكون بدون تماس معدني وانما بشكل تغيير في قيمة المتسعة في موصل معين مما يؤدي الى اخراج اشارة يتم تكبيرها ومن ثم استخدامها ، وفي حالة تقنية القلب الحديدي يعمل المفتاح نتيجة لتغيير في موقع القلب المغنط مما يؤدي الى حصول الاشارة المطلوبة .

2- رد فعل عند الضغط على عدة مفاتيح بشكل متعاقب : هذا المبدأ يعني طريقة تفسير اللوحة للاشارات عند الضغط على عدة مفاتيح في وقت واحد ، حيث يتطلب ذلك اسلوباً اضافياً لمفخذ المعلومات فضلاً عن دوائر منطقية داخل لوحة المفاتيح .

3- أسلوب إعادة كتابة الحرف : ان قابلية لوحة المفاتيح على إعادة كتابة الحرف او الرقم عند الاستمرار في الضغط على المفتاح الخاص بالحرف تعد من اللواصفات الجديدة في لوحة المفاتيح الحديثة .

4- وجود الحروف الخاصة : هناك لوحات مفاتيح تمتلك حروفا خاصة لا توجد في لوحات المفاتيح الاعتيادية كوجود حروف تسمح برسم المنحنيات او رسوم معينة .  
تحتوي لوحات المفاتيح الحديثة على حاسب مايكروبي يسمح لمستخدمها ان يفرض اي جفرة في ثمانية ارقام ثنائية ولأي مفتاح من مفاتيح اللوحة .

### 9-6 مفاتيح حل التشفير Decoding Keys :

نحول مفاتيح التشفير المعلومات من  $n$  عدد من معلومات الادخال الى اكبر عدد من الاخراجات والذي يساوي  $2^n$  ، عند اختيار مفتاح حل التشفير يجب ان يؤخذ بنظر الاعتبار الدوائر التي يجهزها مفتاح التشفير وبعبارة أخرى الحمل الموجود على مفتاح التشفير في الاخراج ، فهي متوفرة بأشكال مختلفة حسب طبيعة الاخراج .

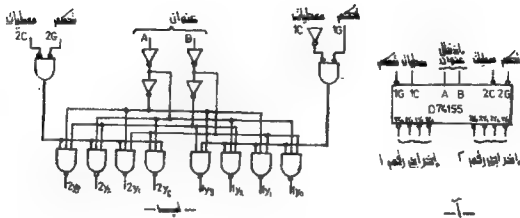
9-6-1 انواع مفاتيح حل الجفريات : هناك انواع كثيرة ومختلفة لمفاتيح حل التشفير ومنها مفاتيح حل التشفير ذات اخراج فعال - جهد وأطي وتيار عال لتجهيز مصابيح الاشارة مباشرة واخرى اخراج فعال عالي تستخدم مصدرا للتيار وهناك أيضا مفاتيح حل التشفير ذات اخراج مناسب مع دوائر TTL المتكاملة ، ندرج منها :

- 1- مفتاح حل تشفير (74138) بثلاثة ادخلات وثمانية اخراجات (تشفير ثنائي) .
- 2- مفتاح حل تشفير (7442) باربعة ادخلات وعشرة اخراجات .
- 3- مفتاح حل تشفير (74154) باربعة ادخلات وستة عشر اخراجا .
- 4- مفتاح حل تشفير (74155) مزدوج بادخالين واربعة اخراجات (تشفير ثنائي) .
- 5- مفتاح حل تشفير (7445) باربعة ادخلات وثمانية اخراجات (تشفير ثنائي) ذات جامع مفتوح تسمح بجهد قدره (30 V) وتيار قدره (80 mA) .
- 6- مفتاح حل تشفير (7446) للتحكم باضاءة الرقم ذي السبعة قطع (7 Segments) .  
لتوضيح عمل مفاتيح التشفير نتناول شرحاً مفصلاً لمفتاح حل التشفير 74155 ذي ادخالين نحو اربعة اخراجات (مزدوج) .



## 9-6-2 مفتاح حل التجفير 74155 :

يبين الشكل (9-6) المخطط الكلي والتركيب الداخلي وجدول الحقيقة لمفتاح حل التجفير 74155.



المدخلات				المخرجات				المدخلات				المخرجات			
مداخل تحكم عنوان				مداخل عنوان				مداخل عنوان				مداخل عنوان			
B	A	1G	1C	1Y <sub>0</sub>	1Y <sub>1</sub>	1Y <sub>2</sub>	1Y <sub>3</sub>	B	A	2G	2C	2Y <sub>0</sub>	2Y <sub>1</sub>	2Y <sub>2</sub>	2Y <sub>3</sub>
X	X	1	X	1	1	1	1	X	X	1	X	1	1	1	1
X	X	X	0	1	1	1	1	X	X	X	1	1	1	1	1
0	0	0	1	0	1	1	1	0	0	0	0	0	1	1	1
0	1	0	1	1	0	1	1	0	1	0	0	1	0	1	1
1	0	0	1	1	1	0	1	1	0	0	0	1	1	0	1
1	1	0	1	1	1	1	0	1	1	0	0	1	1	1	0

الشكل (9-6) المخطط الكلي والتركيب الداخلي وجدول الحقيقة لمفتاح حل التجفير 74155

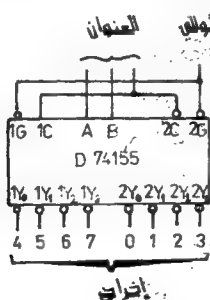
ومن استخدامات هذا المفتاح :

1- يستخدم بصفة مفتاح تحفير بسيط ذي ادخالين نحو اربعة اخراجات وفي هذه الحالة يستخدم اخراج 1Y فقط ويترك الاخراج 2Y منفصلاً تماماً عن الاخراج 1Y ، يربط العنوان على أطراف A و B ، يربط 1C على منطق "1" مع 1G على منطق

(لاحظ جدول الحقيقة).

2- يستخدم أيضاً بصفة مفتاح تحفير مزدوج ( ادخالان باربعة اخراجات ) ، يتم ربط 1C و 2C على منطق "1" و "0" على التوالي ، العنوان مشترك لل اثنين ( لاحظ جدول الحقيقة ) ، فإذا استقبل  $G_1$  و  $G_2$  نفس الإشارة فيكون  $Y_1$  و  $Y_2$  متشابهين أما إذا استقبلتا اشارتين مختلفتين فتكون الاخراجات  $Y_1$  و  $Y_2$  مستقلة بعضها عن بعض ، وهكذا نحصل على مفتاح مزدوج للتجفير يمكن استخدام الاخراجات 1Y و 2Y بطريقتين مختلفتين.

3- استخدام مفتاح حل التجفير 74155 بثلاثة ادخالات وثمانية اخراجات : يتم في هذه الحالة ربط 1C و 2C وكذلك الادخالان 1G و 2G كما في الشكل (7-9).



الشكل (7-9) المخطط الكلي لمفتاح حل التجفير 74155 بثلاثة ادخالات وثمانية إخراجات.

يبين الجدول (9-4) جدول الحقيقة لمفتاح حل التجفير 74155 بثلاثة ادخالات وثمانية إخراجات.

الجدول (9-4) جدول الحقيقة للفاح حل الضغير 74155 بثلاثة ادخالات وثانية  
اخراجات

الادخالات		الحكم										الاجزائات		
ميران														
1C/2C	B	1G/2G	1G/2G	2Y <sub>0</sub>	2Y <sub>1</sub>	2Y <sub>2</sub>	2Y <sub>3</sub>	1Y <sub>0</sub>	1Y <sub>1</sub>	1Y <sub>2</sub>	1Y <sub>3</sub>			
X	X	X	1	1	1	1	1	1	1	1	1			
0	0	0	0	0	1	1	1	1	1	1	1			
0	0	1	0	1	0	1	1	1	1	1	1			
0	1	0	0	1	1	0	1	1	1	1	1			
0	1	0	0	1	1	0	1	1	1	1	1			
0	1	1	0	1	1	1	0	1	1	1	1			
1	0	0	0	1	1	1	1	0	1	1	1			
1	0	1	0	1	1	1	1	1	0	1	1			
1	1	0	0	1	1	1	1	1	1	0	1			
1	1	1	0	1	1	1	1	1	1	1	0			

9 - 6 - 3 تطبيقات اخرى لمفتاح حل التجفير:

1- التجفير من نظام الثنائي الجبر بالعشري BCD الى النظام العشري :

يبين الجدول (9 - 5) جدول الحقيقة لمفتاح حل التجفير من النظام الثنائي الجبر بالعشري الى النظام العشري ، حيث يظهر الادخال في العمود الاول للجدول  $(\bar{X}_3\bar{X}_2\bar{X}_1\bar{X}_0 = 0)$  ،  $(\bar{X}_3\bar{X}_2\bar{X}_1\bar{X}_0 = 1)$  ... الخ ، هناك ست حالات (لأنهم) حيث تكون الاخراجات فيها خاطئة ولاستخدم للتجفير وهي من 10 - 15 .

الجدول (9 - 5) تجفير من الثنائي الجبر عشريا الى العشري

ادخلات BCD				اخراجات عشري
$X_3$	$X_2$	$X_1$	$X_0$	
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15

اخراجات خاطئة. لكون

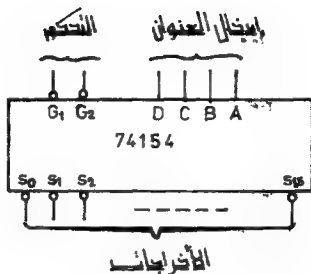
التجفير غير كامل

## 2- مفتاح حل تجفير من اربعة خطوط الى ستة عشر خطاً:

يستخدم مفتاح حل التجفير 74154 لتجهيز 16 إخراجاً من 4 إدخلالات كما يتبين من الجدول (9 - 6) والشكل (9 - 8)، كما يمكن ربط أكثر من مفتاح حل تجفير واحد للحصول على إخراجات كثيرة عندما يكون عدد الإدخالات أكثر من اربعة.

الجدول (9 - 6) جدول الحقيقة لمفتاح حل التجفير 74154

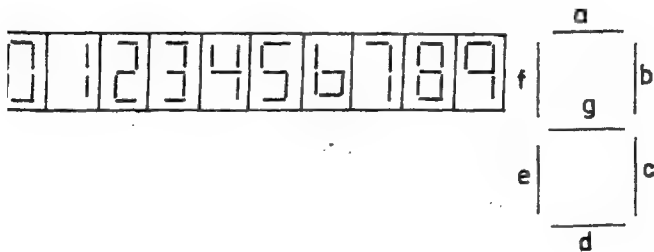
إدخالات																إخراجات													
G <sub>1</sub>	G <sub>2</sub>	D	C	B	A	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15								
0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1								
0	0	0	0	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1								
0	0	0	0	1	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1								
0	0	0	0	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1								
0	0	0	1	0	0	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1								
0	0	0	1	0	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1								
0	0	0	1	1	0	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1								
0	0	0	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1								
0	0	1	0	0	0	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1								
0	0	1	0	0	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1								
0	0	1	0	1	0	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1								
0	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1								
0	0	1	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1								
0	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1								
0	0	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1								
0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0								
0	1	X	X	X	X	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1								
1	0	X	X	X	X	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1								
1	1	X	X	X	X	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1								



الشكل (9-8) مفتاح حل التجميع

3- حل التجميع من الثنائي المخفر عشرياً إلى العارضة ذات القطع السبعة :

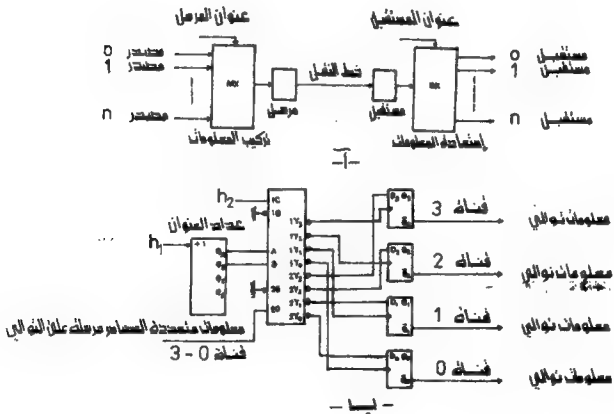
يمكن توليد الأرقام التي تظهر في الشكل (9-9) بتجهيز عدد من قطع العارضة ذات القطع السبعة لتظهر صورة الرقم المطلوبة، حيث يقبل مفتاح التجميع (7446) الآنف الذكر جفرة BCD ليولد سبعة إخراجات لاثارة القطع السبعة للعارضة (g, f, e, d, c, b, a) وذلك لرسم الأرقام من 0 إلى 9.



الشكل (9-9) العارضة ذات القطع السبعة

#### 4- استخدام مفتاح حل التضمير 74155 لاستعادة المعلومات المضاعفة :

لإرسال المعلومات من مصادر مختلفة على التوالي وبخط سريع واحد يتم إجراء عملية مضاعفة المعلومات Multiplexing في جهة الاستقبال يتم إعادة بناء المعلومات ويتم هذه العملية عن طريق استعادة المعلومات المضاعفة Demultiplexing يوجد العديد من الدوائر التي تقوم بعملية المضاعفة في حين تقوم مفاتيح التضمير بعملية إعادة بناء المعلومات كما يظهر في الشكل (9-10-أ) ، كل مصدر يمثل بقناة دقيقة محددة بموقع عداد العنوان يتقدم يتقدم ساعة التزامن  $h_1$  ، بعد نبضة  $h_2$  مباشرة تستقل المعلومات من  $1Y_i$  إلى  $2Y_i$  لتسلط بعدها على  $D_i$  التي تغذي بدورها القنوات  $z$  ، لاحظ الشكل (9-10-ب) . عند وصول نبضة  $h_2$  يتم نقل المعلومات المحفوظة في  $2Y_i$  إلى القنوات المسماة  $z$  عن طريق المرجاح  $D$  وهكذا نحصل على المعلومات المرسله كل واحدة على حدة .



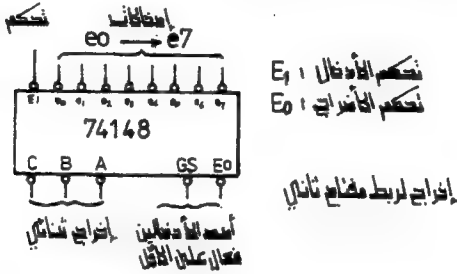
الشكل (9-10) استخدام مفتاح حل التضمير 74155 في إستعادة المعلومات

أ- تركيب للمعلومات واستعادتها

ب- فصل المعلومات المرسله في الاستعادة

## 9 - 7 مفاتيح التشفير ENCODERS :

لهذه الدوائر عدد  $2^n$  من الادخالات وعدد  $n$  لآخراجات العنوان ، تعمل الادخات حسب الأولوية وتكون المعلومات الخارجة مجفرة ثنائياً . يبين الشكل (9 - 11) المخطط الكتلي لمفتاح التشفير 74148 كما يظهر الجدول (9 - 7) جدول الحقيقة لهذا المفتاح .



الشكل (9 - 11) المخطط الكتلي لمفتاح التشفير 74148

الجدول (9 - 7) جدول الحقيقة لمفتاح التشفير 74148

الادخالات										الاخراجات			
$E_1$	$I_0$	$I_1$	$I_2$	$I_3$	$I_4$	$I_5$	$I_6$	$I_7$	C	B	A	GS	EO
1	X	X	X	X	X	X	X	X	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1	1	0
0	X	X	X	X	X	X	X	0	0	0	0	0	1
0	X	X	X	X	X	X	0	1	0	0	1	0	1
0	X	X	X	X	X	0	1	1	0	1	0	0	1
0	X	X	X	X	0	1	1	1	0	1	1	0	1
0	X	X	X	0	1	1	1	1	1	0	0	0	1
0	X	X	0	1	1	1	1	1	1	0	1	0	1
0	X	0	1	1	1	1	1	1	1	1	0	0	1
0	0	1	1	1	1	1	1	1	1	1	1	0	1



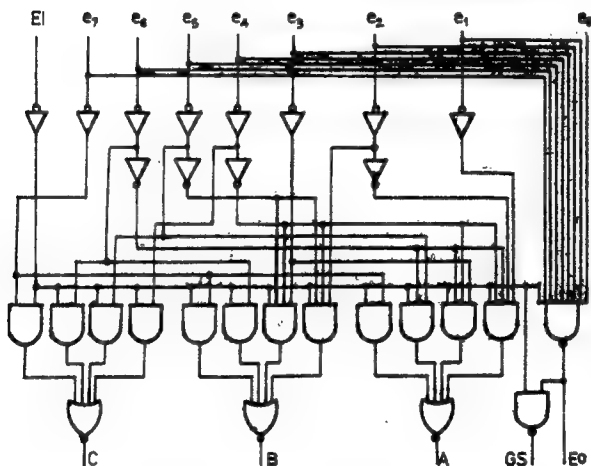
الادخال  $e_7$  له الافضلية الاولى يعقبه  $e_6$  ثم  $e_5, e_4, e_3$  ، وتعطي الاخراجات ABC العنوان بشكل متعكس ويمكن تلخيص العملية كما يأتي :

يربط الادخال  $E_1$  الى "1" فيكون مفتاح التجفير غير فعال وتكون  $(I = E_0 = GS)$  وكذلك  $(I = C = B = A)$  مهما كانت حالة الادخالات .

اذا كان  $(O = E_1)$  فهناك حالتان : الاولى عدم وجود ادخال فعال فتكون :

$(I = C = B = A = GS)$  ، والثانية وجود ادخال فعال واحد أو أكثر فيكون :  $(I = E_0)$  ،  $(O = GS)$  هو العنوان .

يبين الشكل (9 - 12) التركيب الداخلي لمفتاح التجفير 74148 .



الشكل (9 - 12) التركيب الداخلي لمفتاح التجفير 74148

### اسئلة

- 9- 1 ماذا نقصد بالجفرة ؟ عدد ثلاثة انواع من الجفريات المستخدمة في الحاسب .
- 9- 2 وازن بين جفرة الثاني المجهز بالعشري وجفرة كروي .
- 9- 3 كيف نحصل على جفرة زائد 3 ؟
- 9- 4 وضع بالرسم كيفية نقل الكلمة باستخدام جفرة الاتصالات ، ماذا نقصد بتعبير (البود) في مجال الاتصالات ؟
- 9- 5 عرف وظيفة مفتاح حل التجفير وعدد خمسة انواع من مفاتيح حل التجفير مع ذكر وظيفة كل منها .
- 9- 6 بين كيفية استخدام مفتاح حل التجفير 74155 في تجهيز ثنائي اخراجات من ثلاثة ادخالات .
- 9- 7 اكتب جدول الحقيقة لمفتاح حل التجفير 74154 وبين كيف يمكنه تجهيز ستة عشر اخراجاً من اربعة ادخالات ؟
- 9- 8 بين اسلوب تغذية جفرة BCD الى العارضة ذات القطع السبعة .
- 9- 9 وازن بين وظيفة مفاتيح حل التجفير ومفاتيح التجفير .
- 9- 10 رتب جدولاً يبين اوجه الموازنة بين النظام العشري ، والنظام الثنائي ، ونظام BCD زائد 3 .

active	فعال
accuracy	دقة
adder	ضائف
address	عنوان
analogue	تناظري
analogue Computer	حاسبة تناظرية
A/ D (Analogue/ Digital)	تناظري / رقمي
amplifier	مكبر
AM (Amplitude Modulation)	تضمين سعوي
applications	تطبيقات
approximation	تقريب
ASCII (American Standard Code for Information Interchange)	التجفير القياسي الأمريكي لتبادل المعلومات
astable multivibrator	هزاز غير مستقر
asynchronous	غير مترامن

- B -

base	قاعدة
binary	ثنائي
BCD (Binary Coded Decimal)	عشري مجفر بالثنائي
bistable multivibrator	هزاز ثنائي الاستقرار
BJT (Bipolar Junction Transistor)	ترانزستور الوصلة ثنائي القطبية
buffer	حاجز (فاصل)

- C -

cell	خلية
change over point	نقطة الانقلاب
characteristics	خصائص

chip	رقاقة
circuit	دائرة
clock	ساعة
code	جفرة
column	عمود
comparator	مقارن
control	تحكم (سيطرة)
conversion	تحويل
counter	عداد
counter method	طريقة العداد

-D-

data	بيانات
data distributor	موزع البيانات
data selector	مختار البيانات
decade counter	عداد عشري
decoder	فاتح (محلل) الجزرات
diffusion	انتشار
D/ A (Digital/ Analogue)	رقمي / تناظري
digital counter	عداد رقمي
digital system	منظومة رقمية
diode	ثنائي
discharge	تفريغ
down counter	عداد تنازلي
duty cycle	دورة التشغيل

-E-

ECL (Emitter Coupled Logic)	منطق ربط الباعث
element	عنصر
emitter	باعث
enable	تمكين

capitaxial layer	طبقة فوقية
EPROM (Erasable Programmable Read Only Memory)	ذاكرة القراءة فقط القابلة للمسح والمسح
expansion	توسع
-F-	
fabrication	تصنيع
family	عائلة
feedback	تغذية خلفية (عكسية)
FEF (Field Effect Transistor)	ترانزستور تأثير المجال
flip-flop	نقاط
FM (Frequency Modulation)	تضمين ترددي
free running	حر الحركة
-G-	
gain	كسب
gate	بوابة
ground	ارضى
-H-	
hexadecimal	سداسي عشر
high	عالي
hybrid	هجين (مختلط)
hysteresis	هسترة
-I-	
IC (Integrated Circuit)	دائرة متكاملة
ideal	مثالي
input	ادخال
integrator	مكامل
inverter	عاكس (قالب)
isolation	عزل

- L -

ladder	سلم
layer	طبقة
line	خط
logic	منطق
low pass filter	مرشح التمرار وانطى
LSI (Large Scale Integraton)	تكامل المدى الكبير

- M -

mask	قناع
matrix	مصفوفة
memory	ذاكرة
mesh	مشبك
microelectronics	الكترنيات دقيقة
microprocessor	معالج دقيق
mil	وحدة قياس طول تساوي واحد بألف من الانج
monitor program	برنامج مراقب
monostable multivibrator	هزاز احادي الاستقرار
MSI (Medium Scale Integ ration)	تكامل المدى المتوسط
multiplexer	معدد (مضاعف)

- N -

NAND gate	بوابة لاو
noise immunity	مناعة ضد الضوضاء
non - inverting	غير عاكس
non - Volatile	غير متطاير
NOR gate	بوابة لا أو
NOT gate	بوابة لا

- O -

octal	ثماني
-------	-------

تمت الطباعة على نفقة جامعة حضرموت العلوم  
والتكنولوجيا بمؤسسة الزاين

Bibliotheca Alexandrina



0381917

طبع بمطابع

عبدن للطباعة و

توزيع ٢٢٢٥٤٩ فاكس ٢٢٢٥٥٠

جامعة حضرموت  
للعلوم والتكنولوجيا